

针对 2G/3G/4G 射频 (RF) 功率放大器的 LM3243 高电流降压转换器

查询样品：[LM3243](#)

特性

- 具有内部同步整流的高效脉冲频率调制 (**PFM**) 和脉宽调制 (**PWM**) 模式
 - 具有低压降电阻 (典型值 **45mΩ**) 的模拟旁路功能
 - 在 **PFM** 和 **PWM** 模式中动态可调的输出电压, **0.4V** 至 **3.6V** (典型值)
 - **PWM** 模式中最大负载电流为 **2.5A**
 - **2.7MHz** (平均值) **PWM** 开关频率
 - 经调制的开关频率以辅助接收 (**Rx**) 波段兼容
 - 单节锂离子电池供电 (**2.7V** 至 **5.5V**) 运行
 - 有源电流辅助与模拟旁路模式 (**ACB**) 减少了对电容器的要求和电感器的尺寸
 - 通过使用小型封装和小外壳尺寸电感器和电容器而大大减少了总体解决方案尺寸
 - **16** 焊锡凸点薄型芯片尺寸球栅阵列 (**DSBGA**) 封装
 - 串流过载和热过载保护

应用范围

- 手机
 - 手持无线电
 - RF 个人计算机 (PC) 卡
 - 电池供电类 RF 器件

说明

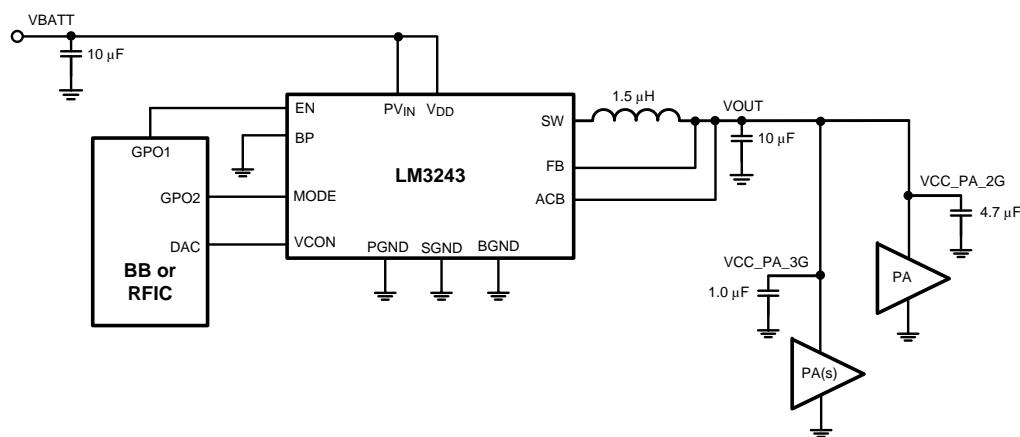
LM3243 是一款 DC-DC 转换器，此转换器针对由一个单节锂离子电池为多模式 2G/3G/4G RF 功率放大器 (PA) 供电而进行了优化。LM3243 可将 2.7V 至 5.5V 的输入电压降至 0.4V 至 3.6V 范围内的动态可调输出电压。此输出电压通过一个调节输出电压的 VCON 模拟输入来设定，以确保 RF PA 所有功率水平上的有效操作。

LM3243 运行在恒定频率 PWM 模式下，从而产生少量且可预计的输出电压纹波。这可在大大减少滤波量和多余余量的同时在高斯最小移频键控 (GMSK) 和 EDGE 光谱兼容中实现最佳的欧洲电信与专业电子行业 (ECTEL) 功率要求。当运行在 PFM 模式中时，LM3243 可实现最低的 DG09 流耗，从而大大提高了系统效率。

LM3243 具有一个独特的有源电流辅助与模拟旁路 (ACB) 特性来大大减小电感器尺寸，而在压降前，在整个电池电压和 RF 输出功率范围内，不会对输出稳压造成任何损耗。当需要时，ACB 提供了一条并联的电流路径，从而在将最大电感器电流限制在 1.4A (典型值) 的同时仍旧能够驱动一个 2.5A 负载。ACB 还可实现最小压降电压运行。LM3243 采用 2mm x 2mm 芯片级 16 爪锡凸点 DSBGA 封装。

如果您考虑在系统设计中使用 LM3243, 请查看本数据表末尾的印刷电路板 (PCB) 布局布线注意事项部分。

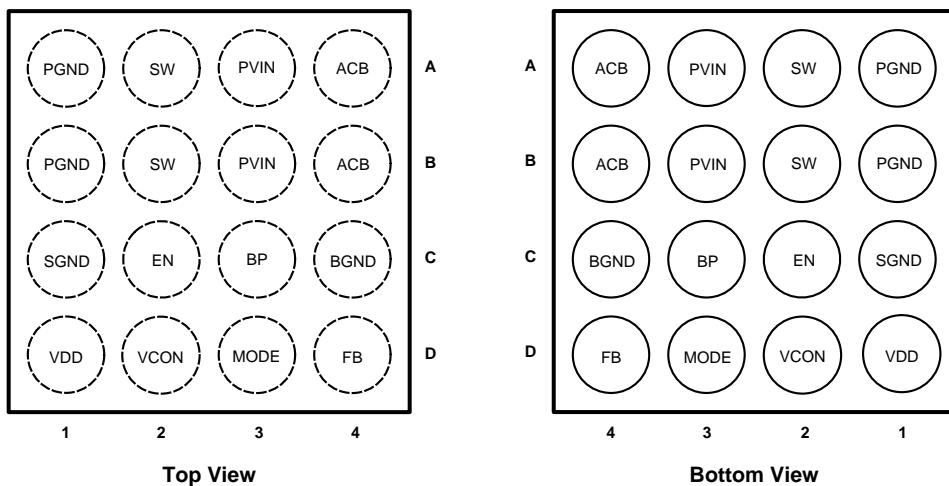
典型系统应用图



 Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.
All trademarks are the property of their respective owners.

连接图

16 焊锡凸点 0.4mm 焊球间距薄型芯片级球栅阵列 (DSBGA) 封装



引脚说明

引脚 #	名称	说明
A1	PGND	电源接地至内部 NFET 开关。
B1		
C1	SGND	信号模拟和控制接地 (低电流)
D1	VDD	模拟电源输入。
A2	SW	开关节点连接至内部 PFET 开关和 NFET 同步整流器。连接至一个饱和电流额定值超过 LM3243 $I_{LIM, PFET}$ ，稳定状态 电流限制技术规格的电感器。
B2		
C2	EN	使能输入。针对正常运行设定这个数字输入为高电平。对于关断状态，将其设定为低电平。引脚具有一个 $800\text{k}\Omega$ 的内部下拉电阻器。
D2	VCON	电压控制模拟输入。 $V_{\text{输出}} = 2.5 \times VCON$ 。
A3	PVIN	电源电压输入至内部 PFET 开关和有源电流辅助与模拟旁路 (ACB)。
B3		
C3	BP	旁路模式输入。对于强制旁路模式运行，将这个引脚设定为高电平。对于自动模拟旁路模式 (推荐采用此模式) 将此引脚设定为低电平。
D3	模式	PWM/PFM 模式选择输入。对于 PFM 或 PWM，均可将此引脚设定为高电平，至于是否设定则取决于负载电流的大小。将此引脚设定为低电平将强制此部件只处于 PWM 模式。
A4	ACB	模拟电流旁路。连接至输出滤波电容器的输出上。
B4		
C4	BGND	有源电流辅助与模拟旁路控制 (高电流)。
D4	FB	反馈模拟输入。连接至输出滤波电容器的输出上。



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

最大绝对额定值⁽¹⁾⁽²⁾⁽³⁾

VDD , PVIN 至 SGND	-0.2V 至 +6.0V
PGND 至 SGND	-0.2V 至 +0.2V
EN , FB , VCON , BP , MODE	(SGND-0.2V) 至 (VDD+0.2V)
SW , ACB	(PGND-0.2V) 至 (PVIN+0.2V)
PVIN 至 VDD	-0.2V 至 +0.2V
持续功率耗散 ⁽⁴⁾	受到内部限制
结温 (T _{J-MAX})	+150°C
储存温度范围	-65°C 至 +150°C
最大引线温度 (焊接时, 10 秒钟)	+260°C
静电放电 (ESD) 额定值 ⁽⁵⁾ , ⁽⁶⁾ 人体模型 :	2kV

- (1) 绝对最大额定值表示超过这些额定值有可能对组建成损坏。运行额定值是器件指定的运行条件。运行额定值并不意味着已经验证的性能限值。对于性能限值和相关的测试条件, 请参见电气特性表。
- (2) 超出最大绝对额定值下列出的值的应力可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况, 对于额定值下的器件的功能性操作以及在超出推荐的运行条件下标明的任何其它条件下的操作, 在此并未说明。长时间处于最大绝对额定情况下会影响设备的可靠性。
- (3) 所有电压相对于 GND 引脚上的电压。LM3243 设计用于手机应用, 在此类应用中, 加电后接通由系统控制器控制并且为了实现欠压闭锁 (UVLO) 电路, 对于小型封装尺寸的要求超过了对于增加裸片尺寸的需求。因此, 在输入电压超过 2.7V 前, 通过将 EN 引脚保持在低电平来将其保持在关断状态。
- (4) 内部热关断电路保护器件不受永久损坏。热关断在 T_J=150°C (典型值) 时起作用并在 T_J=130°C (典型值) 时失效
- (5) 人体模型是一个通过 1.5kΩ 电阻器对每个引脚放电的 100pF 电容器。 (MIL-STD-883 3015.7)
- (6) 德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。不遵守适当的静电放电 (ESD) 处理流程会导致器件损坏。

运行额定值⁽¹⁾⁽²⁾

输入电压范围	2.7V 至 5.5V
建议负载电流	0A 至 2.5A
结温 (T _J) 范围	-30°C 至 +125°C
环境温度 (T _A 范围 ⁽³⁾)	-30°C 至 +90°C

- (1) 超出最大绝对额定值下列出的值的应力可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况, 对于额定值下的器件的功能性操作以及在超出推荐的运行条件下标明的任何其它条件下的操作, 在此并未说明。长时间处于最大绝对额定情况下会影响设备的可靠性。
- (2) 所有电压相对于 GND 引脚上的电压。LM3243 设计用于手机应用, 在此类应用中, 加电后接通由系统控制器控制并且为了实现欠压闭锁 (UVLO) 电路, 对于小型封装尺寸的要求超过了对于增加裸片尺寸的需求。因此, 在输入电压超过 2.7V 前, 通过将 EN 引脚保持在低电平来将其保持在关断状态。
- (3) 在出现耗散功率较高和/或封装热阻较差情况的应用中, 可能需要降低最高额定环境温度。最大环境温度 (T_{A-MAX}) 取决于最大运行结温 (T_{J-MAX-OP}=125°C), 应用中器件的最大功率耗散 (P_{D-MAX}) 以及应用中的部件/封装的结至环境热阻抗 (θ_{JA}), 计算方程式如下: T_{A-MAX}= T_{J-MAX-OP}(θ_{JA} X P_{D-MAX})。在更高功率水平上时, 假定 2G 模式的占空比用量会下降 (即, 假定为最大功率 12.5% 用量)。

热属性

结至环境热阻抗 (θ _{JA}) , YFQ16 封装 ⁽¹⁾	50°C/W
--	--------

- (1) 结至环境热阻抗 (θ_{JA}) 由热建模结果而定, 热建模的执行条件和步骤在 JEDEC 标准 JESD51-7 中给出。

电气特性⁽¹⁾⁽²⁾⁽³⁾

标准字体显示的是 $T_A=T_J=25^\circ\text{C}$ 时的限值。用黑体字显示的限值适用于整个运行环境温度范围 ($-30^\circ\text{C} \leq T_J=T_A \leq +90^\circ\text{C}$)。除非另外注明，所有技术规格适用于典型系统应用图（第 2 页）：此时 $\text{PVIN}=\text{VDD}=\text{EN}=3.8\text{V}$, $\text{BP}=0\text{V}$ 。

符号	参数	工作条件	最小值	典型值	最大值 40V	单位
V_{FB} , 低电平	低电平设置时的反馈电压	$\text{VCON}=0.16\text{V}$, $\text{MODE} = \text{低电平}$ ⁽³⁾	0.350	0.400	0.450	V
V_{FB} , 高电平	高电平设置时的反馈电压	$\text{VCON}=1.44\text{V}$, $V_{IN}=3.9\text{V}$, $\text{MODE} = \text{低电平}$ ⁽³⁾	3.492	3.6	3.708	V
I_{SHDN}	关断电源电流	$\text{EN}=\text{SW}=\text{VCON}=0\text{V}$ ⁽⁴⁾		0.02	4	μA
I_{q_PFM}	DC 偏置电流进入 VDD	无切换 ⁽⁵⁾ $\text{MODE} = \text{高电平}$		260	310	μA
I_{q_PWM}	DC 偏置电流进入 VDD	无切换 ⁽⁵⁾ $\text{MODE} = \text{低电平}$		975	1100	
I_{LIM_PFET} , 瞬态	正瞬态峰值电流限值	$\text{VCON}=0.6\text{V}$ ⁽⁶⁾		1.9	2.1	A
I_{LIM_PFET} , 稳定状态	正稳定状态峰值电流限值	$\text{VACB}=3.05\text{V}$ $\text{VCON}=0.6\text{V}$ ⁽⁶⁾	1.34	1.45	1.65	A
$I_{LIM_P_ACB}$	正有源电流辅助峰值电流限值	$\text{VCON}=0.6\text{V}$, $\text{VACB}=2.8\text{V}$ ⁽⁶⁾	1.40	1.70	2.00	A
I_{LIM_NFET}	NFET 开关负峰值电流限值	$\text{VCON}=1.0\text{V}$ ⁽⁶⁾	-1.69	-1.50	-1.31	A
F_{osc}	平均内部振荡器频率	$\text{VCON}=1.0\text{V}$	2.43	2.70	2.97	MHz
V_{IH}	逻辑高电平输入阈值	BP , EN , MODE	1.2			V
V_{IL}	逻辑低电平输入阈值	BP , EN , MODE			0.5	
I_{EN}	EN 引脚下拉电流	$\text{EN}=3.6\text{V}$	0	5	10	μA
I_{IN}	引脚输入电流	BP , MODE	-1		1	
I_{VCON}	VCON 引脚泄露电流	$\text{VCON}=1.0\text{V}$	-1		1	
增益	VCON 至 $\text{V}_{\text{输出}}$ 增益	$0.16\text{V} \leq \text{VCON} \leq 1.44\text{V}$ ⁽⁷⁾		2.5		V/V

- (1) 所有电压相对于 GND 引脚上的电压。LM3243 设计用于手机应用，在此类应用中，加电后接通由系统控制器控制并且为了实现欠压闭锁 (UVLO) 电路，对于小型封装尺寸的要求超过了对于增加裸片尺寸的需求。因此，在输入电压超过 2.7V 前，通过将 EN 引脚保持在低电平来将其保持在关断状态。
- (2) 最小和最大限值由设计、测试或统计分析指定。
- (3) 电气特性表内的参数在 $\text{PVIN}=\text{VDD}=3.8\text{V}$ 时开环路条件下进行测试。要获得输入电压范围内的性能和闭环路测试结果，请参考数据表曲线图。
- (4) 关断电流包括 PFET 的泄漏电流。
- (5) 这里指定的 I_q 是在此部件未切换时的值。对于无负载时的运行输入电流，请参考数据表曲线图。
- (6) 电流限值是固有的、固定的且不可调的。
- (7) 线性限值为 $\pm 3\%$ 或 $\pm 50\text{mV}$ ，取其中的较大值。

系统特点

以下的技术规格表内的条目由设计和验证指定，它们提供了典型应用电路中所使用的典型值 ($L=1.5\mu H$, $DCR=120m\Omega$, TOKO DFE201610C-1R5N , $C_{IN}=10\mu F$, 6.3V , 0402 , 三星

CL05A106MQ5NUN , $C_{OUT}=10\mu F+4.7\mu F+3x1.0\mu F+3300pF$: 6.3V , 0402 , 三星

CL05A106MQ5NUN , CL05A475MQNRR ; 6.3V , 0201 三星 CL03A105MQ3CSN ; 6.3V , 01005 牧田 GRM022R60J332K)

这些参数未经量产测试验证。最小和最大值在环境温度范围 $T_A=-30^{\circ}C$ 至 $90^{\circ}C$ 内指定。典型值在

$PVIN=VDD=EN=3.8V$, $BP=0V$ 并且 $T_A=25^{\circ}C$ 时指定，除非另外说明。

符号	参数	工作条件	最小值	典型值	最大值 40V	单位
T_{SETUP}	SW 引脚在加电时变成有源的时间	$EN = \text{低电平至高电平}$	30			μs
T_{ON}	接通时间 (在 EN 完成从低电平到高电平的转换后，输出达到最终值的 90% 的时间)	$EN = \text{低电平到高电平} , V_{\text{输入}}=4.2V , V_{CON}=1.36V , V_{\text{输出}}=3.4V , I_{\text{输出}} \leq 1mA$			50	
$T_{\text{响应}}$	$V_{\text{输出}}$ 从 0V 上升至 3V (90% 或 2.7V) 的时间	$V_{\text{输入}}=4.2V , R_{\text{负载}}=6.8\Omega , V_{CON}=0V \text{ 至 } 1.2V$			20	μs
	V_{OUT} 从 3.6V 下降至 2.6V (10% 或 2.7V) 的时间	$V_{\text{输入}}=4.2V , R_{\text{负载}}=6.8\Omega , V_{CON}=1.44V \text{ 至 } 1.04V$				
	$V_{\text{输出}}$ 从 1.8V 上升至 2.8V (90% 或 2.7V) 的时间	$V_{\text{输入}}=4.2V , R_{\text{负载}}=1.9\Omega , V_{CON}=0.72V \text{ 至 } 1.12V$			15	
	$V_{\text{输出}}$ 从 2.8V 下降至 1.8V (10% 或 1.9V) 的时间	$V_{\text{输入}}=4.2V , R_{\text{负载}}=1.9\Omega , V_{CON}=1.12V \text{ 至 } 0.72V$				
	$V_{\text{输出}}$ 从 0V 上升至 3.4V (90% 或 3.1V) 的时间	$V_{\text{输入}}=4.2V , R_{\text{负载}}=1.9\Omega , V_{CON}=0V \text{ 至 } 1.36V$			20	
	$V_{\text{输出}}$ 从 3.4V 下降至 0.4V (10% 或 0.7V) 的时间	$V_{\text{输入}}=4.2V , R_{\text{负载}}=1.9\Omega , V_{CON}=1.36V \text{ 至 } 0.16V$				
$T_{\text{旁路}}$	在 BP 完成从低电平至高电平的转换后 (90%) , V_{OUT} 从 0V 上升至 PVIN 的时间	$V_{CON}=0V , I_{\text{输出}} \leq 1mA$			20	μs
$T_{\text{旁路, 接通}}$	旁路接通时间。在 EN 完成从低电平至高电平的转换后 (90% 或 3.24) , V_{OUT} 从 0V 上升至 PVIN 的时间	$EN=V_{IN}=3.8V , I_{\text{输出}} \leq 1mA$			50	
$R_{\text{tot_drop}}$	旁路模式中的总压降电阻	$V_{CON}=1.5V , \text{最大值出现在 } V_{IN}=3.1V , \text{电感器等效串联电阻 (ESR)} \leq 151m\Omega \text{ 的时候}$		45	55	$m\Omega$
C_{IN}	针对 BP , EN , MODE 的引脚输入电容	测试频率 = 100KHz		5		pF
$I_{\text{输出}}$	PWM 模式中最大负载电流	开关 + ACB	2.5			A
$I_{\text{输出, PU}}$	最大输出瞬态上拉电流限值	开关 + ACB ⁽¹⁾	3.0			
$I_{\text{输出, PD, PWM}}$	PWM 最大输出瞬态下拉电流限值				-3.0	
$I_{\text{输出, 最大 PFM}}$	PFM 模式中最大输出负载电流	$V_{\text{输入}}=3.8V , V_{CON}<1.0$ $MODE = \text{高电平}^{(1)}$	85			mA
线性	在 $V_{CON}=0.16V$ 至 $1.44V$ 的控制范围内的为线性	$V_{\text{输入}}=4.2V^{(2)}$ 实际上为单片	-3		+3	%
			-50		+50	mV

(1) 电流限值是固有的、固定的且不可调的。

(2) 线性限值为 $\pm 3\%$ 或 $\pm 50mV$, 取其中的较大值。

系统特点 (continued)

以下的技术规格表内的条目由设计和验证指定，它们提供了典型应用电路中所使用的典型值 ($L=1.5\mu H$, $DCR=120m\Omega$, TOKO DFE201610C-1R5N , $C_{IN}=10\mu F$, 6.3V , 0402 , 三星

CL05A106MQ5NUN , $C_{OUT}=10\mu F+4.7\mu F+3x1.0\mu F+3300pF$: 6.3V , 0402 , 三星

CL05A106MQ5NUN , CL05A475MQNRR ; 6.3V , 0201 三星 CL03A105MQ3CSN ; 6.3V , 01005 牧田 GRM022R60J332K)

这些参数未经量产测试验证。最小和最大值在环境温度范围 $T_A=-30^\circ C$ 至 $90^\circ C$ 内指定。典型值在

$PVIN=VDD=EN=3.8V$, $BP=0V$ 并且 $T_A=25^\circ C$ 时指定，除非另外说明。

符号	参数	工作条件	最小值	典型值	最大值 40V	单位
η	效率	$V_{输入}=3.8V$, $V_{输出}=1.8V$, $I_{输出}=10mA$ MODE = 高电平 (PFM)	79	82		%
		$V_{输入}=3.8V$, $V_{输出}=0.5V$, $I_{输出}=5mA$ MODE = 高电平 (PFM)	58	60		
		$V_{输入}=3.8V$, $V_{输出}=3.5V$, $I_{输出}=1900mA$ MODE = 低电平 (PFM)	89	92		
		$V_{输入}=3.8V$, $V_{输出}=2.5V$, $I_{输出}=250mA$ MODE = 低电平 (PFM)	90	93		
		$V_{输入}=3.8V$, $V_{输出}=1.6V$, $I_{输出}=130mA$ MODE = 低电平 (PFM)	83	86		
		$V_{输入}=3.8V$, $V_{输出}=1.0V$, $I_{输出}=400mA$ MODE = 低电平 (PFM)	81	84		
$V_{纹波}$	无脉冲跳跃情况下的纹波电压	$V_{输入}=0.4V$ 至 $3.6V$, $V_{输出}=0.4V$ 至 $3.6V$, $R_{输出}=1.9\Omega^{(3)}$ MODE = 低电平		1	3	mVpp
	脉冲跳跃情况下的纹波电压	$V_{输入}=压降 5.5V$, $V_{输出}=3.6V$, $R_{输出}=1.9\Omega^{(3)}$			8	
	PFM 纹波电压	$V_{输入}=3.2V$, $V_{输出}<1.125V$, $I_{输出}=10mA$, MODE = 高电平			50	
		$V_{输入}=3.2V$, $V_{输出}\leq 0.5V$, $I_{输出}=5mA$, MODE = 高电平			50	
Line_tr	线路瞬态响应	$V_{输入}=3.6V$ 至 $4.2V$, $T_R=T_F=10\mu s$, $V_{输出}=1V$, $I_{输出}=600mA$ MODE = 低电平		50		mVpk
Load_tr	负载瞬态响应	$V_{输出}=3.0V$, $T_R=T_F=10\mu s$, $I_{输出}=0A$ 至 $1.2A$ MODE = 低电平		40		mVpk
最大占空比	最大占空比	MODE = 低电平	100			%
PFM_Freq	最小 PFM 频率	$V_{输入}=3.2V$, $V_{输出}=1.0V$, $I_{输出}=10mA$ MODE = 高电平	100	160		kHz
		$V_{输入}=3.2V$, $V_{输出}=0.5V$, $I_{输出}=5mA$ MODE = 高电平	34	55		

(3) 应该在设计良好的 PC 电路板的 $C_{输出}$ 电极上测量纹波电压，并且使用推荐的电感器和电容器。

典型性能特点

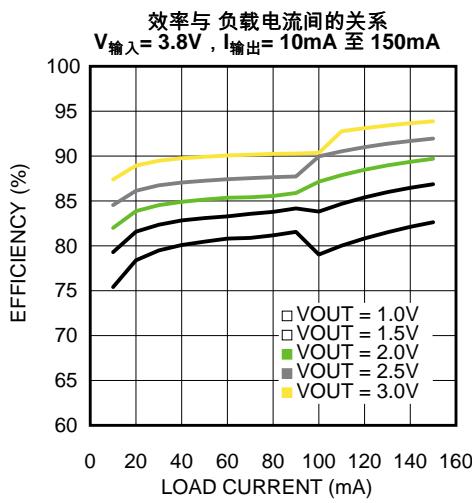


Figure 1.

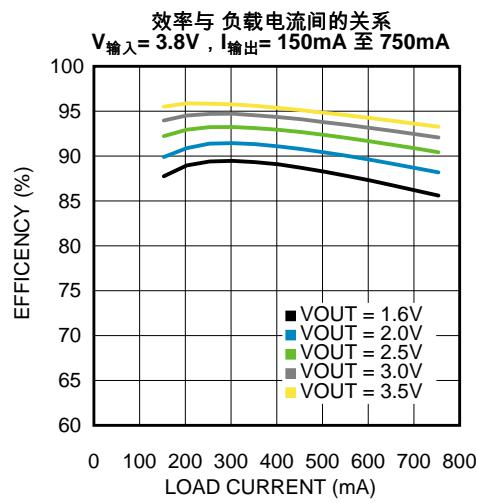


Figure 2.

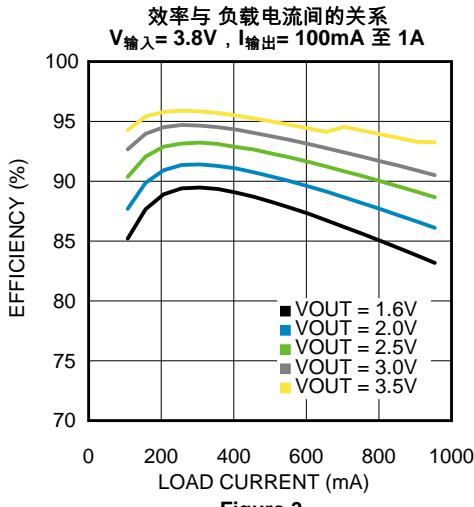


Figure 3.

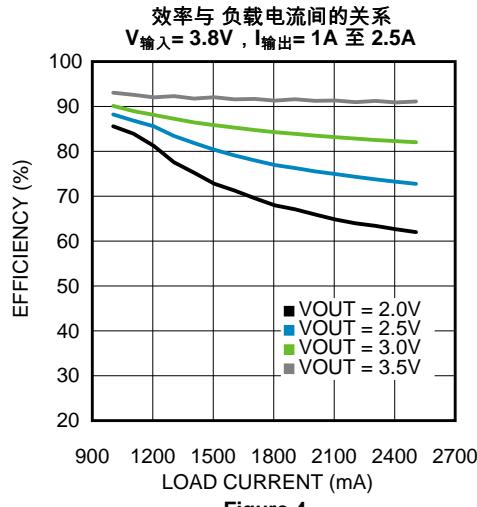


Figure 4.

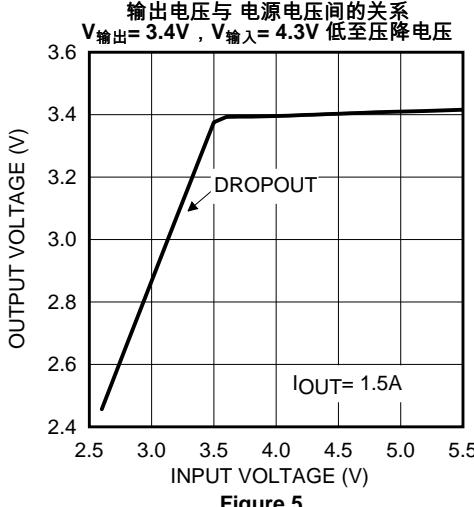


Figure 5.

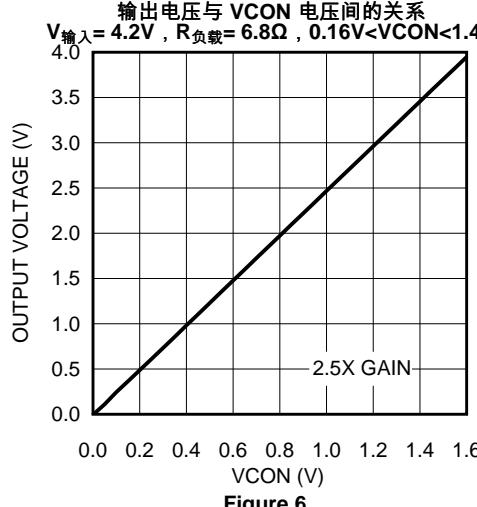


Figure 6.

典型性能特点 (continued)

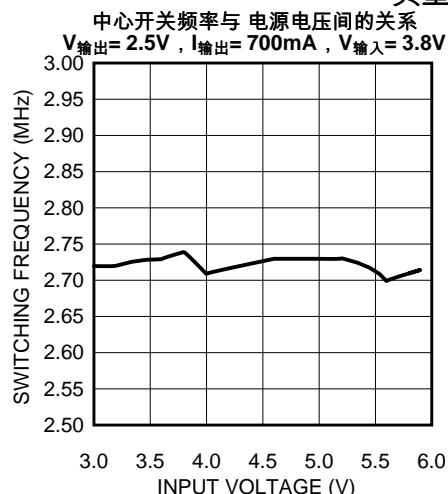


Figure 7.

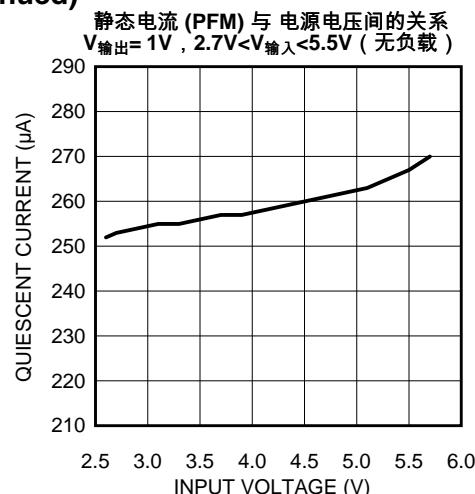


Figure 8.

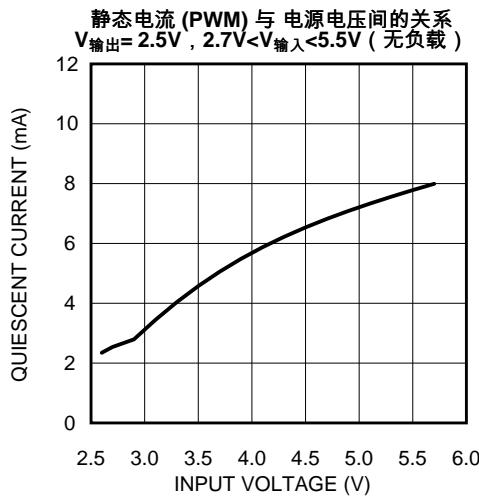


Figure 9.

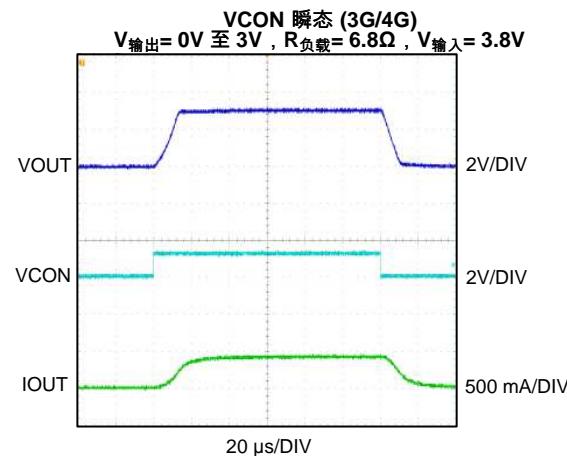


Figure 10.

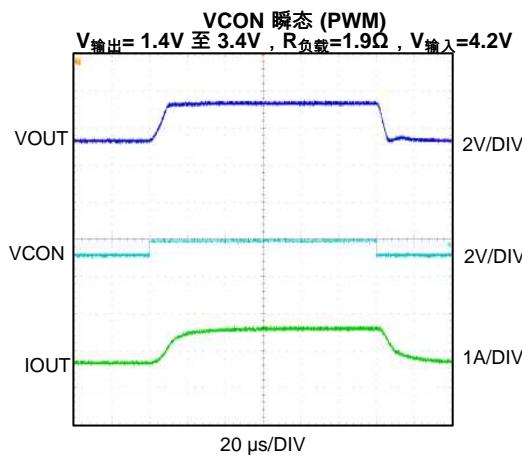


Figure 11.

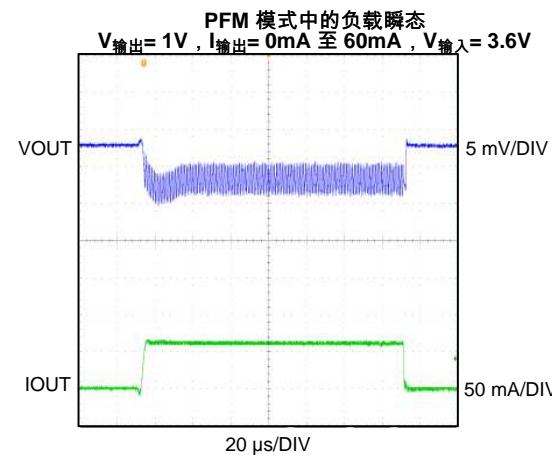
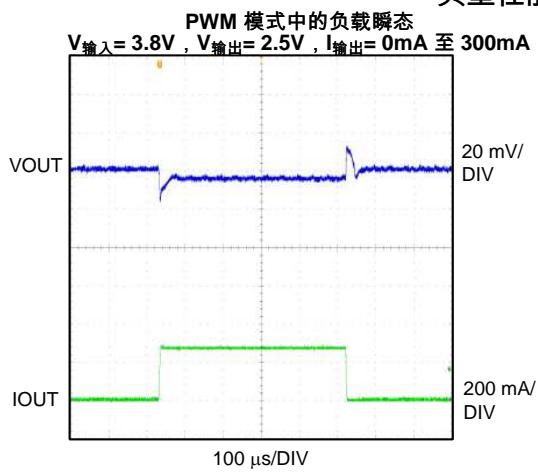
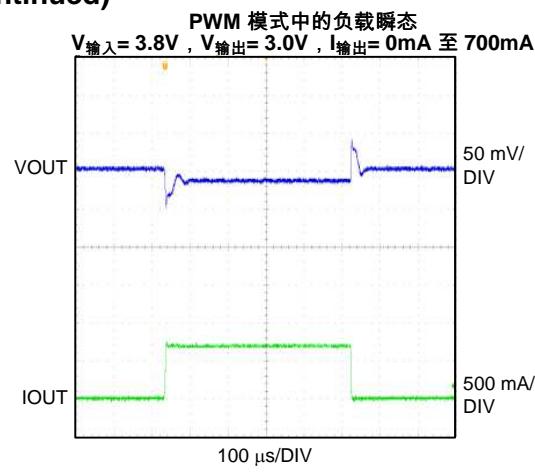
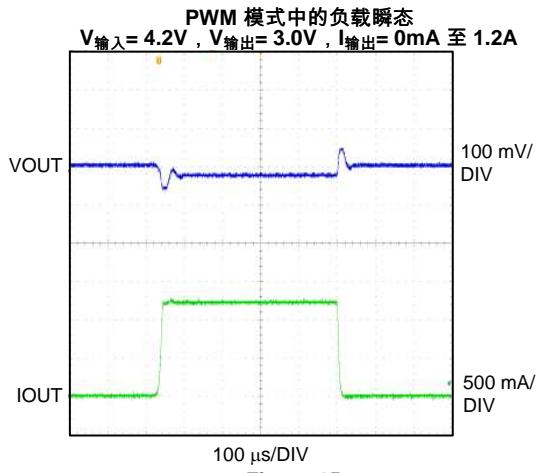
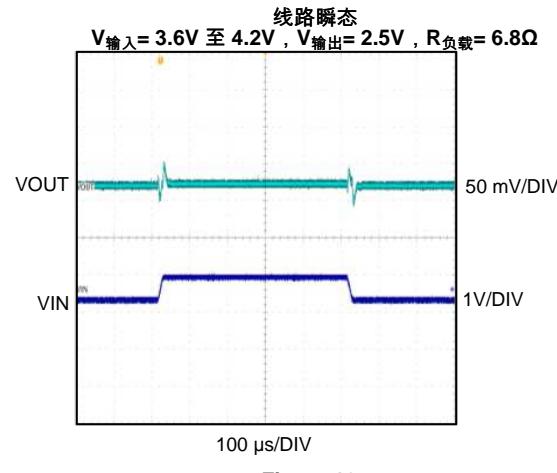
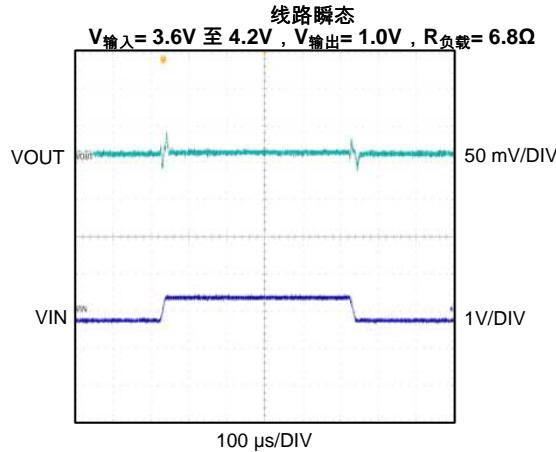
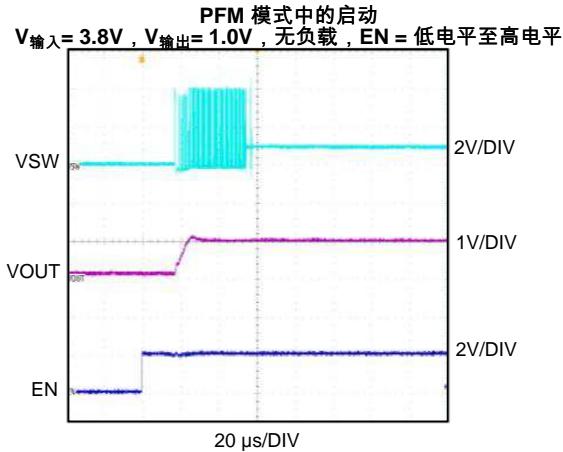


Figure 12.

典型性能特点 (continued)

Figure 13.

Figure 14.

Figure 15.

Figure 16.

Figure 17.

Figure 18.

典型性能特点 (continued)

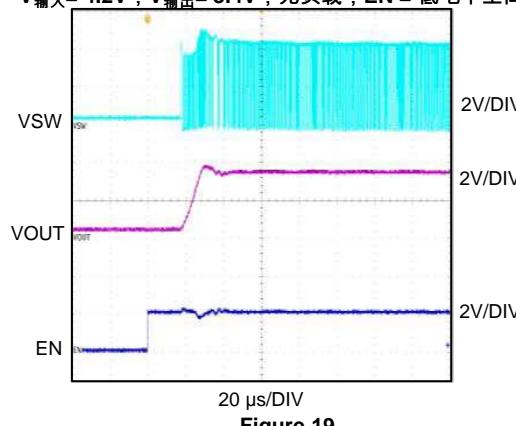
PWM 模式中的启动
 $V_{\text{输入}} = 4.2V$, $V_{\text{输出}} = 3.4V$, 无负载, EN = 低电平至高电平

Figure 19.

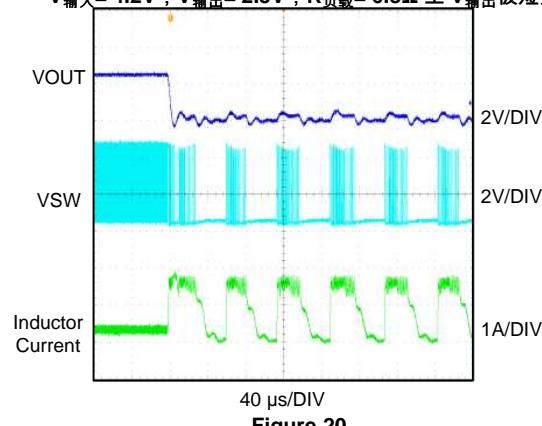
定时电流限值
 $V_{\text{输入}} = 4.2V$, $V_{\text{输出}} = 2.5V$, $R_{\text{负载}} = 6.8\Omega$ 至 $V_{\text{输出}}$ 被短接

Figure 20.

功能说明

器件信息

LM3243 是一款经优化的高效降压 DC-DC 转换器，优化的目的在于使此转换器能够为具有单节锂离子电池的手机、便携式通信器件或电池供电类 RF 器件内的 RF 功率放大器 (PA) 供电。对于 2G 传输 (此时 MODE = 低电平)，它运行在定频 PWM 模式下，并可在用于 3G/4G RF PA 运行 (此时 MODE = 高电平) 的 PFM 和 PWM 模式，强制旁路模式 (此时 BP = 高电平) 或者关断模式 (此时 EN = 低电平) 间进行自动模式转换。

此定频 PWM 模式提供高效率以及极低的输出电压纹波。在 PFM 模式中，此转换器以减少的开关频率和更低的电源电流运行来保持高效率。强制旁路模式使得用户能够通过一个旁路 FET 从输入电源来直接驱动输出。关断模式将 LM3243 关闭并将流耗减少至 $0.02\mu\text{A}$ (典型值) 。

在 PWM 和 PFM 运行模式下，LM3243 的输出电压可在 0.4V 至 3.6V (典型值) 之间进行动态设定，用户只需调节 VCON 上的电压即可完成此操作。还提供电流过载保护和热过载保护。

LM3243 配备有有源电流辅助和模拟旁路 (ACB)。这个独特的功能使得此转换器可支持 2.5A (典型值) 的最大负载电流，而与此同时有保持一个小型封装电感器并满足多模式 RF 功率放大器运行所需的全部瞬态运行方式。ACB 电路在负载电流超过 1.4A (典型值) 或者当开关接近压降时提供一个额外的电流路径。同样地，ACB 电路通过在上升和下降输出边沿上提供额外输出电流来用更短的 VCON 输出电压转换时间做出相应。ACB 电路还执行模拟旁路的功能。根据输入电压、输出电压和负载电流的大小，ACB 电路在保持输出电压调节和低输出电压纹波的同时自动且无缝地将此转换器转换为模拟旁路。如果旁路模式下的总压降电阻 ($R_{\text{tot_drop}}$) 不足以调节输出电压的话，那么将会出现满旁路 (100% 占空比运行) 。

LM3243 的 16 焊锡凸点 DSBGA 封装是诸如手机和其它手持器件等空间受限应用的最佳解决方案。PWM 模式中 2.7MHz (典型值) 的高开关频率减少了输入电容器、输出电容器和电感器的尺寸。DSBGA 封装非常适合于外壳不透光应用并且在实现时有专门的设计要求。 (请参考下面的 DSBGA 封装组装和使用部分)。由于 LM3243 不执行 UVLO，系统控制器应该在加电和 UVLO 情况下设定 EN = 低电平。 (请参考下面的 [关断模式](#)) 。

PWM 操作

当 LM3243 运行在 PWM (脉宽调制) 模式中时，开关频率是恒定的，并且开关通过改变每个周期内的能耗来调节输出电压来支持所需的负载。在每个开关周期的第一部分，LM3243 内的控制块打开内部 PFET 开关。这使得电流可由输入流经电感器到达 输出滤波电容器和负载。此电感器通过将电能储存在其磁场内来将电流限制在一个斜坡内，斜率为 $(V_{\text{IN}} - V_{\text{OUT}})/L$ 。

在每个周期的第二部分，此控制块将 PFET 开关关闭，从而阻断来自输入的电流，然后将 NFET 同步整流器打开。电感器通过 NFET 从接地汲取电流并将电流传至输出滤波电容器和负载，这将电感器电流以 $-V_{\text{OUT}}/L$ 的斜率减少。输出滤波电容器在电感器电流大于负载电流时储存电荷并在电感器电流少于负载电流时将这些电荷释放，从而使负载上的电压变得平滑无毛刺。

在时钟的下一个上升边沿，重复此循环。负载的增加将下拉输出电压，从而增加了误差信号。由于误差信号增加，峰值电感器电流变得更高，从而增加了平均电感器电流。因此，通过调制 PFET 开关接通时间可调节输出电压来控制发送至负载的平均电流。此电路生成一个占空比经调制矩形信号，此信号由一个低通滤波器 (由一个电感器和输出电容器组成) 取平均值。输出电压等于占空比经调制矩形信号的平均值。

PFM 模式

在 MODE = 高电平时，如果平均电流少于 75mA (典型值) 并且 $V_{\text{IN}} - V_{\text{OUT}} > 0.6\text{V}$ 时，LM3243 自动从 PWM 转换为 PFM (脉冲频率调制) 运行。开关通过在每个周期内传输定量的电能并调制频率来调节输出电压来控制传递到输出上的总功率。转换器只在需要至支持所需的负载电流时进行切换，从而大大提升了效率。如果在 PFM 模式期间，负载电流增加到大于 95mA (典型值)，此部件将自动转换为恒定频率 PWM 模式。一个 20mA (典型值) 滞后窗口存在于 PFM 和 PWM 转换之间。

在一个瞬态事件后，此部件暂时运行在 2.7MHz (典型值) 定频 PWM 模式下以对输出进行快速充电或放电。对于启动条件或者如果 MODE 引脚从低电平切换至高电平，情况也是如此。一旦输出达到其目标输出电压，并且负载少于 75mA (典型值)，那么此部件将无缝转换至 PFM 模式 (假定其不处于强制旁路或自动旁路条件下) 。

有源电流辅助和模拟旁路 (ACB)

LM3243 被要求为针对 2G 的 3GPP 时间模板需求提供高电流。在瞬态期间的短时间内或在重负载下需要这些高电流。针对这些更高电流的超额定值开关电感器将增加解决方案尺寸并且将不是最佳解决方案。所以，为了实现针对此类负载的最佳电感器尺寸，通过 ACB 引脚从输入电源提供一条替代电流路径。一旦达到开关电流限值 $I_{LIM, PFET, 稳定状态}$ ，ACB 电路开始提供所需的额外电流来支持负载。ACB 电路也通过将模拟旁路 FET 与 $V_{输出}$ 并联来大大减少压降电压。LM3243 可在旁路模式下提供高达 2.5A (最小值) 的电流，此模式的峰值电流限值为 4.0A (最大值)。

旁路操作

旁路电路提供具有极低压降电阻 ($R_{tot, drop} = 45m\Omega$ 典型值) 的模拟旁路功能。当 $BP =$ 低电平时，此部件将自动处于旁路模式，此模式将自动确定保持电压稳压所需的旁路数量。当进入 LM3243 的输入电源电压的电平被降低到转换器无法提供命令要求的占空比时，那么此部件将进入脉冲跳跃模式。开关频率将被减少以保持一个较低且运行良好的输出电压纹波。模拟旁路电路将在达到满旁路 (100% 占空比运行) 前允许转换器保持在稳压状态中。转换器使用一个同样的相反过程从满旁路退出并返回到模拟旁路稳压模式。

为了使自动旁路模式无效，设定 $VCON > (V_{输入}) / (2.5)$ (但是少于 $V_{输入}$) 或者设定 $BP =$ 高电平来获得强制旁路功能。强制旁路功能在 $2.7V < V_{输入} < 5.5V$ 之间时有效。

关断模式

要将 LM3243 关断，将 EN 引脚拉低为低电平 (<0.5V)。在关断模式下，流耗为 0.02 μ A (典型值) 并且 PFET 开关，NFET 同步整流器，基准电压源，控制和偏置电路被关闭。为了启用 LM3243，将 EN 上拉为高电平 (>1.2V)，而运行模式将取决于施加到 MODE 引脚上的电压。

由于 LM3243 没有 UVLO (欠压闭锁) 电路，EN 引脚应该被设定为低电平来在加电和 UVLO 条件下关闭 LM3243。对于手机应用，系统控制器确定电源序列；因此，系统控制器通过正确使用所有可用引脚和功能来确保适当的排序。

模式引脚

MODE 引脚将转换器的状态更改为两个允许的运行模式中的一个。将 MODE 引脚设定为高电平 (>1.2V) 会把器件设定为在 PFM/PWM 模式运行间自动转换。在这个模式中，转换器运行在 PFM 模式中以在极轻负载时保持输出电压稳压并在负载超过 95mA (典型值) 时转换至 PWM 模式。PWM 开关频率为 2.7MHz (典型值)。设定 MODE 引脚为低电平 (<0.5V) 将把器件置于 PWM 运行模式下。只在 PWM 模式中进行此开关操作，并且开关频率也为 2.7MHz (典型值)。

输出电压的动态调节

可通过改变 VCON 引脚上的电压来动态调整 LM3243 的输出电压。在 RF 应用中，当手机远离基站时需要峰值功率。为了大大减少能耗，LM3243 输出应该被恰好设定为足够实现所需的 PA 线性。因此，在要求低功率期间，减少进入 PA 的电源电压可减少 PA 的功耗，从而使得运行更加高效并延长了电池使用寿命。进一步细节请参考[设定输出电压部分](#)。

模式选择

Table 1 显示了针对指定模式 (PWM 或 PFM/PWM) 的 LM3243 参数。

Table 1. 不同模式下的参数

参数/模式	PWM	PFM/PWM
MODE 引脚	低电平	高电平
BP 引脚	低电平	低电平
负载为 75mA (典型值) 时的频率	2.7MHz (典型值)	变量
负载为 95mA (典型值) 时的频率	2.7MHz (典型值)	2.7MHz (典型值)
$V_{输出}$	$2.5 \times VCON$	$2.5 \times VCON$
最大负载稳定状态	2.5A (最小值)	75mA (PFM 中的最小值) 或 2.5A (PWM 中的最小值)

内部同步整流

LM3243 使用一个内部 NFET 作为同步整流器来减少整流器正向电压压降，从而增加了效率。内部 NFET 同步整流器内部减少的正向电压压降大大提升了低输出电压运行时的效率。NFET 被设计成在瞬态间隔期间通过其固有的体二极管来导电。

电流限制

LM3243 电流限制特性在电流过载条件下保护转换器。SW 和 ACB 引脚具有正电流和负电流限制。正电流和负电流限值在两个方向上限制 SW 和 ACB 电流。SW 引脚具有两个正电流限值。 $I_{LIM, PFET, 稳定状态}$ 电流限值触发 ACB 电路。一旦峰值电感器电流超过 $I_{LIM, PFET, 稳定状态}$ ，ACB 电路开始辅助开关并提供足够的电流，恰好能够将电感器电流保持在超过 $I_{LIM, PFET, 稳定状态}$ 的水平上，从而使开关能够运行在最高效率。1.9A 的一秒钟瞬态电流限值 $I_{LIM, PFET, 瞬态}$ （此为典型值，或者，2.1A 的最大值）限制可能的最大峰值电感器电流。输出电压只有在 SW 和 ACB 输出引脚电流达到它们各自的 $I_{LIM, PFET, 瞬态}$ 和 $I_{LIM, P-ACB}$ 电流限值后才会下降到稳压之外。

定时电流限制

如果负载或输出短路将输出电压拉至 0.3V 或更低并且峰值电感器电流保持 $I_{LIM, PFET, 瞬态}$ 超过 10μs，LM3243 切换至一个定时电流限制模式。在这个模式下，内部 PFET 开关被关闭。在大约 30μs 后，器件将返回正常运行。

热过载保护

LM3243 集成电路 (IC) 具有一个热过载保护功能，此功能可保护其自身不受短期误用和过载情况的影响。如果结温超过 150°C，LM3243 关断。在温度下降到低于 130°C 之后，正常运行恢复。长时间运行在热过载条件下有可能会损坏器件，因此不建议这么做。

应用信息

设定输出电压

DAC 控制

一个进入 VCON 引脚的模拟电压能够在 0.4V (典型值) 至 3.6V (典型值) 之间动态设定输出电压，这个动态电压设定可在 PFM 和 PWM 运行模式中进行，而无需外部电阻器。输出电压由 Table 2 管理。

Table 2. 输出电压选择

VCON (V)	V _{输出} (V)
VCON = 0.16V 至 1.44V	2.5 x VCON

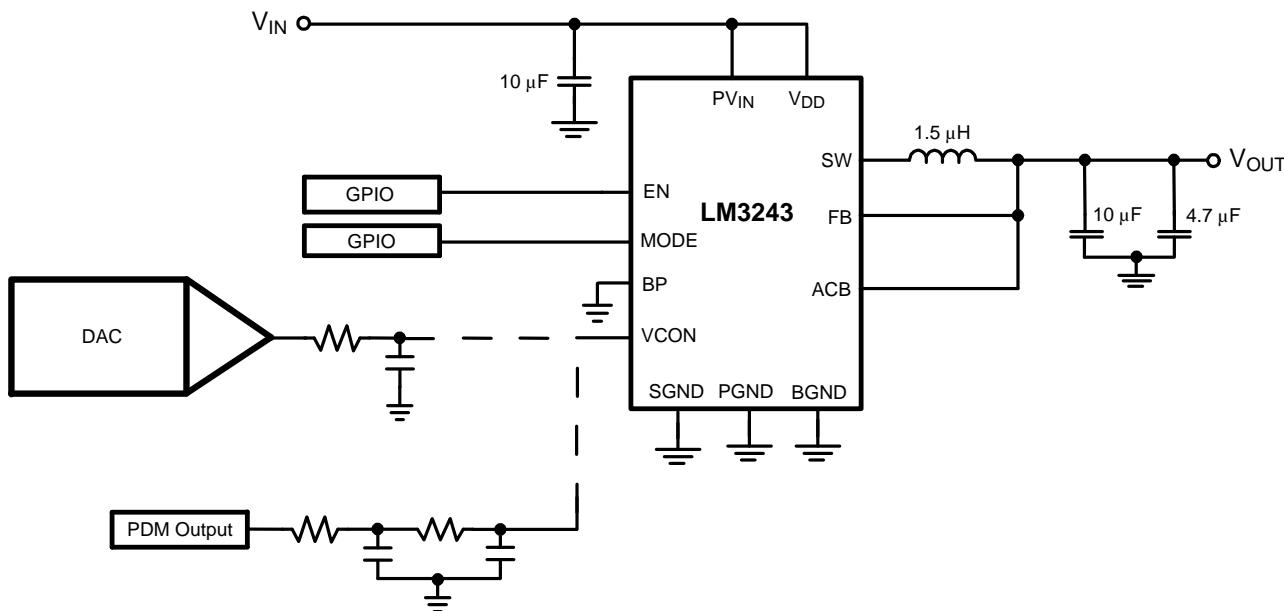


Figure 21. 用 DAC 或 PDM 进行输出电压的动态调节

基于 PDM 的 VCON 信号

Figure 21 显示了使用系统控制器的 GPIO 引脚来实现 LM3243 输出电压动态调节的应用电路。Figure 22 显示了动态调整时的波形。使用一个低通滤波器来过滤 GPIO 的 PDM 信号并将其馈入 VCON 引脚。随着 PDM 信号的比特流的变化，VCON 引脚上的电压也发生改变。因此，GPIO 引脚可被用来动态调节输出电压。双低通滤波器减少了 VCON 上的纹波以避免输出电压上任何多余的由 VCON 引入的纹波。

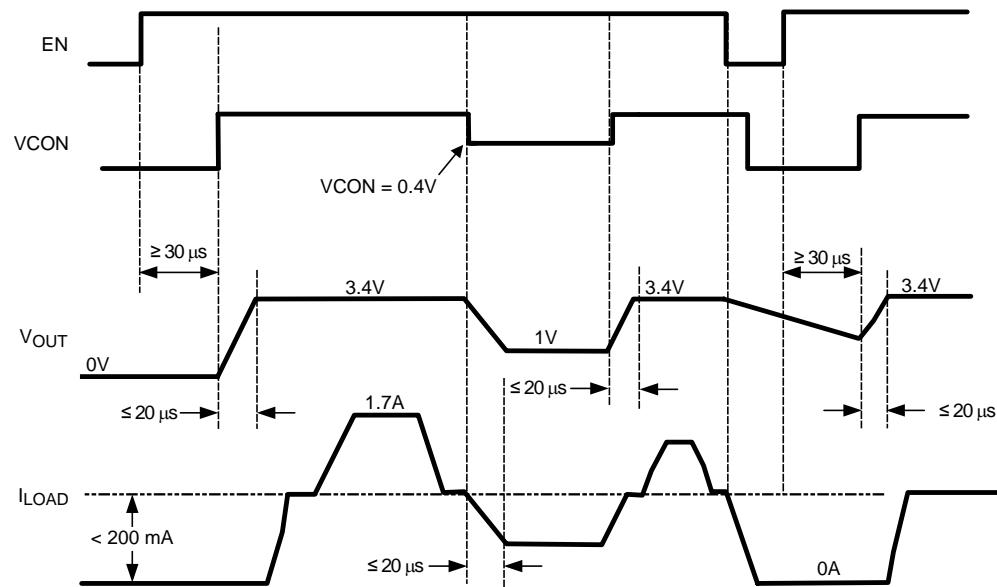


Figure 22. 使用 GPIO 动态调整输出电压

VCON 引脚

Figure 23 显示了针对 VCON 引脚的等效 CRC 电路。这个电路处于部件内部，并且在驱动这个引脚时应将其考虑在内。

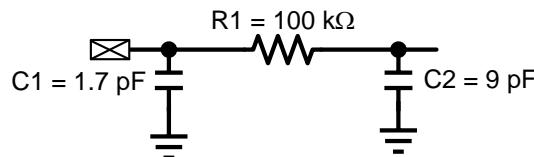


Figure 23. VCON 引脚等效 CRC 电路

电感器选择

为了实现 LM3243 的最佳性能和功能性，需要使用一个 $1.5\mu\text{H}$ 电感器。在 2G 传输电流突发的情况下，有效总体均方根 (RMS) 电流需求被减少。因此，请咨询电感器制造商以确定他们的某些较小型组件是否满足您的应用需要，即使传统电感器技术规格看上去不符合 LM3243 RMS 电流技术规格。

LM3243 通过 SW 引脚来自动管理电感器峰值和 RMS (或者稳定状态电感器电流) 电流。SW 有两个正电流限值。第一个是典型值为 1.45A (或者 1.65A 最大值) 的超限电流保护。它设定上部稳定状态电感器峰值电流 (在电气特性表 - $I_{\text{LIM, PFET, 稳定状态}}$ 中进行了详述)。它是限制电感器 I_{SAT} 需求的主要因素。第二个是超限电流保护。它将大信号瞬态期间 (即， $< 20\mu\text{s}$) 的最大峰值电感器电流限制到 1.9A 典型值 (或者 2.1A 最大值)。应该在第二电流限值中保持 $0.3\mu\text{H}$ 的最小电感值。

ACB 电路自动调节其输出电流来将稳定状态电感器电流保持在稳定状态峰值电流限值以下。因此，电感器 RMS 电流将在瞬态突发期间始终小于 $I_{\text{LIM, PFET, 稳定状态}}$ 而一直有效。此外，与 2G 中输出电流突发的情况一样，有效总体 RMS 电流将更低。

为了实现高效，电感器电阻值应该少于 0.2Ω ；建议使用低 DCR 电感器 ($< 0.2\Omega$)。Table 3 推荐了一些电感器和厂商。

Table 3. 推荐的电感器和它们的厂商

模型	供应商	尺寸	$I_{SAT}=30\%$	DCR
DFE201610C-1R5M (1285AS-H-1R5M)	TOKO	2.0mm x 1.6mm x 1.0mm	2.2A	120mΩ
PSD20161T-1R5MS	CYNTEC	2.0mm x 1.6mm x 1.0mm	1.6A	143mΩ
TFM201610-1R5M	TDK	2.0mm x 1.6mm x 1.0mm	2.2A	140mΩ

电容器选择

LM3243 被设计成在其输入和输出滤波器上使用陶瓷电容器。在输入上使用一个 $10\mu F$ 电容器和大约 $10\mu F$ 的实际总体输出电容。对于两个滤波器，建议使用诸如 X5R, X7R 的电容器类型。这些类型的电容器针对手机和类似应用提供小尺寸、成本、可靠性和性能之间的最优均衡。Table 4 中列出了推荐的部件号和供应商。在选择电压额定值和电容器外壳尺寸时必须考虑电容器的 DC 偏置特性。当输出电压快速步升和步降时，较小外壳尺寸的输出电容器缓解了电容器的压电振动。然而，它们在 DC 偏置时具有更大比例的下降值。要实现更小的总体解决方案尺寸，建议使用 0402 外壳尺寸电容器用于滤波。也可考虑使用多个 $2.2\mu F$ 或 $1\mu F$ 电容器。对于 RF 功率放大器应用，分开 DC-DC 转换器和 RF 功率放大器之间的输出电容器：建议值为 $10\mu F (C_{OUT1}) + 4.7\mu F (C_{OUT2}) + 3 \times 1.0\mu F (C_{OUT3})$ 。最优的电容分离视应用而定，并且为了实现稳定性，实际总体电容值（考虑到电容器 DC 偏压、温度额定值降低、老化和其它电容器耐受的影响）应该达到 $10\mu F$ 并具有 $2.5V$ DC 偏压（在 $0.5V_{RMS}$ 时测得）。将所有输出电容器放置在非常靠近它们各自器件的位置上。强烈建议将一个高频电容器（ $3300pF$ ）放置在 C_{OUT1} 旁边。

Table 4. 建议的电容器和它们的厂商

电容	型号	尺寸 (W x L) (mm)	供应商
$10\mu F$	GRM185R60J106M	1.6×0.8	牧田
$10\mu F$	CL05A106MQ5NUN	1.0×0.5	三星
$4.7\mu F$	CL05A475MQ5NRR	1.0×0.5	三星
$1.0\mu F$	CL03A105MQ3CSN	0.6×0.3	三星
$3300pF$	GRM022R60J332K	0.4×0.2	牧田

EN 输入控制

使用系统控制器，借助比较器，施密特触发器或逻辑栅极来驱动 EN 高电平或低电平。针对正常运行设定 EN = 高电平 ($>1.2V$)，对于关断模式设定 EN 为低电平 ($<0.5V$) 来将流耗减少至 $0.02\mu A$ (典型值) 电流。

启动

Figure 24 中的波形显示了启动情况。首先， $V_{输入}$ 的值应该在 $2.7V$ 至 $5.5V$ 之间。然后，EN 应该为 高电平 ($>1.2V$)。最后，应该将 VCON 设定为一个与所需输出电压相对应的值 ($V_{输出} = V_{CON} \times 2.5$)。 $V_{输出}$ 将在少于 $50\mu s$ 的时间内达到其稳定状态值。为了优化启动时间和输出电压的运行方式，LM3243 始终在 PWM 模式中启动（即使当 MODE = 高电平并且输出负载电流 $\leq 75mA$ 时也是如此），然后无缝转换至 PFM 模式。

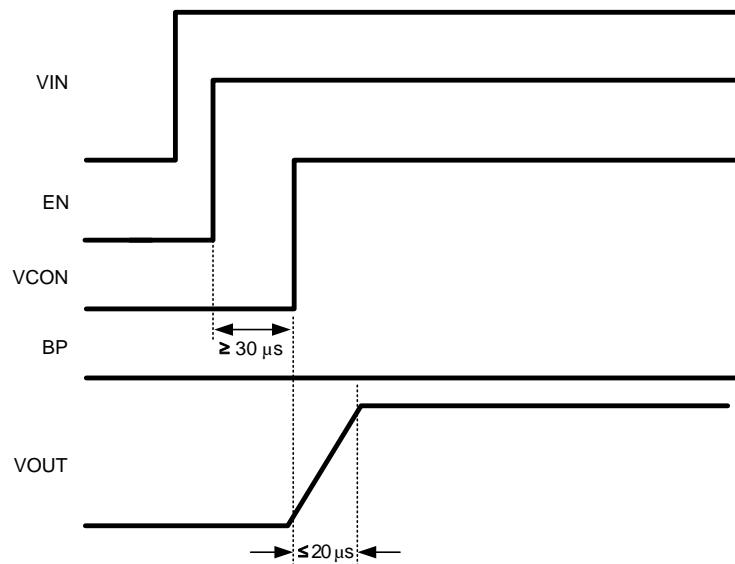


Figure 24. 启动序列和条件

DSBGA 封装组装和使用

如德州仪器 (TI) 操作说明书 AN-1112 中所述，DSBGA 封装的使用要求专门的电路板布局、精确的安装和仔细的回流焊技术。请参考表面贴装组装注意事项部分。要获得最佳的组装效果，应该使用 PC 电路板上的本地对齐序号来简化器件的放置。

与 DSBGA 封装一起使用的焊垫类型必须为 NSMD (非阻焊层限定) 类型。这意味着阻焊开口大于焊垫尺寸。否则，如果阻焊层与焊垫重叠的话，会形成唇缘。防止唇缘的形成可使器件紧贴电路板表面并避免妨碍贴装。如何进行这一操作的特定说明请参见操作指南 AN-1112。

LM3243 使用的 16 焊锡凸点封装具有 265 微米焊球并要求 0.225mm 焊垫来实现电路板贴装。走线进入焊垫的角度应该为 90° 以防止在角落深处中积累残渣。最初时，进入每个焊垫的走线应该为 5.6 毫英寸宽，进入长度大约为 5 毫英寸长，来用作散热。然后每条走线应该调整至其最佳宽度。其中一个重要的标准是对称，这是为了确保 LM3243 上的焊锡凸点回流焊均匀，这样可将器件水平的焊接到电路板上。特别是，应该注意焊锡凸点 A1, A3, B1 和 B3 所用的焊垫，这是因为 PGND 和 PVIN 通常连接到较大的铜覆区上，散热不够会导致这些焊锡凸点的不充分回流。

DSBGA 封装针对具有红色或红外不透明外壳应用的最小可能尺寸进行了优化。由于 DSBGA 封装缺少较大器件的塑料密封特点，它对于光照很敏感。背面金属镀层和/或环氧树脂涂层，以及正面印刷电路板遮光减少了此敏感性。然而，此封装具有裸露的裸片边沿，此裸片边沿对于红色和红外范围光照敏感。

PCB 布局布线注意事项

概述

PC 电路板布局布线对于成功将一个 DC-DC 转换器设计成一个产品十分关键。 适当地规划电路板布局布线将优化 DC-DC 转换器的性能并大大减少对于周围电路的影响，而同时又解决了会对电路板质量和最终产品产量产生负面影响的制造问题。

PCB

糟糕的电路板布局布线会由于造成了走线内的电磁干扰 (EMI)，接地反弹和阻性电压损耗而破坏 DC-DC 转换器和周围电路的性能。 错误的信号会被发送给 DC-DC 转换器集成电路 (IC)，从而导致不良稳压或不稳定。 糟糕的布局布线也会导致造成 DSBGA 封装和电路板焊垫间不良焊接接点的回流问题。 不佳的焊接接点会导致转换器不稳定或性能下降。

能源利用率

在可能的情况下，在功率组件之间使用宽走线并且将多层上的走线对折来大大减少阻性损耗。

电磁干扰 (EMI)

就其本性而言，任何开关转换器都会产生电气噪声。 电路板设计人员所面临的挑战就是大大减少、抑制或者减弱此类由开关生成的噪声。 诸如 LM3243 的高频开关转换器，在几纳秒的时间内切换安培级电流，相关组件间互连的走线可作为辐射天线。 以下提供的指南有助于将 EMI 保持在可耐受的水平内。

为了帮助大大减少辐射噪声：

- 将 LM3243 转换开关、其输入电容器和输出滤波电感器和电容器尽可能的靠近放置，并使得互连走线尽可能的短。
- 排列组件，使得切换电流环路以同一方向旋转。 在每个周期的前半部分，电流经由 LM3243 和电感器的内部 PFET，从输入滤波电容器流至输出滤波电容器，然后通过接地返回，从而形成一个电流环路。 在每个周期的第二部分，电流通过 LM3243 的内部同步 NFET，被电感器从接地上拉至输出滤波电容器，然后通过接地返回，从而形成第二个电流环路。 所以同一方向的电流旋转防止了两个半周期间的磁场反向并减少了辐射噪声。
- 使电流环路区域尽可能的小。 在可能的情况下，将对折的走线与接地盘或返回路径交叉来进一步减少走线电感。

为了帮助大大减少接地盘内的传导噪声：

- 减少循环流经接地盘的开关电流：使用大量组件侧铜填充作为一个伪接地盘来将 LM3243 的接地焊锡凸点和其输入/输出滤波电容器连接在一起。 然后通过位于输入滤波电容器接地端上的多个导孔将这个铜填充连接到系统接地盘（如果使用的话）。 这多个导孔通过为其提供一个低阻抗接地连接来大大减少 LM3243 上的接地反弹。

为了帮助大大减少到 DC-DC 转换器自身电压反馈走线的耦合：

- 将噪声敏感走线，诸如电压反馈路径 (FB)，但是使其远离功率组件之间的嘈杂走线。

为了大大减小耦合进入电源的噪声：

- 使用一个星形连接来将 **VBATT** 电源输入路由至切换开关 **PVIN** 和 **VBATT_PA**。
- 引导走线以大大减少电源引脚和旁路电容器间的电感。
- 引导走线来大大减少旁路电容器与接底盘间的电感。
- 大大增加电源走线电感来减少功能块间的耦合。
- 按照电源走线插入一个铁氧体磁珠，通过减弱有可能经由电源连接广播的噪声，可在电路板面积方面提供有利的均衡，从而可使用更少的旁路电容器。

制造注意事项

LM3243 封装采用一个 0.24mm 焊球 16 焊锡凸点阵列 (4 x 4) 封装，其焊垫间距 0.4mm。几条简单的设计规则将对确保良好的布局布线大有帮助。

- 焊垫尺寸应该为 0.225 ± 0.02 mm。阻焊开口应该为 0.325 ± 0.02 mm。
- 作为一个散热途径，用 9 毫英寸宽和 6 毫英寸长的走线连接到每个焊垫并逐渐增加每条走线到其最佳宽度。要确保焊锡凸点回流均匀，对称很重要。请参考 TI 操作说明书 AN-1112 DSBGA 晶圆级芯片封装 ([SNVA009](#))。

LM3243 RF 评估板

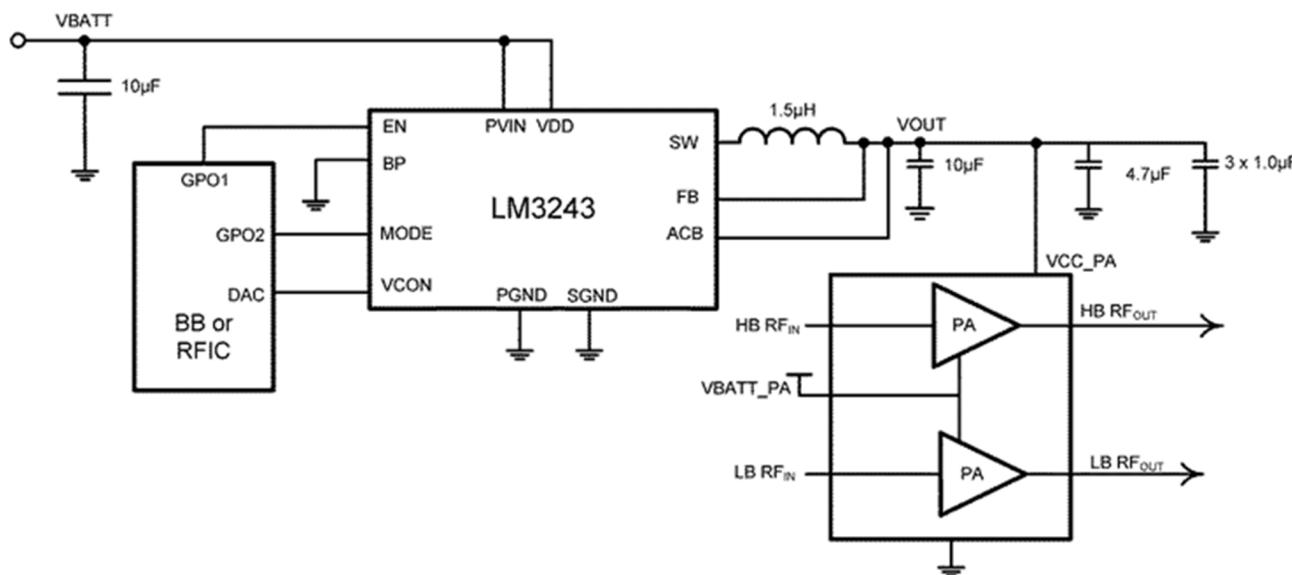


Figure 25. 简化的 LM3243 RF 评估板电路原理图

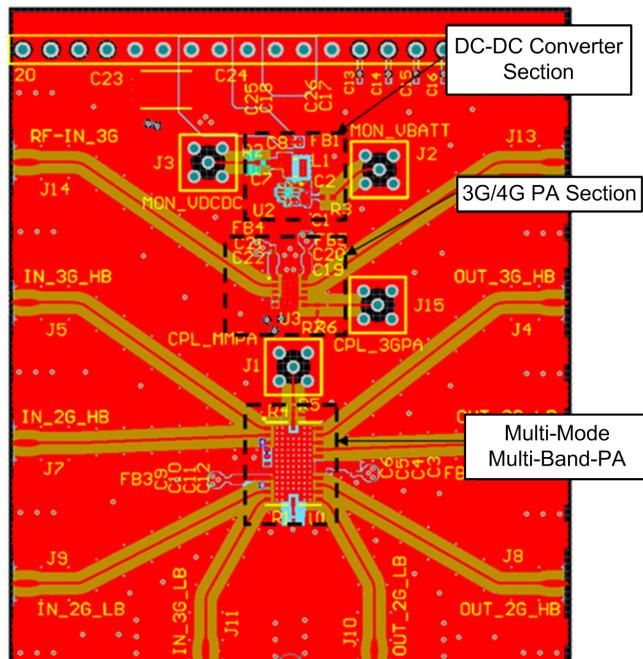


Figure 26. 具有 PA 的 RF 评估板顶视图

DC-DC 转换器部分

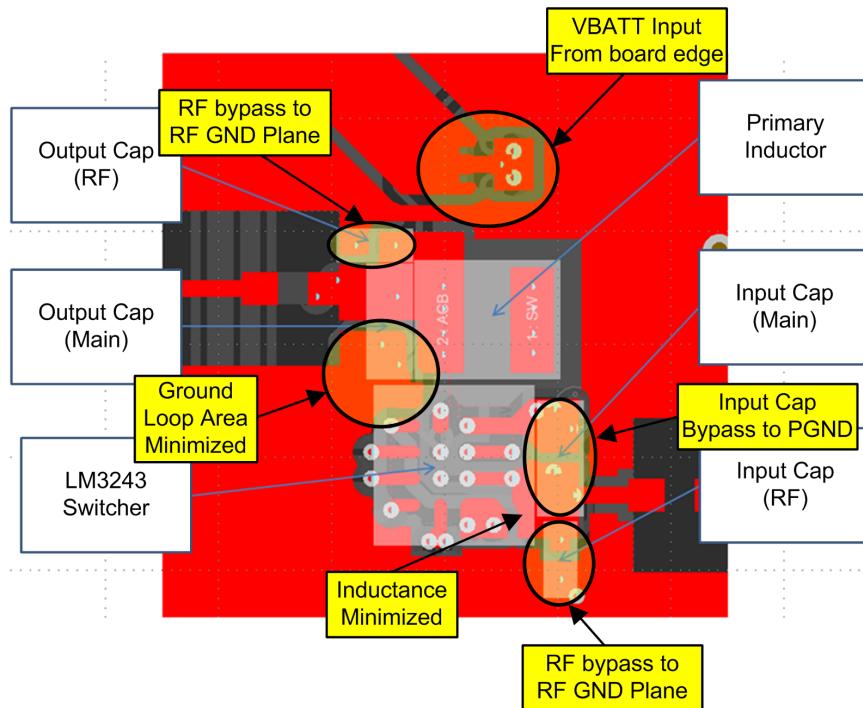


Figure 27. 顶层

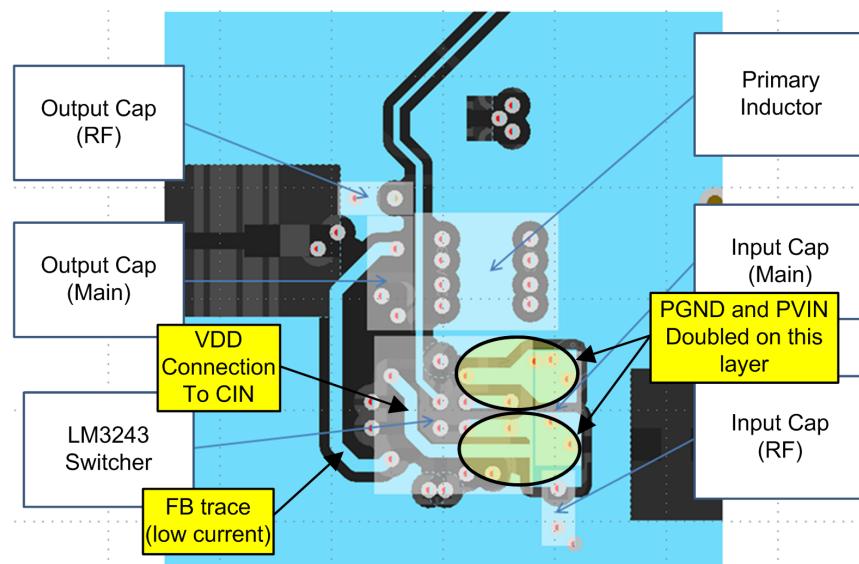


Figure 28. 电路板第 2 层 - FB , VDD , 针对 PGND , PVIN 的额外走线

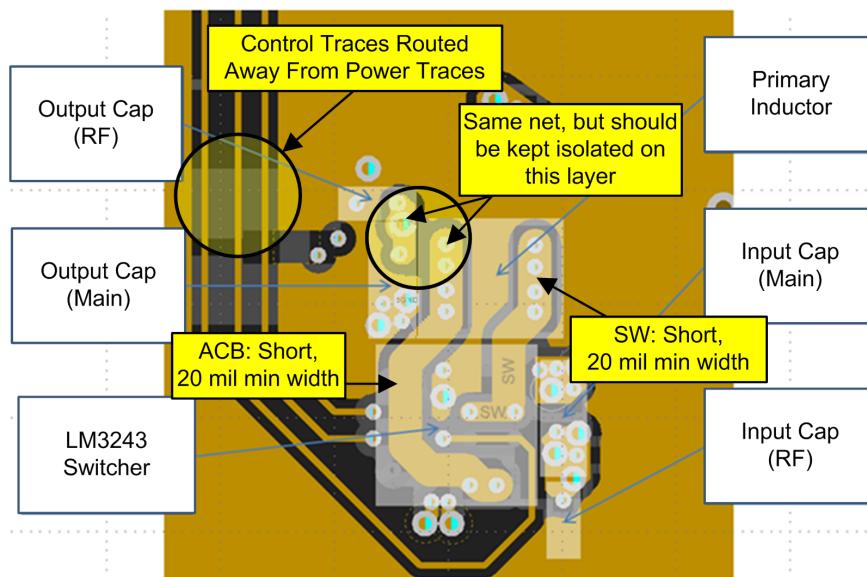


Figure 29. 电路板第 2 层 - 切换开关细节

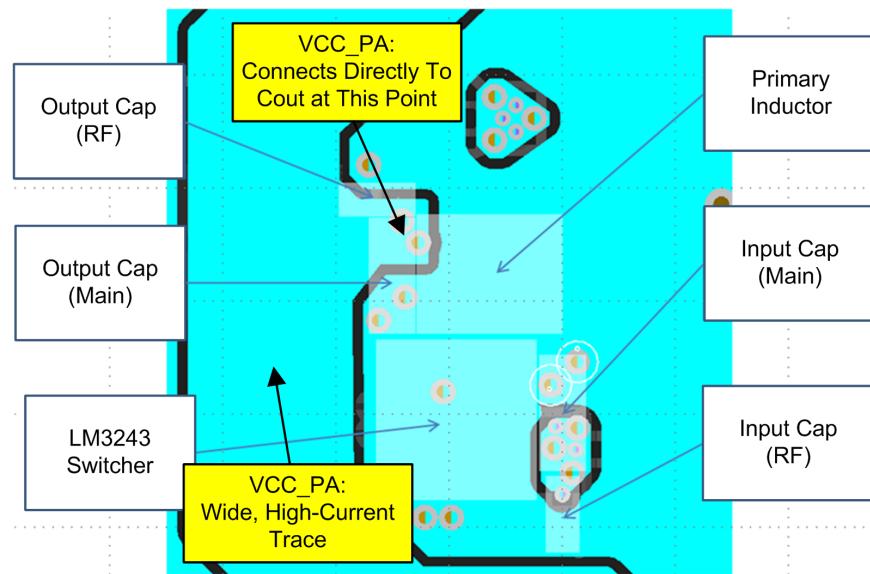


Figure 30. 电路板第 4 层 - GND 盘 VCC_PA

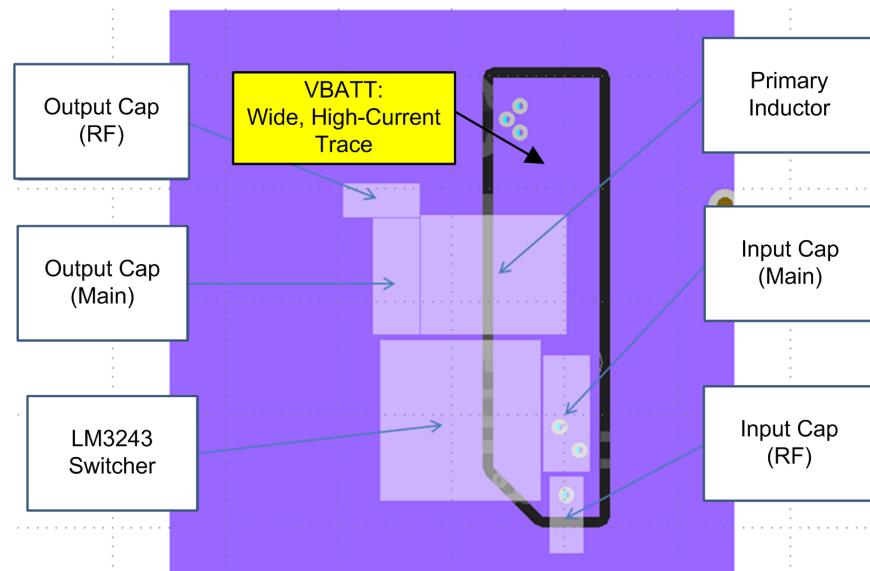


Figure 31. 电路板第 5 层 - VBATT_SW 连接

VBATT 星形电源连接

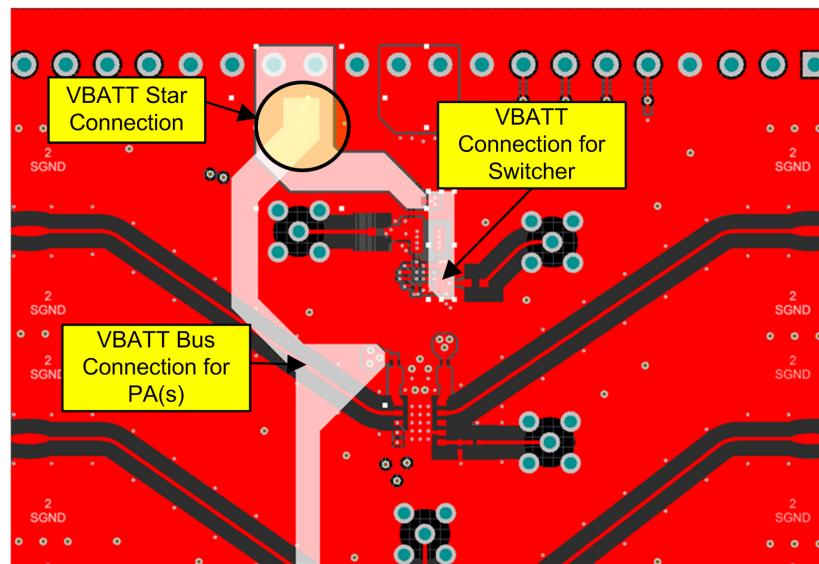


Figure 32. 多个电路板层 - VBATT 电源星形连接

VBATT 星形连接：由于采用一个“菊花链”电源连接有可能会增加 PA 输出的噪声，所以在 VBATT 电源至 LM3243 PVIN 以及从 VBATT 至 PA 模块使用“星形”连接十分重要。

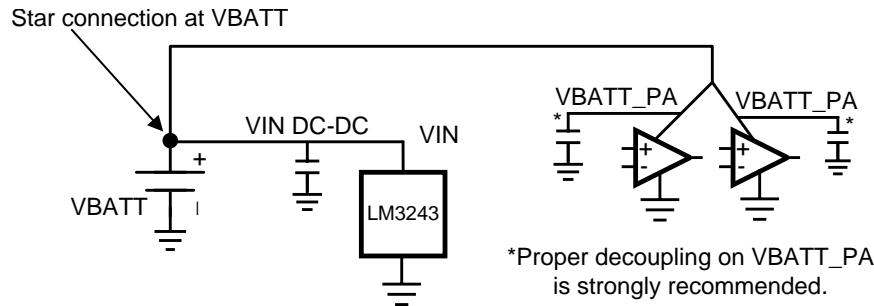


Figure 33. VIN 和 VBATT_PA 上的 VBATT 星形连接

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LM3243TME/NOPB	ACTIVE	DSBGA	YFQ	16	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S57	Samples
LM3243TMX/NOPB	ACTIVE	DSBGA	YFQ	16	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S57	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

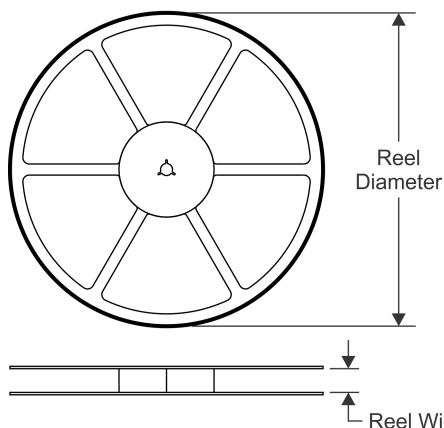
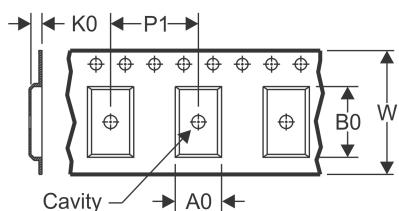
(3) MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

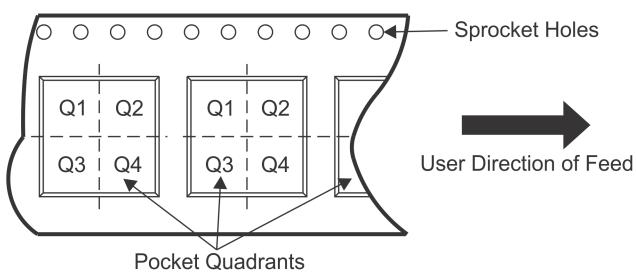
(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

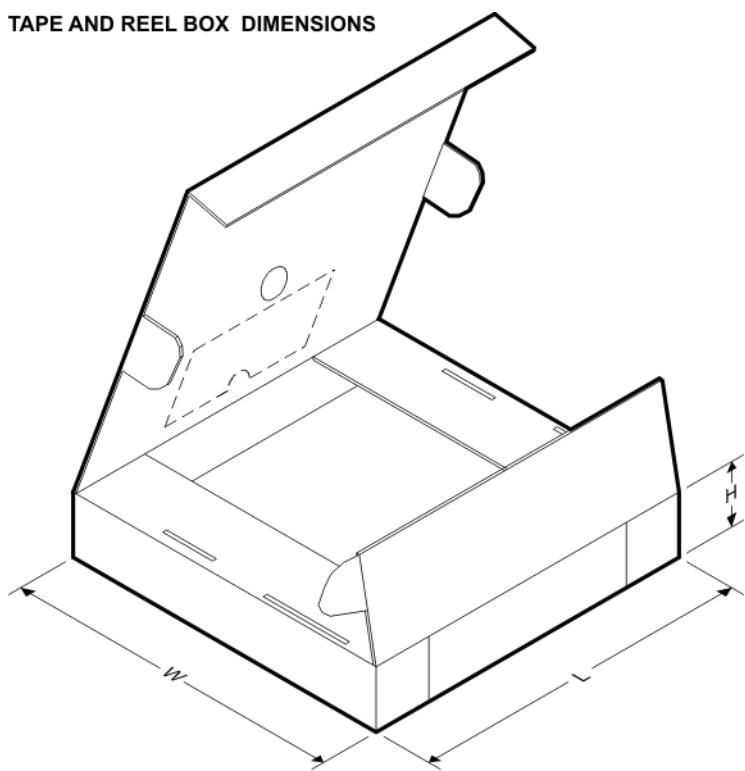
TAPE AND REEL INFORMATION
REEL DIMENSIONS

TAPE DIMENSIONS


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

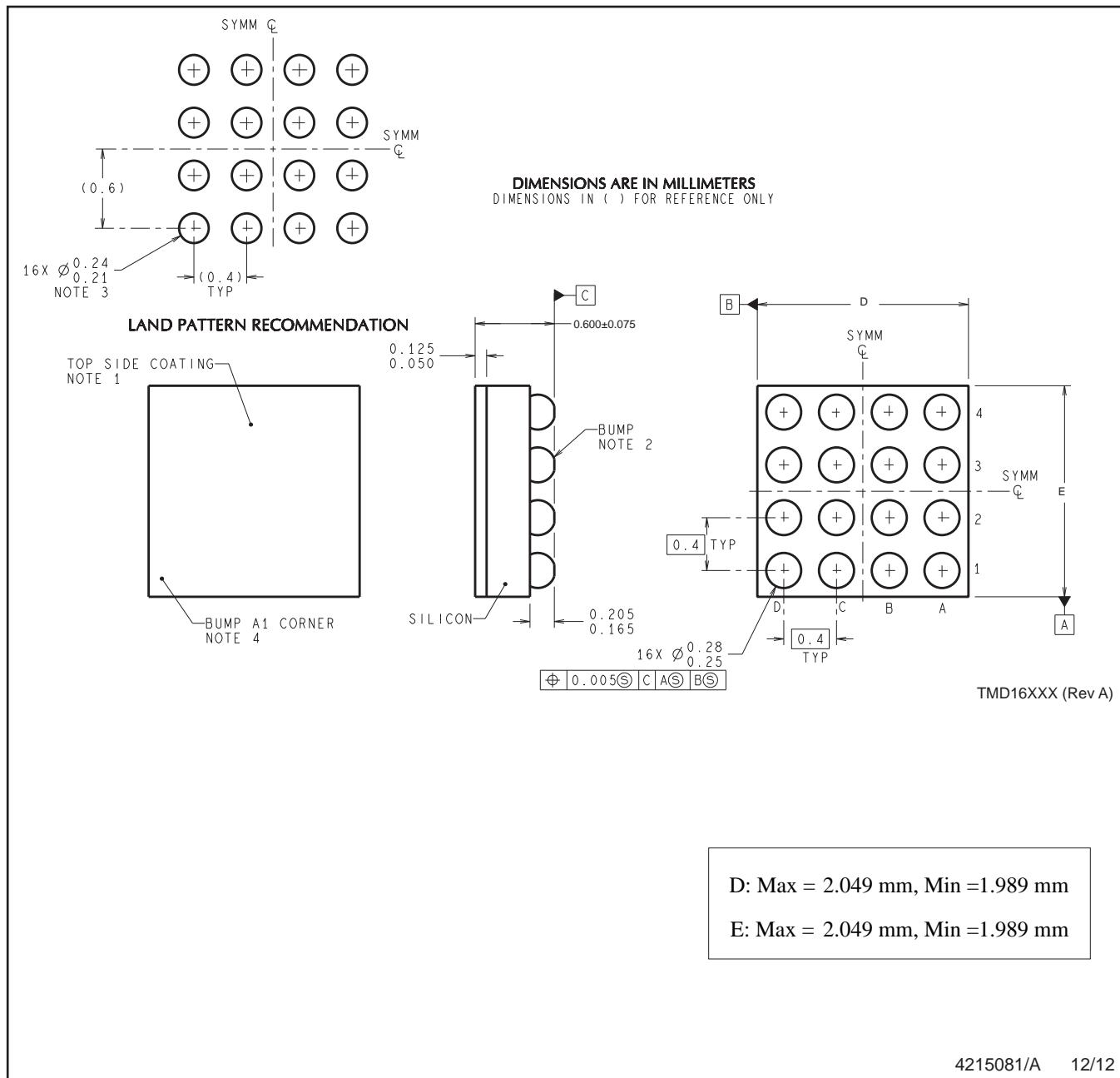
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM3243TME/NOPB	DSBGA	YFQ	16	250	178.0	8.4	2.08	2.08	0.76	4.0	8.0	Q1
LM3243TMX/NOPB	DSBGA	YFQ	16	3000	178.0	8.4	2.08	2.08	0.76	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM3243TME/NOPB	DSBGA	YFQ	16	250	210.0	185.0	35.0
LM3243TMX/NOPB	DSBGA	YFQ	16	3000	210.0	185.0	35.0

YFQ0016



NOTES: A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 B. This drawing is subject to change without notice.

重要声明

德州仪器 (TI) 公司有权按照最新发布的 JESD46 对其半导体产品和服务进行纠正、增强、改进和其他修改，并不再按最新发布的 JESD48 提供任何产品和服务。买方在下订单前应获取最新的相关信息，并验证这些信息是否完整且是最新的。

TI 公布的半导体产品销售条款 (<http://www.ti.com/sc/docs/stdterms.htm>) 适用于 TI 已认证和批准上市的已封装集成电路产品的销售。另有其他条款可能适用于其他类型 TI 产品及服务的使用或销售。

复制 TI 数据表上 TI 信息的重要部分时，不得变更该等信息，且必须随附所有相关保证、条件、限制和通知，否则不得复制。TI 对该等复制文件不承担任何责任。第三方信息可能受到其它限制条件的制约。在转售 TI 产品或服务时，如果存在对产品或服务参数的虚假陈述，则会失去相关 TI 产品或服务的明示或暗示保证，且构成不公平的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

买方和在系统中整合 TI 产品的其他开发人员（总称“设计人员”）理解并同意，设计人员在设计应用时应自行实施独立的分析、评价和判断，且应全权负责并确保应用的安全性，及设计人员的应用（包括应用中使用的所有 TI 产品）应符合所有适用的法律法规及其他相关要求。设计人员就自己设计的应用声明，其具备制订和实施下列保障措施所需的一切必要专业知识，能够 (1) 预见故障的危险后果，(2) 监视故障及其后果，以及 (3) 降低可能导致危险的故障几率并采取适当措施。设计人员同意，在使用或分发包含 TI 产品的任何应用前，将彻底测试该等应用和该等应用中所用 TI 产品的功能。

TI 提供技术、应用或其他设计建议、质量特点、可靠性数据或其他服务或信息，包括但不限于与评估模块有关的参考设计和材料（总称“TI 资源”），旨在帮助设计人员开发整合了 TI 产品的应用，如果设计人员（个人，或如果是代表公司，则为设计人员的公司）以任何方式下载、访问或使用任何特定的 TI 资源，即表示其同意仅为该等目标，按照本通知的条款使用任何特定 TI 资源。

TI 所提供的 TI 资源，并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明；也未导致 TI 承担任何额外的义务或责任。TI 有权对 TI 资源进行纠正、增强、改进和其他修改。除特定 TI 资源的公开文档中明确列出的测试外，TI 未进行任何其他测试。

设计人员只有在开发包含该等 TI 资源所列 TI 产品的应用时，才被授权使用、复制和修改任何相关单项 TI 资源。但并未依据禁止反言原则或其他法理授予您任何 TI 知识产权的任何其他明示或默示的许可，也未授予您 TI 或第三方的任何技术或知识产权的许可，该等产权包括但不限于任何专利权、版权、屏蔽作品权或与使用 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对资源及其使用作出所有其他明确或默认的保证或陈述，包括但不限于对准确性或完整性、产权保证、无屡发故障保证，以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。TI 不负责任任何申索，包括但不限于因组合产品所致或与之有关的申索，也不为或对设计人员进行辩护或赔偿，即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿，不管 TI 是否获悉可能会产生上述损害赔偿，TI概不负责。

除 TI 已明确指出特定产品已达到特定行业标准（例如 ISO/TS 16949 和 ISO 26262）的要求外，TI 不对未达到任何该等行业标准要求而承担任何责任。

如果 TI 明确宣称产品有助于功能安全或符合行业功能安全标准，则该等产品旨在帮助客户设计和创作自己的符合相关功能安全标准和要求的应用。在应用内使用产品的行为本身不会配有任何安全特性。设计人员必须确保遵守适用于其应用的相关安全要求和标准。设计人员不可将任何 TI 产品用于关乎性命的医疗设备，除非已由各方获得授权的管理人员签署专门的合同对此类应用专门作出规定。关乎性命的医疗设备是指出现故障会导致严重身体伤害或死亡的医疗设备（例如生命保障设备、心脏起搏器、心脏除颤器、人工心脏泵、神经刺激器以及植入设备）。此类设备包括但不限于，美国食品药品监督管理局认定为 III 类设备的设备，以及在美国以外的其他国家或地区认定为同等类别设备的所有医疗设备。

TI 可能明确指定某些产品具备某些特定资格（例如 Q100、军用级或增强型产品）。设计人员同意，其具备一切必要专业知识，可以为自己的应用选择适合的产品，并且正确选择产品的风险由设计人员承担。设计人员单方面负责遵守与该等选择有关的所有法律或监管要求。

设计人员同意向 TI 及其代表全额赔偿因其不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2017 德州仪器半导体技术（上海）有限公司