

4.5 V至20 V输入，一个输出同步3 PWM 切换器，集成FET（SWIFT的）

特征

- D 100 mΩ, 4.5-A 峰值高MOSFET开关在3-A连续输出电流效率
- D Uses外部Lowside MOSFET或二极管
- D 输出电压可调低至0.891 V 随着1%精度
- D 到外部时钟同步
- D 180°异相同步
- D 宽PWM固定-千赫频率250, 500 kHz或可调250 kHz至700千赫
- D 内部慢启动
- D 由峰值负载电流限制和保护热关断
- D 可调节欠压分离
- D 16-Pin TSSOP封装PowerPADE 包装

应用

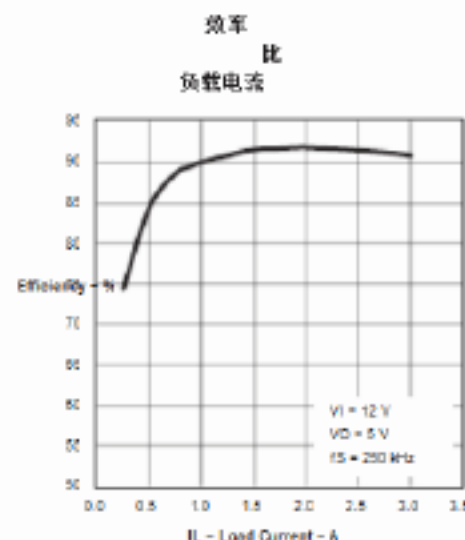
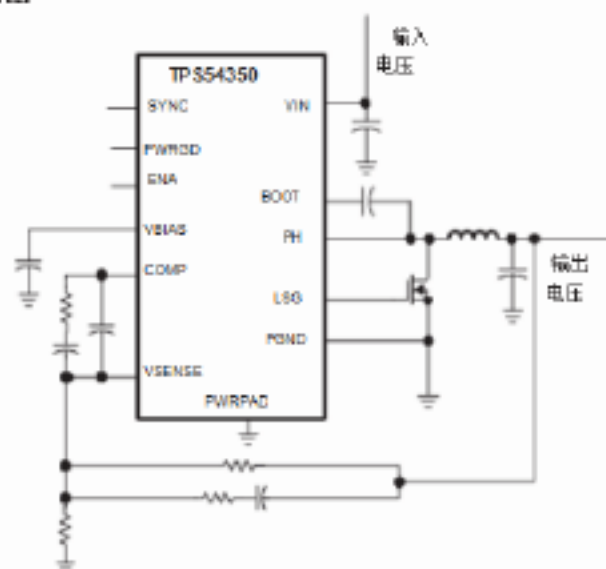
- D 工业及商业低能量系统
- D LCD监视器和TVs
- D 电脑周边产品
- D 负载调节高点性能DSPs, 的FPGA, ASIC和微处理器

描述

该TPS54350是一个中等输出电流同步一个集成的降压转换器的高侧PWM MOSFET和一个可选的低边栅极驱动器外部MOSFET. 功能包括一个高性能电压误差放大器, 可提供最大的瞬变条件下的性能和灵活性. 选择输出滤波电感器和电容器. 该TPS54350有under-voltage-lockout电路, 防止启动直到输入电压达到4.5 V; 内部慢启动电路, 以限制浪涌电流和电源良好输出指示有效的输出条件. 该同步功能配置为输入或简单的相位同步180° OUT输出.

该TPS54350设备提供热加强16-pin型TSSOP (PWP)将PowerPAD 包装. TI提供评估模块和SWIFT 设计师软件工具来帮助快速实现高性能供电设备的设计, 以满足侵略性开发周期.

简图



请注意，一个重要的可用性问题的通知，标准保修，并在关键应用德州仪器半导体产品与免责声明及其出现在本数据资料的最后。

将PowerPAD与SWIFT是德州仪器的商标。

TPS54350

SLVS458C – OCTOBER 2003 – REVISED OCTOBER 2004



这些器件具有有限的内置ESD保护。板的引线应共同或设备放置在导电泡沫
罐中或处理，以防止静电损坏MOS器件。

订购信息

电源管理局长	输出电压	封装	零件号
-40° C到85° C	可调至0.891 V	塑料HTSSOP (PWP)	TPS54350PWP

(1)的PWP 封装也可以来管和上来, 添加后缀的设备类型 (i. e. TP54350PWPB)。

包装耗散额定值

(1)

封装	热阻抗 JUNCTION-TO-AMBIENT	电源局长= 25° C 电力额定值	电源局长= 70° C 电力额定值	电源局长= 85° C 电力额定值
16-Pin PWP与焊料 (2)	42.1°C/W	2.36	1.31	0.95
16-Pin PWP无焊	151.9°C/W	0.66	0.36	0.26

(1)见图48的功耗曲线。

(2)测试板条件

- 厚度: 0.062"
- 3" x 3"
- 2盎司, 铜线位于顶部和底部焊接PCB
- 铜区位于顶部和底部焊接PCB
- 电源和地平面, 1盎司, 铜 (0.036 mm厚)
- 热vias, 0.33 mm直径, 间距1.6 mm
- 热绝缘电力平面

欲了解更多信息, 请参阅TI的技术简介SLMA002。

绝对最大额定值

在工作 自由空气的温度范围内, 除非另有说明 (1)

	单位
输入电压范围, VI	VIN
	-0.3 V到21.5 V
	VSENSE
	-0.3 V到0.0 V
	UVLO
	-0.3 V到0.0 V
输出电压范围, VO	同步
	-0.3 V到0.0 V
	ENA
	-0.3 V到0.0 V
	开机
	VI(PH) + 8.0 V
	VBIAS
	-0.3到8.5 V
源极电流, IO	LSG
	-0.3到8.5 V
	同步
	-0.3到4.0 V
	RT
	-0.3到4.0 V
	PWRGD
	-0.3到6.0 V
漏电流, IL	COMP
	-0.3到4.0 V
	PH
	-1.5 V到22 V
	PH
	内部有限公司(A)
	LSG (稳态电流)
	10 mA
漏电流, IL	COMP, VBIAS
	3 mA
	同步
	5 mA
	LSG (稳态电流)
	100 mA
	PH (稳态电流)
	500 mA
电压差	COMP
	3 mA
	ENA, PWRGD
	10 mA
电压差	AGND到PGND
电压差	± 0.3 V
经营虚拟温度范围, TJ	-40° C到+150° C
贮藏温度, Tstg	-65° C到+150° C
焊接温度1.6 mm (1/16英寸的情况下) 为10秒	260°C

超过 "绝对最大额定值", 就可能造成永久性(1)损坏设备, 这些压力额定值只,

该设备的功能操作下, 在这些或超出 "推荐工作条件" 所标明的任何其它条件不
暗示。暴露于absolute maximum rated长时间条件下可能影响器件的可靠性。

静电放电保护 (ESD)

	最小	最大	单位
人体模型		600	V
CDM		1.5	kV

推荐工作条件

	最小	NOM	最大	单位
输入电压范围, VI	4.5		20	V
工作结温, TJ	-40		125	°C

电气特性

TJ = -40° C到125° C, VIN = 4.5 V到20 V (除非另有说明)

参数		测试条件	最小	TYP	最大	单位
电源电流						
IQ	静态电流	工作电流, PH引脚开路, 无需外部低达MO SPEI, RT =高阻		5		mA
		关机, EXA = 0 V		1.0		mA
VIN	启动阈值电压		4.32	4.49		V
	停止阈值电压		3.69	3.97		V
	迟滞			350		mV
根据输出电压确定 (UVLO密码)						
UVLO	启动阈值电压		1.20	1.24		V
	停止阈值电压		1.02	1.10		V
	迟滞			100		mV
偏置电压 (VBIAS密码)						
VBIAS	输出电压	IVBIAS = 1 mA, VIN ≥ 12 V	7.5	7.8	8.0	V
		IVBIAS = 1 mA, VIN = 4.5 V	4.4	4.47	4.5	
参考系统的精度						
	参考电压	TJ = 25°C	0.888	0.891	0.894	V
			0.882	0.891	0.899	V
振荡器 (RT密码)						
	开关频率在内部设置PWM	RT接地	200	250	300	千赫
		RT开放	400	500	600	
	外部设置开关频率PWM	RT = 100 kΩ (18电阻ACMD)	425	500	575	千赫
下降沿触发双向SYNC系统 (SYNC引脚)						
	同步输出上升时间low-to-high (10%/90%) (1)	25 pF到地面		200	500	ns
	同步输出high-to-low下降时间 (90%/10%) (1)	25 pF到地面		5	10	ns
	下降沿延迟时间(1)	延迟上升沿上升沿 PH pins, 见图19		180		°
	最小输入脉冲宽度(1)	RT = 100 kΩ		100		ns
	延迟 (下降沿同步到上升沿PH) (1)	RT = 100 kΩ		360		ns
	同步输出高电平	50 kΩ电阻到地, 不拉 电阻	2.5			V
	同步输出低电平				0.6	V
	门阈值电平同步		0.8			V
	在高级别同步门限				2.3	V
	同步频率范围(1)	编程频率百分比	-10%		10%	
			225		770	千赫

(1) 由设计保证, 未经生产测试。

电气特性

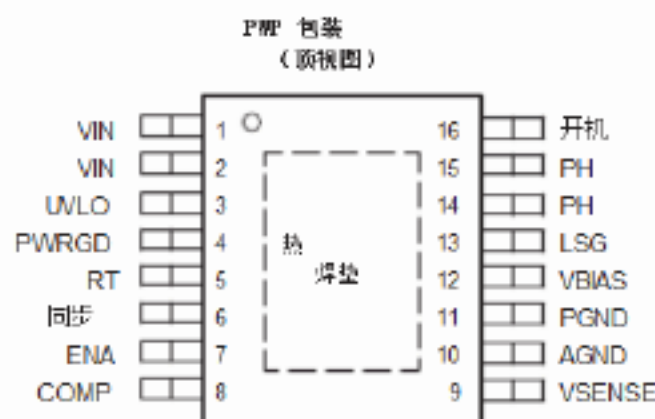
IT = -40° C到125° C, VIN = 4.5 V到20 V (除非另有说明)

参数		测试条件	最小	TYP	最大	单位
前馈调制器 (内部信号)						
调制器的增益		VIN = 12 V, TJ = 25°C	8			v / v选择
调制器的增益变化			-25%	25%		
最小可控ON时间(1)			180			ns
最大占空比(1)		VIN = 4.5 V	80%	86%		
误差放大器 (VSENSE的与COMP PINS)						
误差放大器的开环电压增益(1)			60	80		dB
误差放大器增益带宽(1)			1.0	2.8		MHz
输入偏置电流, VSENSE的脚			500			nA
COMP	输出电压误差 (对称) (1)		1.5			V/ps
启用 (ENA密码)						
低电平输入电压禁用			0.5			V
内部慢启动时间(10%到90%)		fz = 250千赫, RT = 地面(1)	4.6			ms
		fz = 500千赫, RT = H1-I (1)	2.3			
上拉电流源			1.8	5	10	μA
下拉MOSFET		II(ENA)=1 mA	0.1			V
电源正常 (PWRGD的密码)						
电源良好门值		上升的电压	97%			
上升沿的延时(1)		fz = 250千赫	4			ms
		fz = 500千赫	2			
PWRGD	输出饱和电压	Isink = 1 mA, VIN > 4.5 V	0.05			V
	输出饱和电压	Isink = 100 μA, VIN = 0 V	0.76			V
	开漏电流	电压PWRGD的= 0 V	3			μA
电流限制						
电流限制		VIN = 12 V	3.3	4.5	6.5	A
打嗝电流限制时间(1)		fz = 500千赫	4.5			ms
热关断						
热关断跳点(1)			165			_C
热关断迟滞(1)			7			_C
低边MOSFET 驱动器 (LSG密码)						
打开上升时间, (10%/90%) (1)		VIN = 4.5 V, 容性负载= 1000 pF	15			ns
死区时间(1)		VIN = 12 V	60			ns
驱动器 ON电阻		VIF = 4.5 V[源	7.5			Ω
		VIF = 12 V[源	5			
输出功率MOSFET (PH密码)						
禁用时电压和纹波		DC条件和无负载, ENA = 0 V	0.5			V
电压降, 低边FET和二极管		VIN = 4.5 V, Idc = 100 mA	1.13	1.42		V
		VIN = 12 V, Idc = 100 mA	1.08	1.38		
rDS (开), 高侧功率MOSFET的开关 (2)		VIN = 4.5 V, BOOT-PH = 4.5 V, IO = 0.5 A	150	300		mΩ
		VIN = 12 V, BOOT-PH = 8 V, IO = 0.5 A	100	200		

(1) 由设计保证, 未经生产测试。

(2) 耐用性VIN到PH pins.

引脚分配



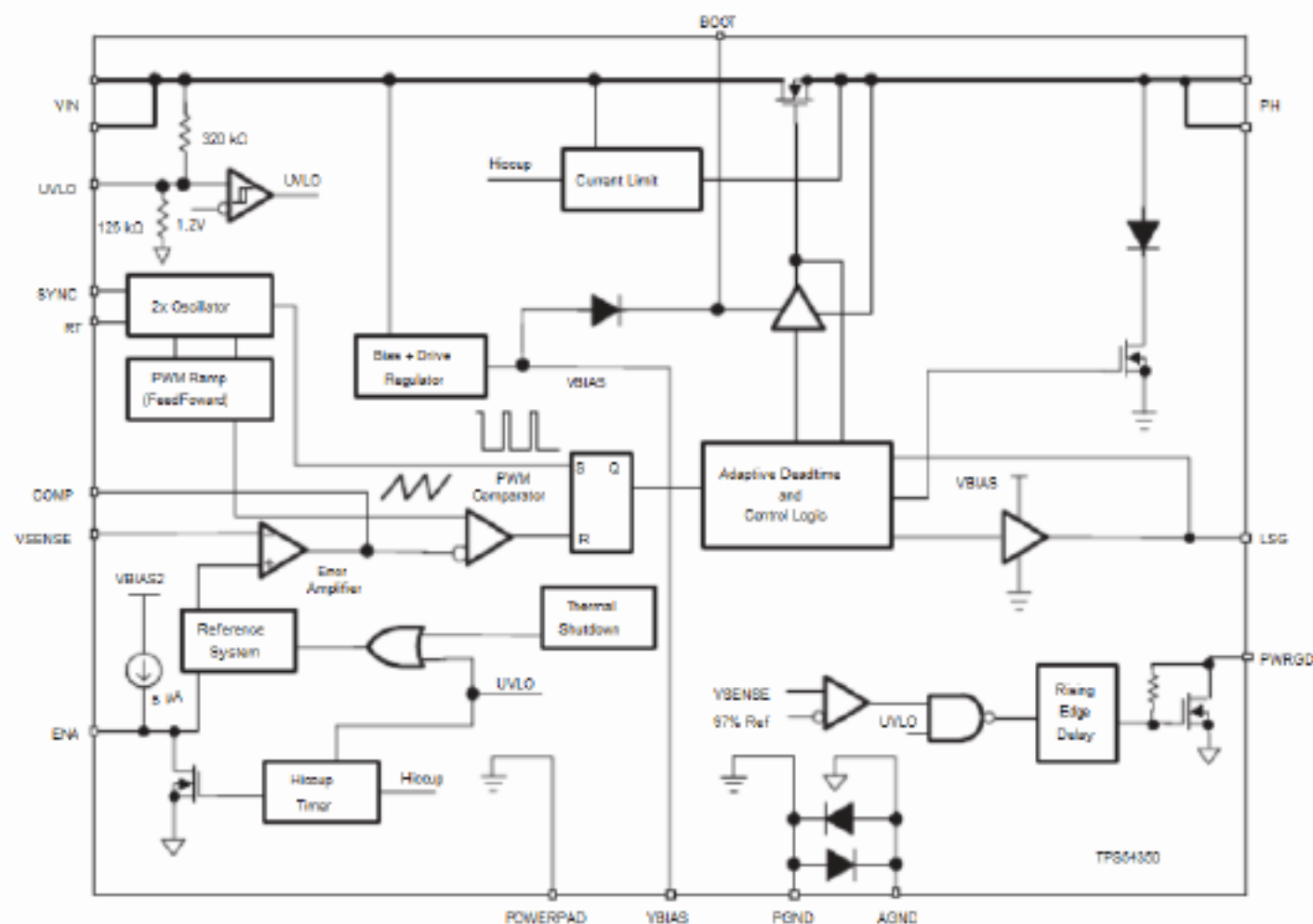
注意: 如果没有一个引脚1指标, 开启装置, 使
读数符号从左至右. 引脚1是在较低的
左边角落的装置.

终端功能

终端 没有.	名称	描述
1, 2	VIN	输入电源电压, 4.5 V到20 V. 必须经过低ESR 10-100µF陶瓷电容.
3	UVLO	欠压分离引脚. 连接一个外部电阻分压器从VIN将覆盖到片的内部 默认VIN启动和停止阈值.
4	PWRGD	电源良好输出. 开漏输出. 一对阈值表明, 产量比期望的输出电压低. 有一个内部的上升沿对PWRGD的比较器输出滤波器.
5	RT	频率设置引脚. 从RT连接电阻AGND设置开关频率. 引脚连接RT 地面或浮动将设置为一个内部预设频率的频率.
6	同步	双向同步I / O引脚. SYNC引脚是输出引脚RT是浮动或连接低. 输出是 下降沿信号的上升沿同步的PLL淘汰可作为一个输入到系统时钟同步 通过连接到一个下降沿信号, 当RT电阻. 见180° 出在相同步操作 应用信息部分.
7	ENA	启用. 下面0.5 V. 设备停止开关. 浮针启用.
8	COMP	误差放大器的输出. 从COMP连接频率补偿网络, VSENSE的pins.
9	VSENSE	误差放大器的反相输入.
10	AGND	模拟ground—internally连接到敏感的模拟电路接地. 连接到PGND和将PowerPAD.
11	PGND	电力Ground—Noisy/Aground—Return. 驱动器通过LSG内部收益PGND引脚输出电流. Con- nect到AGND和将PowerPAD.
12	VBIAS	内部8.0V 偏置电压. 一个陶瓷旁路电容1.0 µF上需要VBIAS引脚.
13	LSG	Gate drive for optional low side MOSFET. Connect gate of n-channel MOSFET for a higher efficiency synchronous buck 转换器的配置. 否则, 离开开放, 就可以从地面肖特基二极管PH pins.
14, 15	PH	相node—Connect外部L-C过滤器.
16	开机	自举高边栅极驱动器电容. 连接0.1 µF 陶瓷电容从启动到PH pins.
	将PowerPAD	PGND和AGND pins必须连接到正确的操作暴露焊垫. 见图21的例子PCB 布局.

应用信息

功能框图



详细说明

欠压分离 (UVLO)

欠压分离 (UVLO) 系统内部从 VIN 分压器 AGND, 为默认值启动/停止标记 VIN 值和表 1. 给定的内部 UVLO 阈值可放置一个覆盖外部电阻分压器 VID 到地面. 内部分频器值约为 320 为偏高 kΩ 电阻和 125 kΩ 为偏低电阻. 分频器比 (所以默认启动/停止值) 是相当

准确, 但其内部电阻绝对值可能会随着 15%. 尽可能高的精度, 如果需要外部调整 UVLO 门槛, 选择较低的价值外部电阻设置 UVLO 门槛. 使用 1-kΩ 为偏低电阻 (R2 见图 1) 电阻推荐. 在任何情况下, UVLO 引脚直接连接到 VIN.

表 1. 开始/停止电压阈值

	启动电压阈值	停止电压阈值
VIN (默认)	4.49	3.69
UVLO	1.24	1.02

输入电源

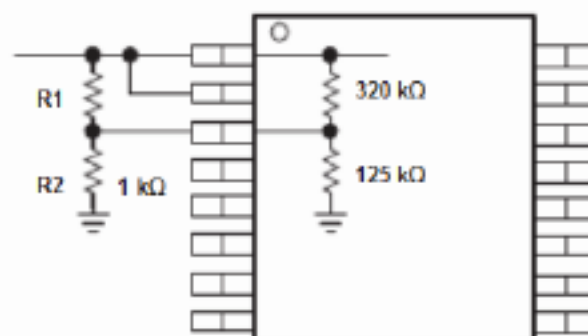


图1. 电路使用外部UVLO功能

用于选择UVLO电阻的公式是:

$$R1 = \frac{VIN(\text{开始})}{1.24V} \times 1kW \quad (1)$$

$$VIN(\text{停止}) = \frac{(R1) \times 1kW}{1kW} \times 1.02V \quad (2)$$

适用于需要欠压锁定

(UVLO)门槛比4.49 V, 更大的外部电阻可以实现, 见图1, 调整开始电压阈值, 例如, 一个应用程序需要—UVLO启动电压约7.8 V使用方程(1), R1计算至最接近的标准电阻值5.36 kΩ. 使用(2), 输入方程停止阈值电压的计算公式为6.48 V.

启用 (ENA)和内部慢启动

一旦ENA引脚电压超过0.5 V, 的TPS54350开始运作. 有一个内部的TPS54350数字缓慢的渐变的开始, 到最终的参考电压值在1150开关周期. 内部慢启动时间(10% - 90%)近似为下面的表达式:

$$T_{SS_INTERNAL}(ms) = \frac{1.15k}{f_s(\text{千赫})} \quad (3)$$

一旦TPS54350设备, 在正常的监管ENA引脚为高. 如果ENA引脚拉低至停止阈值的0.5 V, 开关站和内部缓慢开始复位. 如果应用程序需要TPS54350要禁用, 使用开漏或开集电极输出逻辑接口ENA引脚 (见图2). 的ENA引脚具有内部上拉电流源. 不使用外部上拉电阻.

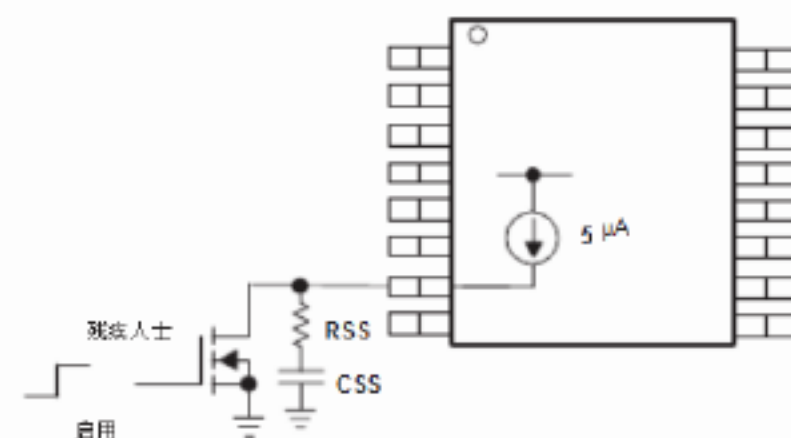


图2. 接口引脚的ENA

慢启动时间延长

在实际应用中使用大值的输出电容有可能需要延长时间慢启动防止启动129, 电流限制电流. 电流限制电路设计禁用偏置MOSFET和重置一个内部电压基准很短的时间在高端MOSFET电流超过限流门限值. 如果输出电容和负载电流引起的启动电流超过限流阈值时, 电源输出不会达到desired输出电压. 为了扩展缓慢启动时间并减少启动电流, 外部电阻和capacitor可以被添加到ENA引脚. 该慢启动电容是使用以下公式计算

$$C_{SS}(\mu F) = 5.55 \times 10^{-3} \times T_{SS}(ms)$$

该R_{SS} 电阻必须2 kΩ和慢启动电容必须小于0.47μF.

开关频率 (RT)

该TPS54350有一个内部振荡器, 工作在PWM开关频率的两倍. 内部振荡器频率是受RT引脚. 接地RT pin sets的PWM开关频率为默认250千赫频率. 浮动RT pin sets的PWM 500 kHz的开关频率.

连接一个电阻来RT AGND sets频率根据下面的公式 (参见图30).

$$RT(k\Omega) = \frac{46000}{f_s(kHz) - 35.9} \quad (4)$$

该RT SYNC引脚引脚控制功能. 如果RT pin是浮动或接地, SYNC是一个输出. 如果切换使用频率已计划从RT一个电阻作为一个以AGND, 然后输入同步功能.

内部电压斜坡充电电流增加线性设定频率, 并保持前馈不断 (X_m = 8)调制器的频率. 无论设定点.

开关频率	SYNC 引脚	RT 电阻
250 kHz, 内部设置	生成同步输出信号	AGND
500 kHz, 内部设置	生成同步输出信号	浮动
外部设置为 250 kHz 至 700 kHz	安静地终止 与 10-k Ω 电阻。	$R = 215 \text{ k}\Omega \pm 69 \text{ k}\Omega$
外部频率同步	同步信号	使用时 110 k Ω RT 电阻和 237 k Ω RT 接地, 使用从另一个 TPS54350 集 RT 电阻信号的同步 等于 90% 到 110% 外部同步频率。

180° 异相同步 (同步)

SYNC 引脚为输入或输出配置,
每上一节中的描述, 当

作为输入操作时, 同步引脚是一个下降沿
触发信号 (见图 3、4 和 19)。操作时
作为输出, 信号的下降沿约

180° 出与该 PH pins。因此上升沿阶段,
二 TPS54350 设备系统中的运行可以共享
输入电容和借鉴的纹波电流的两倍
频率的一个单位。

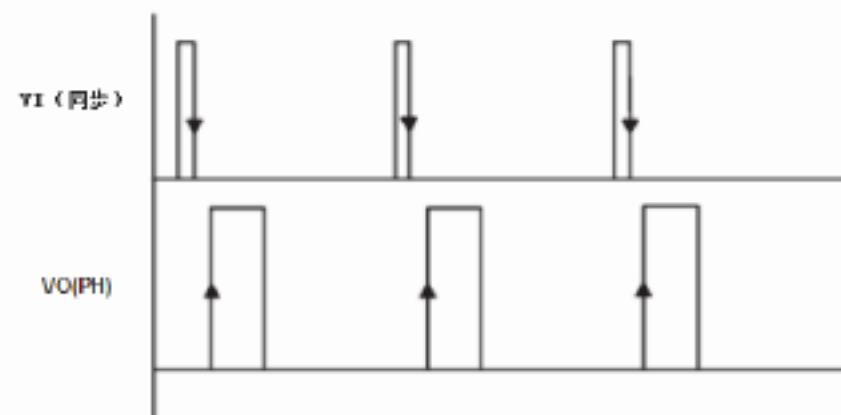
当操作两个 TPS54350 设备 180° 出

阶段, 总 RM 输入电流降低, 因此,
减少输入所需的电容值和
提高效率。

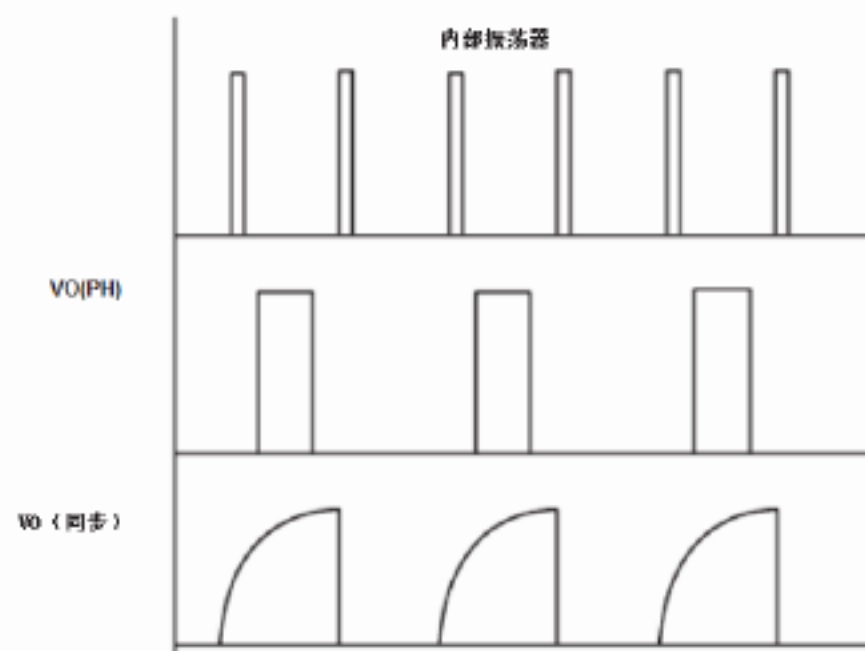
当一个 TPS54350 同步到外部信号,
引脚上的 RT 定时电阻必须设置, 使
振荡器编程在 90% 的运行 110%
同步频率。

注意:

不要使用同步设计输入, 带
输出电压 > 10 V。



SYNC 输入波形图 3。



电源正常指示 (PWRGD)

该VSENSE的引脚将与内部参考信号, 如果VSENSE的比97%, 没有其他大断层存在时, PWRGD提出了一个高阻抗. 作者PWRGD的脚低表明发生故障. 该PWRGD的脚被设计为提供一个弱pull-down并指示故障, 即使该设备无动力. 如果TPS54350的力量和有过错标志设置, TPS54350表示电源不好用PWRGD的驱动引脚拉低. 下面的事件, 单独或合并, 表明权力是不好:

- ☐ VSENSE的脚出界
- ☐ 过流
- ☐ 热关断
- ☐ UVLO欠压
- ☐ 输入电压不存在 (弱下拉)
- ☐ 慢启动
- ☐ VBIAS电压低

一旦PWRGD的脚呈现高阻抗(i. e., 功率为好), 一VSENSE的脚出界条件部队PWRGD的脚低(i. e., 功率差) 经过一段时间延迟. 这个延时是一个开关功能频率其计算公式5:

$$T_{\text{延迟}} = \frac{1000 \text{ ms}}{f_s (\text{千赫})} \quad (5)$$

偏置电压 (VBIAS)

该VBIAS稳压器提供了一个稳定供应内部模拟电路和低侧栅极驱动器. 截至1当前mA可以得出在外部使用应用电路. 该VBIAS引脚必须有一个旁路电容值1.0 μF . X7R或X5R级绝缘陶瓷电容是因为他们的在温度稳定的特点.

自举电压 (引导)

在BOOT其充电周期的周期从电容获得在VBIAS电容. 从引导引脚电容到PH pins需要的操作. 自举对于高侧驱动器连接必须有一个旁路电容器0.1 μF .

误差放大器

该VSENSE的引脚是误差放大器的反相输入. 该误差放大器是一个真正具有1.5 mA电压放大器驱动能力与开环的60最低dB电压增益和单位增益带宽2 MHz.

电压基准

参考电压产生一个精确的系统参考信号通过缩放的温度输出. 稳定带隙电路. 在生产过程中测试,

缩放电路, 带隙和修整, 以生产0.891 V在误差放大器的输出, 与放大器接成电压跟随. 在修剪提高了监管程序, 因为它取消抵消扩展中的错误和误差放大器电路.

PWM控制和前馈

从误差放大器输出, 振荡信号, 并电流限制电路, 控制处理的PWM逻辑. 谈到内部框图, 控制逻辑包括PWM比较, PWM 锁存和自适应死区时间控制逻辑. 在稳定状态下面的操作电流限制阈值, PWM比较器输出和脉冲交替振荡复位, 并置PWM 锁存.

一旦PWM 锁存复位, 低侧驱动器和综合下拉MOSFET的停留在最低时间设定振荡器的脉冲宽度. 在这期间, PWM坡道放电迅速的山谷电压. 当坡道开始充电备份. 在低端驱动器熄灭, 高端FET打开. 该峰值 PWM斜坡电压与输入成反比电压保持恒定的调制器和功率级增益8 V / V

由于PWM斜坡电压超过误差放大器输出电压, 复位锁存 PWM比较, 从而关闭高边FET并打开低端FET. 低边驱动器一直保持下振荡器的脉冲放电PWM坡道.

在瞬态条件下, 误差放大器输出低于PWM山谷斜坡电压或以上PWM峰值电压. 如果错误放大器高, PWM 锁存永远不会复位和高边FET直至遗体振荡器的脉冲信号的控制逻辑打开高边FET起飞和内部低侧FET和驱动器上. 该器件工作在其最大占空比, 直到输出电压上升到调节设置点. 设置VSENSE的约相同的电压为内部参考电压. 如果误差放大器的输出低, PWM 锁存不断复位, 高边FET无法打开. 内部低和低侧FET方驱动器保持直到VSENSE的电压下降一个范围, 允许PWM比较改变状态. 该TPS54350是吸收电流能力通过外部直到输出电压偏低FET到达设定点的监管.

按时最低的设计是在180 ns, 内部慢启动的时间间隔, 内部参考坡道从0 V到0.891 V. 在最初的慢启动的间隔, 内部参考电压非常小的一个结果跳过脉冲耦合因为在最短时间导致实际输出电压, 略大于直到内部参考坡道预置输出电压注册.

死区时间控制

自适应死区时间控制功能可以防止击穿电流来自于一体的高边MOSFET的流动与外部低边MOSFET的开关过程中主动控制的过渡时代的开启。高边驱动器无法打开，直到在低边MOSFET的栅极电压低于1 V。低边驱动器无法打开，直到在电压高边MOSFET的栅极低于1 V。

低侧栅极驱动器 (LSG)

LSG是低边栅极驱动器输出。该100-mA MOSFET的驱动器是能够提供栅极驱动大部分适合这种应用流行的MOSFET。使用SWIFT的设计软件工具来找到最适合MOSFET的应用程序。连接LSG引脚直接到低边MOSFET栅极。不要使用作为由此产生的开启时间可能过于栅极电阻缓慢。

MOSFET的综合训练器

该TPS54350已经从PH一个二极管的MOSFET—双PGND。集成的MOSFET是专为light-load continuous-conduction模式操作时，只有一使用外部肖特基二极管。该组合设备保持了连续电感电流下条件下的负载电流下降到低于电感器的临界电流。应该注意的选择应用程序只使用一个低侧电感肖特基二极管。由于电感纹波电流通过集成的低边在轻负载时，MOSFET电感值的选择要限制峰值电流比0.3在高一低侧FET关闭时间。最小的电感值的计算使用公式如下。

$$L(H) = \frac{V_O}{f_s} \left(1 + \frac{V_O}{V_I} \right) \quad (6)$$

热关断

该uses热停机装置关闭MOSFET驱动器和控制器如果结温超过165° C。该设备会自动重新启动当结温下降到低于7° C热关断跳闸点，并开始控制最多慢启动电路。

过流保护

过流保护是通过检测实施drain-to-source两端的电压高边MOSFET和电压水平相比。这代表着过流阈值限制。如果drain-to-source电压超过以上限制过流阈值。

100 ns, 的ENA引脚拉低。高边MOSFET被禁用，而且内部数字慢启动重置为0 V。ENA为低的时间大约是计算公式如下：

$$T_{\text{呃逆}} (\text{ms}) = \frac{2250}{f_s (\text{千赫})} \quad (7)$$

一旦打嗝时间完成后，ENA引脚被释放和转换器内部启动慢启动。

设置输出电压

该TPS54350输出电压可设置供给回部分的输出引脚的VSNSR的使用电阻分压器网络。在图的应用电路24, 这个网络是由分压器电阻R1和R2。为了计算电阻值产生所需的输出电压可使用以下公式：

$$R2 = \frac{R1}{V_O} \left(\frac{0.891}{0.891} \right) \quad (8)$$

先来R1固定值，并计算所需的R2值。假设为10的一个固定值的kΩ R1, 下表列出了一些相应的R2价值常见的输出电压：

输出电压 (V)	R2 价值 (kΩ)
1.2	28.7
1.5	14.7
1.8	9.76
2.5	5.49
3.3	3.74

输出电压的限制

由于内部设计的TPS54350又有上下对于任何给定的输入输出电压限制电压。此外，输出的下边界电压设定点范围也依赖于经营频率。输出电压设置点上限受限于设备的最大占空比并显示在图48。下限的限制以最短时间控制上，可能会高达作为220 ns。近似的最小输出电压给定输入电压和工作频率范围为如图所示，最大29经营频率与输入电压为一些常见的输出电压如图30。

在这两个数字所显示的曲线是输出有效大于0.5 A。电流作为输出电流减少对空载(0 A), 的最低输出电压减少。对于应用程序，其中负载电流低于比100 mA, 31和32图所示的曲线适用。所有的数据绘制这些曲线近似，并考虑到可能的百分之20在实际的操作相对于频率偏差拟设置点。

典型特征

环响应

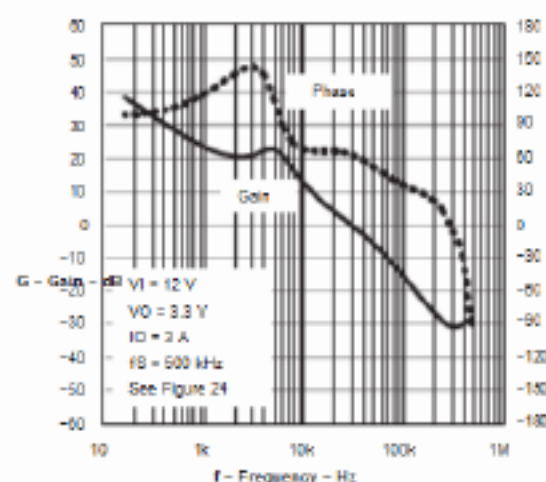


图6

负载调整

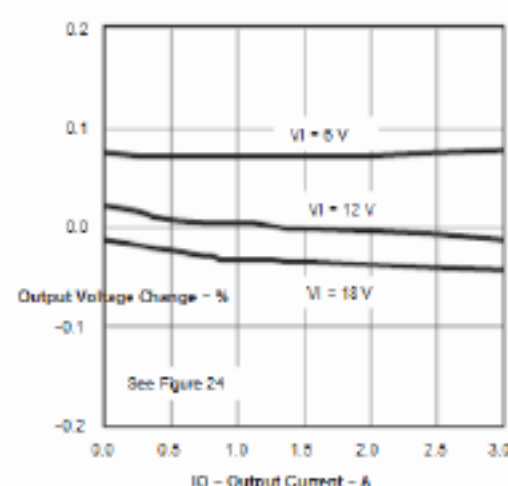


图7

线路调整

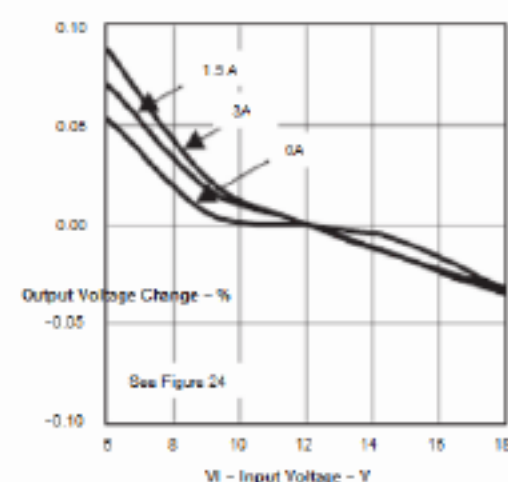


图8

效率
比
输出电流

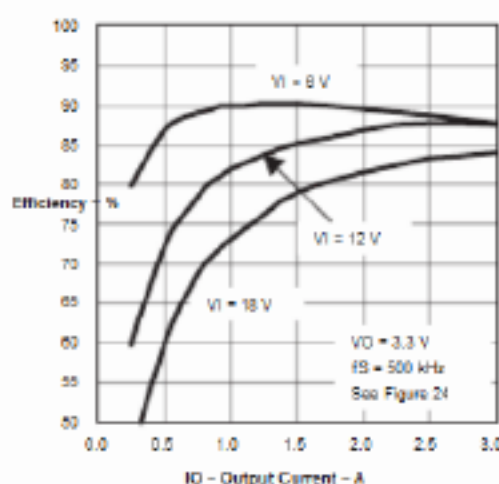


图9

输入电压纹波

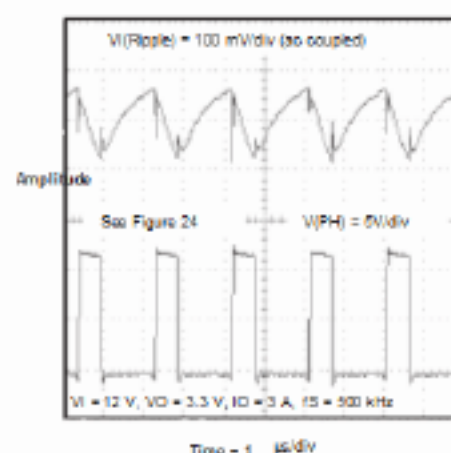


图10

输出纹波电压

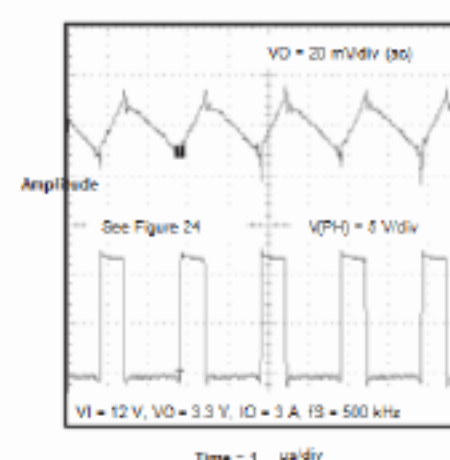


图11

PH引脚电压

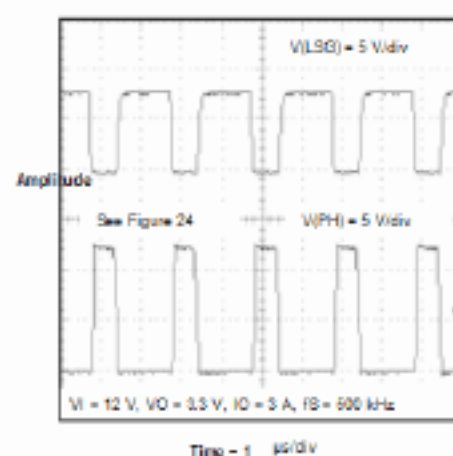


图12

负载瞬态响应

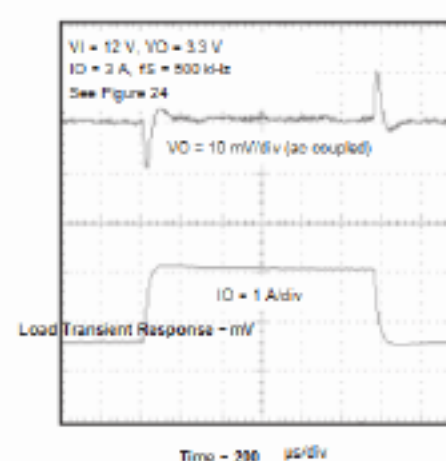


图13

上电

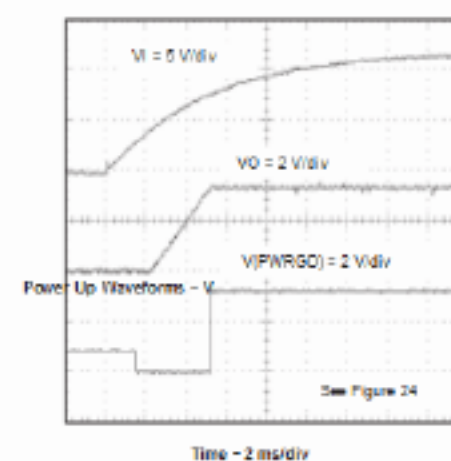


图14

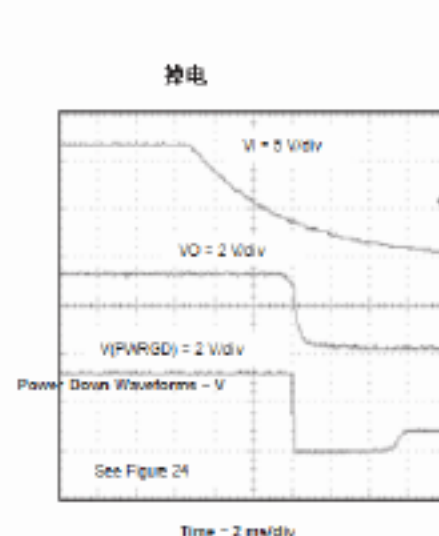


图14

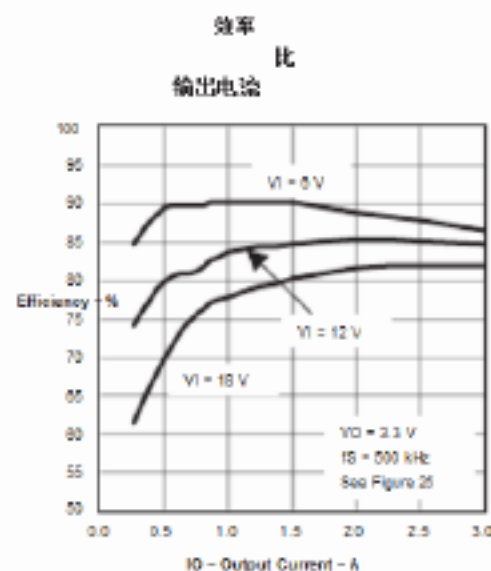


图15

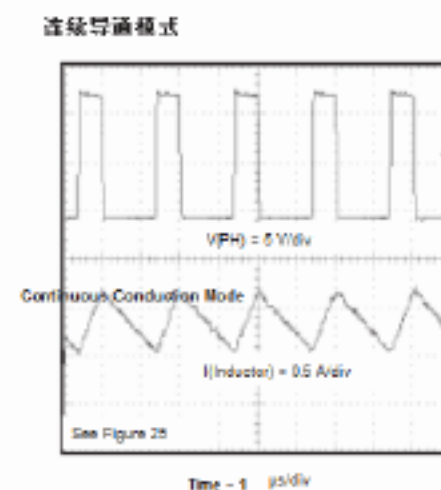


图16

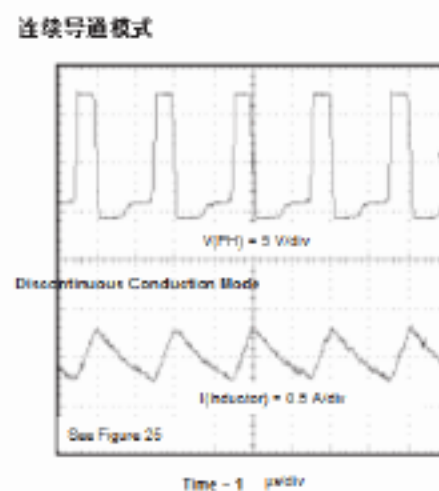


图17

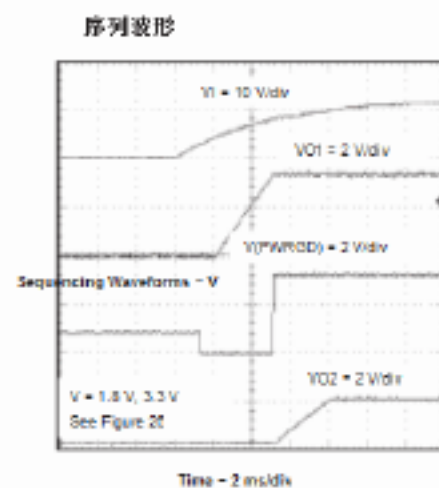


图18

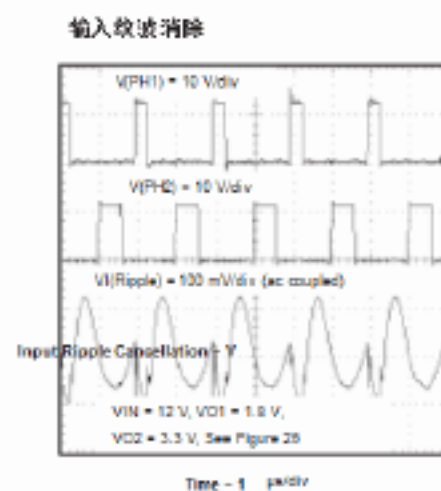


图19

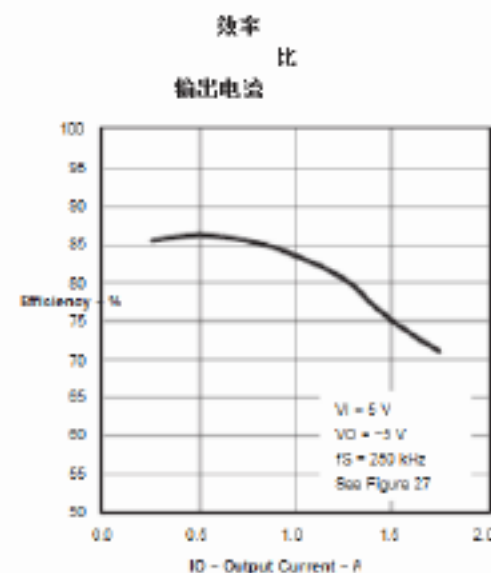


图20

应用信息

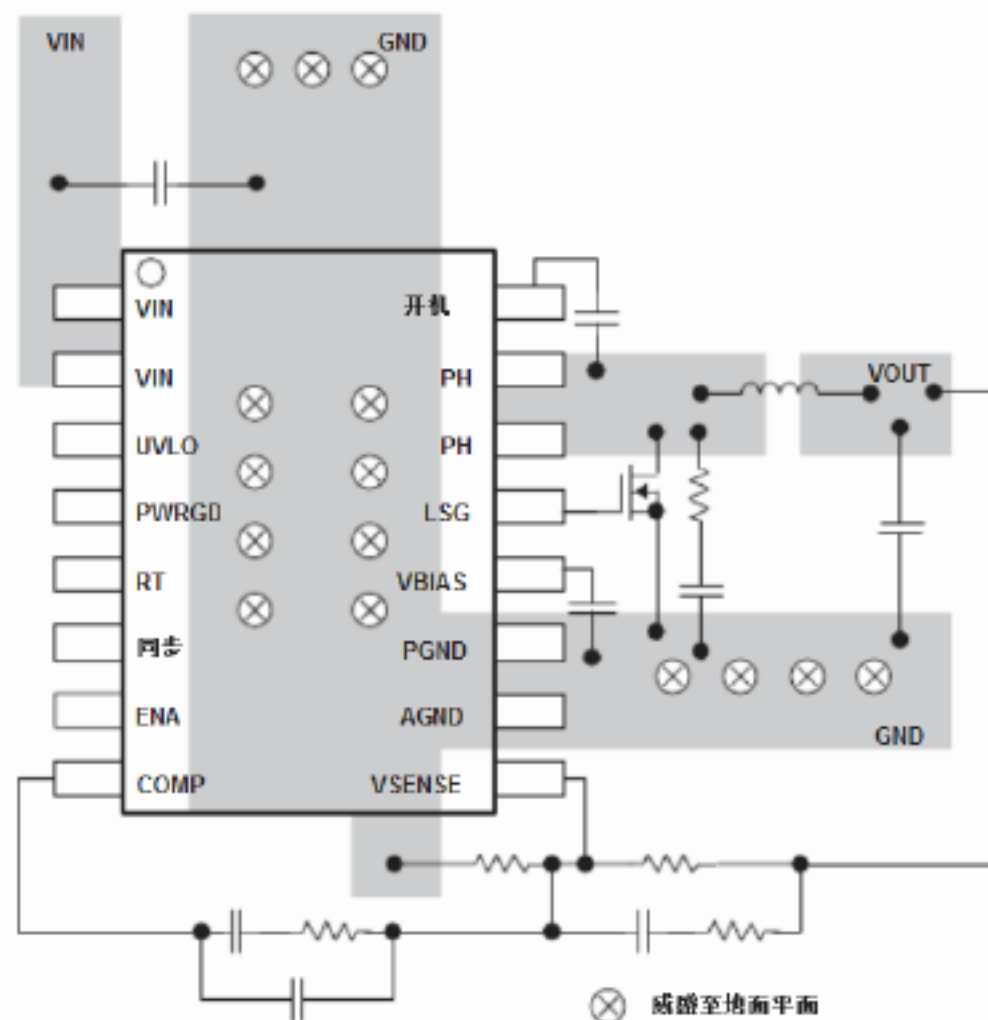


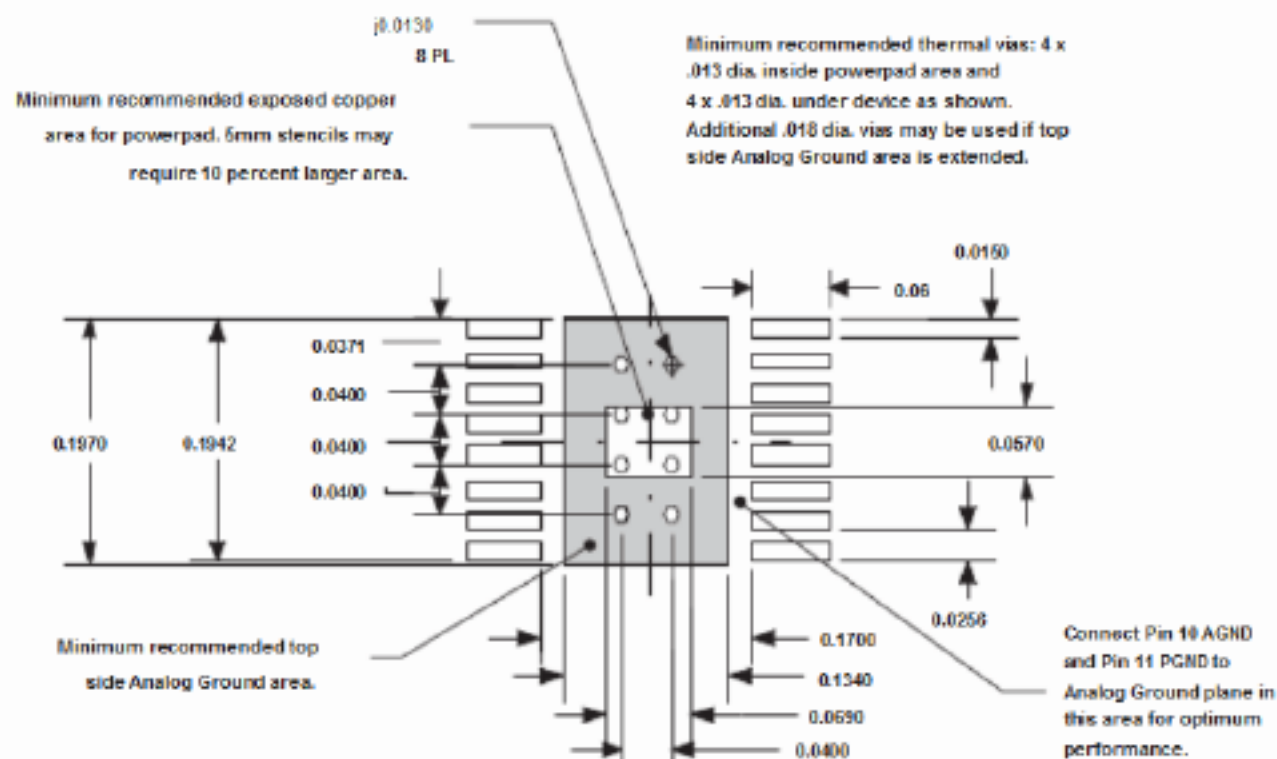
图21. TPS54350 PCB布局

PCB布局

该VIN pins上应印有连接在一起电路板(PCB)和低ESR陶瓷旁路电容. 应注意尽量减少回路面积由旁路电容连接, 形成VIN pins, 和TPS54350地面最低pins. 建议使用旁路电容10- μ F陶瓷—X5R或X7R介质, 最佳位置是最接近VIN pins和AGND和PGND pins. 见图21的电路板布局的一个例子. 该AGND和PGND pins应排在PCB在地面平面pins的IC. 的低边MOSFET的源和肖特基二极管的阳极应该直接连接到PCB地面平面. 该PH pins应接一起排到低边MOSFET的漏极或外部肖特基二极管的阴极. 由于PH连接开关波节时, MOSFET (或二极管) 应位于非常接近PH pins, 和导体的PCB面积最小化, 以防止过度电容耦合. 推荐的导体宽度从pins 14和15是0.050英寸到0.075英寸的1-ounce

铜. 铜的土地模式的长度应不超过0.2英寸.

对于在全额定负荷运行, 模拟地面平面必须提供足够的散热面积. 由一个3-inch 3-inch铜平面建议, 虽然不是强制性的, 对环境温度依赖性和气流. 大多数应用程序具有更大的区域内地面平面可用, 并应当将PowerPAD连接到可用的最大面积. 其他领域在底部或顶部层也有利于散热, 并任何地区提供时, 应使用3 A或更大操作是需要的. 连接从暴露面积在将PowerPAD到模拟地平面层应提出用0.013-inch避免焊接直径vias通过vias. 四vias 芯吸作用应在将PowerPAD区外焊垫四个额外vias区和下方的包装. 附加vias超越这些建议, 以加强散热性能应包括在区内, 而不是根据设备包装.



为将PowerPAD布局图22. 散热考虑

模型环响应

图23显示的等效模型

TPS54350控制回路,可在电路模拟仿真程序来检查的频率响应和动态负载响应。在错误放大器

TPS54350是一个80 dB (10000第V / V)的电压放大器)

开环增益, 误差放大器可以模拟使用

一个理想的电压控制的电流源所示

图23一个电阻和输出电容, 该

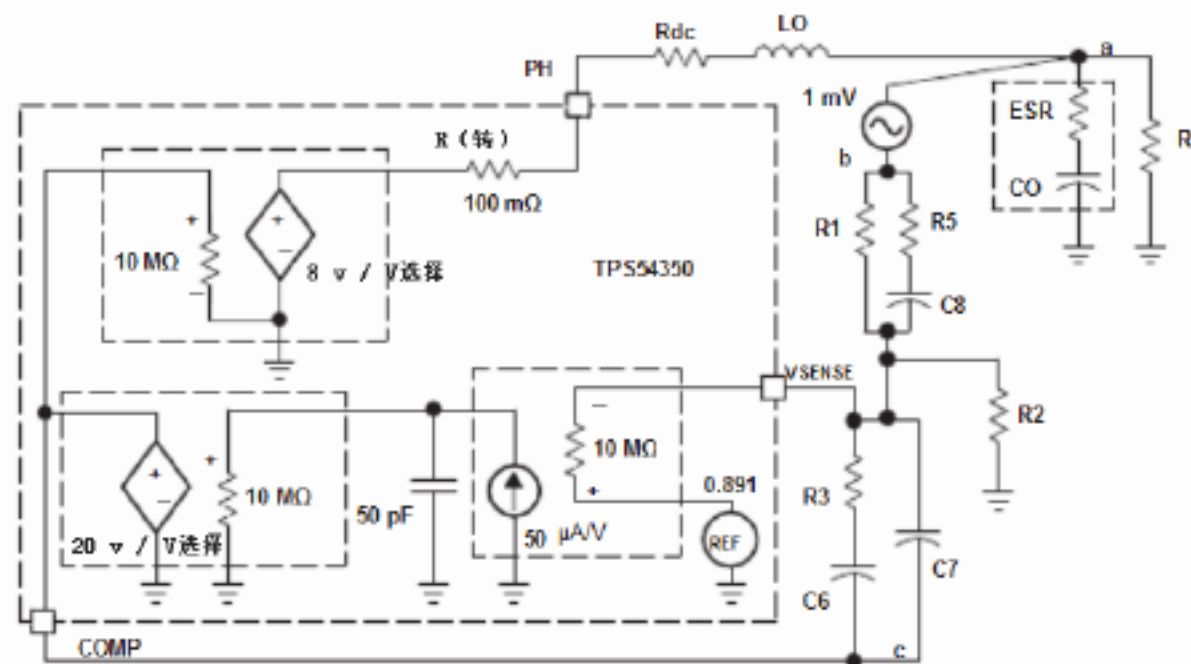
TPS54350器件集成了一个前馈

补偿电路, 消除了影响

输入电压的变化,对整体环传递函数

前馈增益建模为一个理想的电压控制电压源与一个 8 V/V 的增益为 1 mV ac 电压节点之间的一个有效地打破和 b 控制回路的频率响应测量。

绘制二/三显示了功率小信号响应阶段, 绘制的C / A显示了小信号响应频率补偿, 绘制的A / B显示了小信号反应的整体循环。动态负载响应可以通过更换R检查用适当的电流源负载阶跃幅度并在时域分析步骤率。



图模型控制回路23.

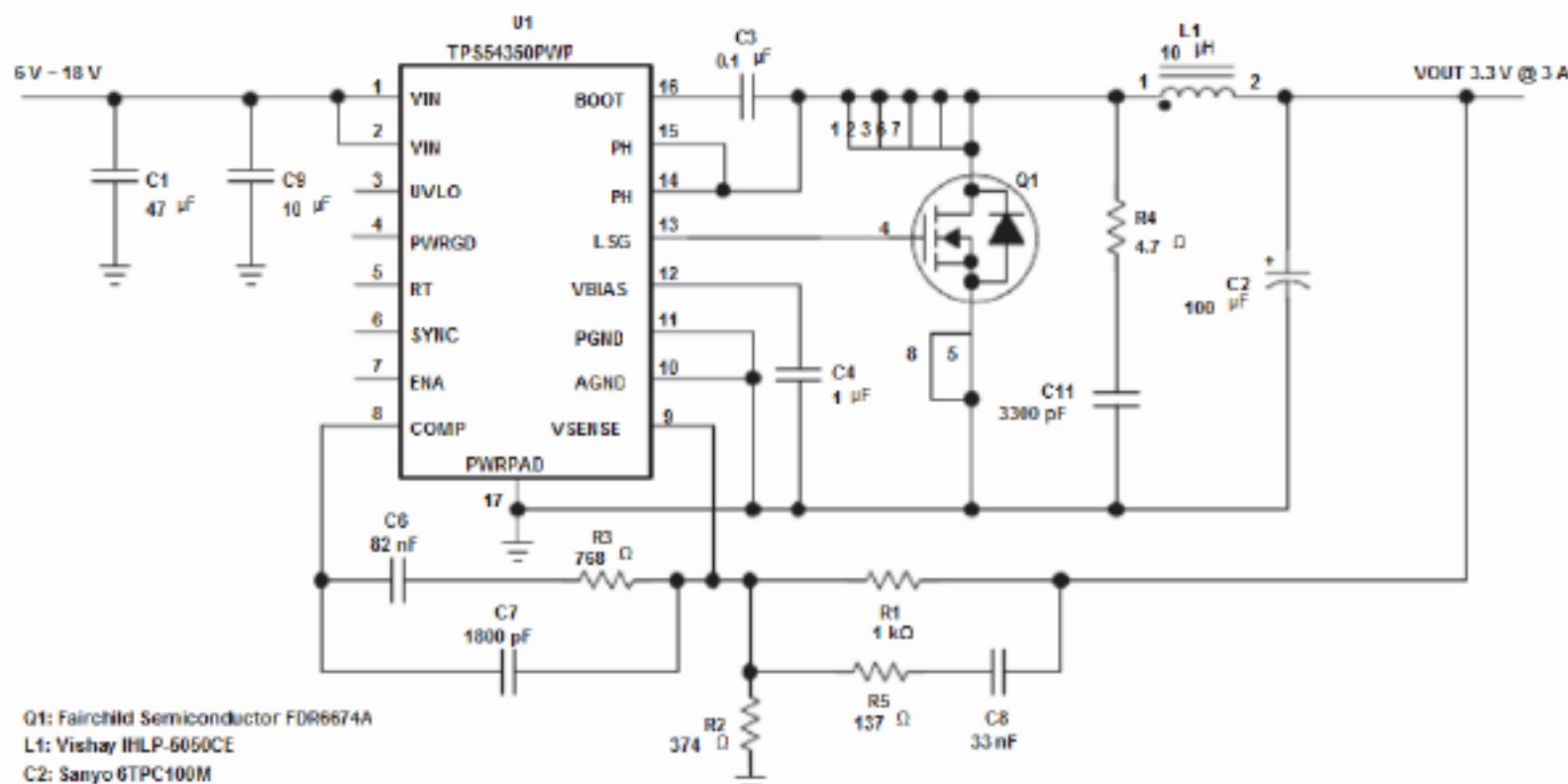


图24. 应用电路，12 V到3.3 V

图24显示了一个典型的TPS54350示意图。该TPS54350可以提供高达3-A输出。目前在一个3.3 V, 额定输出电压为正确。热性能, 下面露出将PowerPAD。该设备必须被焊接到印刷电路板。

设计程序

下面的设计过程可以用来选择为TPS54350, 或者, 元件值。SWIFT的设计软件, 可用于生成完整的设计。该uses—SWIFT的设计软件反复的设计过程和全面的访问。当生成的组件的数据库设计, 这部分介绍了简化的设计讨论过程。

设计程序

要开始设计过程的几个参数必须决定的。设计人员需要了解以下信息:

- D 输入电压范围
- D 输出电压
- D 输入电压纹波
- D 输出电压纹波
- D 输出电流额定值
- D 工作频率

对于这个设计例如, 使用下面的输入参数:

设计参数	示例值
输入电压范围	6 V到18 V
输出电压	3.3 V
输入电压纹波	300 mV
输出电压纹波	30 mV
输出电流额定值	3A
工作频率	500千赫

注意: 作为一种额外的限制, 设计是独立小规模和低元件数量。

开关频率

其开关频率设置使用RT引脚。接地RT的sets PWM脚开关频率。—250 kHz的默认频率, 移动RT针sets开关频率的PWM 500千赫。通过连接从RT电阻AGND, 范围内的任何频率250到700 kHz的可设置。使用公式来确定8正确的价值RT。

$$RT(k\Omega) = \frac{46000}{f_s(\text{千赫}) - 35.9} \quad (9)$$

在这个例子中的电路, RT未连接和开关频率设定在500千赫。

输入电容

该TPS54350需要输入去耦电容, 并在应用程序, 一个大容量的输入电容而定。为去耦电容, C9, 是最低值。

10µF, 高品质的陶瓷型X5R或X7R是推荐, 电压应大于额定值最大输入电压, 此外, 有些散装电容可能是必要的, 尤其是如果TPS54350电路是不是设在大约2英寸从输入电压源, 此电容值不是很关键但同时也应处理的最高额定输入电压纹波电压, 并应包括过滤器的输出使输入纹波电压是可以接受的。

这种输入纹波电压可以近似方程9:

$$\Delta V_{IN} = \frac{I_{OUT(MAX)}}{C_{BULK}} \left(\frac{0.25}{f_{SW}} \right) + I_{OUT(MAX)} \cdot ESR_{MAX} \quad (10)$$

凡 $I_{OUT(MAX)}$ 输出(最大) 是最大负载电流, f_{SW} 是开关频率, C_{BULK} 是大电容值, ESR_{MAX} 是最大的散装串联电阻电容。

最大RMS纹波电流也需要检查, 为最坏的情况下, 这可以是近似 方程10:

$$I_{CIN} = \frac{I_{输出(最大)}}{2} \quad (11)$$

在这种情况下, 将输入纹波电压和140 mV纹波电流的RMS将1.5 A, 最高输入电容上的电压将 V_{IN} 最大加三角洲 $V_{IN}/2$, 所选择的体积和旁路电容每台额定为25 V和联合纹波电流容量大于3 A, 不仅提供了充足的边缘更大, 这是非常重要的电压最高额定值和电流不超过在任何情况下。

输出滤波元件

两个组件需要为输出滤波器的选择 L_1 和 C_2 , 由于TPS54350是外部补偿装置, 广泛的过滤器组件类型和值可以得到支持。

电感的选择

要计算输出电感的最低值, 使用方程11:

$$L_{最小} = \frac{V_{输出(最大)}}{V_{(最大)}} \cdot \frac{V_{(最大)}}{K_{IND}} \cdot \frac{V_{输出}}{I_{输出} \cdot f_{SW}} \quad (12)$$

K_{IND} 是一个系数, 表示电感器纹波电流相对于最大输出电流, 对于设计使用, 如低ESR输出电容器陶瓷, 使用 $K_{IND} = 0.3$, 当使用输出较高ESR电容, $K_{IND} = 0.2$ 产生更好的效果。

对于这个设计示例使用 $K_{IND} = 0.2$ 和最小电感值计算为8.98 µH, 下一个最高标准值是10 µH, 这是用来在这个设计。

对于输出滤波电感它是重要的RMS电流和饱和电流额定值不被超过, 该RMS电感电流可从公式12:

$$I_{L(RMS)} = \sqrt{\frac{I_{OUT(MAX)}^2}{2} + \frac{1}{V_{IN(MAX)}} \cdot \frac{V_{OUT} \cdot V_{IN(MAX)} \cdot V_{OUT}}{L_{OUT} \cdot f_{SW} \cdot 0.8}} \quad (13)$$

和峰值电感电流可测定方程13:

$$I_{L(PK)} = I_{OUT(MAX)} + \frac{V_{OUT}}{1.8} \cdot \frac{V_{IN(MAX)} \cdot V_{OUT}}{V_{IN(MAX)} \cdot L_{OUT} \cdot f_{SW}} \quad (14)$$

对于这个设计, RMS电感电流3.01 A和峰值电感电流3.34 A, 选择的电感是日前, Vishay IHLP5050CE-01 10µH, 它有一个饱和电流额定值的14 A和RMS的7 A, 当前额定值容易满足这些要求, 可以在较小的额定电感被使用, 但这一设备选择, 因为其低调组件的高度, 在一般情况下, 电感值为与TPS54350使用的范围在6.8 µH 到 47µH。

电容的选择

为输出电容器重要的设计因素dc电压额定值, 纹波电流额定值, 相当于串联电阻(ESR), 的dc电压和纹波电流额定值不能超过, 很重要的ESR, 因为随着它决定了电感电流量的输出纹波电压, 的实际价值输出电容是不是很关键, 但做一些实际的限制存在, 考虑所需之间的关系闭环设计和LC分频点, 右上角的输出频率滤波器, 一般来说, 它是宜保持闭环交叉频率小于开关频率的1/5, 随着高如500-kHz频率开关频率, 这种设计, 内部电路的TPS54350限制限制交叉的实际最高频率约50千赫, 此外, 为了让足够的相位增益补偿网络, 拐角频率的LC应约十年左右低于闭环交叉频率, 这限制了最低电容高价值的输出过滤器。

$$C_{输出} = \frac{1}{L_{输出}} \cdot \left(\frac{K}{2\pi f_{CO}} \right)^2 \quad (15)$$

凡 K 是频率为乘数之间的价差 f_{LC} 和 f_{CO} , K 之间应5和15, 通常为10—一十年difference, 所需的50交叉千赫和10-µH电感, 输出最小值为电容100 µF, 选定的输出电容必须

额定比期望的输出电压电压的
加一半的纹波电压, 任何金额必须降级
也应包括在内, 最大RMS纹波电流
输出电容是由公式15:

$$I_{COUT(RMS)} + \frac{1}{12} \frac{V_{OUT}}{V_{(最大)}} \frac{V_{IN(最大)} - V_{输出}}{L_{输出} F_{SW} N_C} \quad (15)$$

其中 N_C 是输出并联电容器数量.

输出电容是最大ESR
取决于允许的纹波金额
初步设计中指定的参数. 输出
纹波电压是电感纹波电流乘以
输出的ESR过滤器, 这样规定的最大ESR
在数据手册上所列的电容器由公式
16:

$$ESR_{MAX} = N_C \frac{V_{IN(MAX)} L_{OUT} F_{SW} 0.8}{V_{OUT} V_{IN(MAX)} - V_{OUT}} \Delta V_{p-p(MAX)} \quad (17)$$

凡 nV_{p-p} 是期望peak-to-peak输出纹波.
对于这个设计例如, 一个100- μF 输出电容
是选择了C2由于设计目标是体积小, 该
计算RMS纹波电流和最大156 mV
ESR需要的是一个电容器59 m Ω . 满足这些
要求是三洋Pocap 6TPC100M, 额定
6.3 V一个最大的ESR 45 m Ω 和纹波电流
对1.7 A. 额定值一个额外的小0.1- μF 陶瓷旁路
电容也使用.

电容类型的工作以及其他与TPS54350,
这取决于应用的需要.

补偿元件

外部补偿与TPS54350使用
允许过滤器的输出各种配置. —
电容值和介质类型的大范围
支持. 本设计实例uses类型3赔偿
组成的R1, R3, R5, C6, C7和C8. 此外, R2
随着R1形成一个分压器的网络sets
输出电压. 这些组件的序号
是因为在设计中使用的相同的SWIFT
软件. 有许多不同的ways数设计
一个补偿网络. 本程序概述一
相对简单的程序, 产生了良好的效果
与大多数输出 滤波器组合. SWIFT的使用
设计师设计软件与不同寻常的高点
循环交叉频率, 低附加值, 低产出ESR
如陶瓷电容器, 或者设计师是不确定
关于设计程序的建议.

当补偿网络的设计

TPS54350, 一些因素需要考虑.
该补偿误差放大器的增益不应该
受限于开环放大器增益特性和
应该不会产生过多的增益在开关
频率. 此外, 闭环交叉频率
应设置不少于一的开关频率第五,
并在交叉阶段边缘必须大于
45度. 这里列出的一般程序
产生的结果与这些要求相一致
没有去到很详细的关于循环理论
赔偿.

首先计算输出滤波器的转角频率使用LC
方程17:

$$f_{LC} = \frac{1}{2\pi L \text{ 电感 } C} \quad (18)$$

对于设计实例, $f_{LC} = 5033 \text{ Hz}$.

闭环交叉频率应大于

比 f_{LC} 不到一开关频率的五分之一.
此外, 交叉频率不超过50千赫.
作为误差放大器可能无法提供所需的增益. 对于
这种设计, 交叉的30千赫频率选择.
此值是选择了比较宽的环路
带宽, 同时还允许有足够的相位推动
确保稳定.

接下来计算输出电压的电阻值R2
用公式的3.3 V 18:

$$R2 = \frac{R1}{V_{输出}} \times \frac{0.891}{0.891} \quad (19)$$

对于任何TPS54350设计, 开始与一个R1 1.0 k Ω . 价值
R2然后374 Ω .

现在的补偿值设定组件

极点和零点补偿网络可
计算. 假设 $R1 > R5$ 和 $C6 > C7$. 极
和零位置给出了方程19通过22:

$$f_{Z1} = \frac{1}{2\pi R3C6} \quad (20)$$

$$f_{Z2} = \frac{1}{2\pi R1C8} \quad (21)$$

$$f_{P1} = \frac{1}{2\pi R5C8} \quad (22)$$

$$f_{P2} = \frac{1}{2\pi R3C7} \quad (23)$$

此外, 还有一个在原点的极点, 这团结
gain with the following frequency:

$$f_{\text{诠释}} = \frac{1}{2\pi R1C6} \quad (24)$$

这根竿子是用来设置补偿的总增益
误差放大器和决定了闭环交叉
频率. 由于R1是给出1 kΩ和交叉
频率选择为30千赫, 所需f
计算公式24:

$$f_{\text{补偿}} = \frac{10^{-0.9}}{2} f_{\text{CO}} \quad (25)$$

和对C6值由方程25:

$$C6 = \frac{1}{2pR1f_{\text{补偿}}} \quad (26)$$

第一个零, f_{z1} , 位于一半的输出滤波器LC
角频率. 因此R3可以计算:

$$R3 = \frac{1}{pC6f_{\text{LC}}} \quad (27)$$

第二个零, f_{z2} , 位于输出滤波LC
角频率. 因此C8可以计算:

$$C8 = \frac{1}{2pR1f_{\text{LC}}} \quad (28)$$

第一个极点, f_{p1} , 位于配合输出
滤波ESR零频率. 这个频率计算公式如下:

$$f_{\text{ESR}} = \frac{1}{2pR_{\text{ESR输出}}C_{\text{输出}}} \quad (29)$$

其中 R_{ESR} 是等效串联电阻
输出电容.

在这种情况下, ESR零频率是35.4千赫和R5
可以计算出来:

$$R5 = \frac{1}{2pC8f_{\text{ESR}}} \quad (30)$$

最后杆被放置在一个封闭的频率高于
循环交叉频率足够高, 以不会引起
阶段. 以减少交叉频率远
同时仍然提供足够的衰减, 以便有多大
或根本没有获得在开关频率. 该f
该电路被设置为4倍闭环交叉
频率和最后的补偿部分的价值C7
可推导如下:

$$C7 = \frac{1}{8pR3f_{\text{CO}}} \quad (31)$$

请注意, 电容器只在有限的范围内使用
标准值. 因此最接近的标准值
被选定为每个电容器. 实测关闭
这种设计回路响应图5.

偏置及启动电容器

每TPS54350自举电容的设计要求,
C3和偏置电容. 自举电容必须C4.
被0.1 μF. 自举电容之间位于
PH pins和BOOT引脚. 电容连接的偏置
VBias之间的引脚和AGND. 该值应为
1.0 μF. 两个电容器应该是高品质的陶瓷
与X7R或X5R类型介质的温度等级
稳定. 他们应该尽可能地靠近器件
连接pins越好.

低端FET

该TPS54350被设计为使用外部
低端FET, 和LSG引脚提供栅极驱动
输出. 连接到FB栅针, 源头上
PGND, 和门LSG. 栅极驱动的TPS54350
电路设计, 以适应最常见
N沟道FETs是适合这种应用. 该
SMT的设计软件可用于计算所有
对于低端FET选型设计参数. 有
一些简化, 可以应用的准则
在大多数设计中产生一个可接受的解决办法.

选定FET必须满足的绝对最大
额定值应用程序:

漏源电压(V_{DS})必须大于高
在PH最大电压引脚. 这是 $V_{\text{INMAX}} + 0.5 \text{ V}$.

栅源电压(V_{GS})必须大于8 V.

漏极电流(I_{D})必须大于 $1.1 \times I_{\text{OUTMAX}}$.

漏源电阻($r_{\text{DS(on)}}$)应尽可能小的
可能的话, 比30 mΩ少是可取的. 较低的值
 $r_{\text{DS(on)}}$ 结果与高效率的设计. 这是
必须注意的是按时低端FET通常
时间长于高侧FET, 因此要重视
低端FET参数可以显著
改善整体效率.

总栅极电荷(Q_{g})必须大于50 nC. 又少,
低 Q_{g} 特征导致更高的效率.

此外, 检查该设备选择的是能够
耗散的功率损耗.

对于这个设计, 飞兆半导体FDR6674A 30-V N沟道
MOSFET是作为低端FET. 这种特殊的FET
是专门设计为一个低端使用
同步整流器.

电源正常

该TPS54350是提供一个电源良好输出引脚
PWRGD的. 该输出为开漏输出,
拟拉至-3.3-V或5-V逻辑电源. 一
10-kΩ, 上拉电阻在此应用效果良好. 该
绝对最大电压为6 V, 所以必须小心
不连接这个上拉电阻VIN如果最大
输入电压超过6 V.

缓冲电路

R4和应用原理图C11 24

包括一个缓冲电路。该缓冲器是包含减少过冲和振铃波节相当内部高边FET打开。由于频率和

振荡幅度的依赖于一个大大寄生效应, 最好是选择这些组件任何设计上实际测量为基础的价值观布局。有关更多详细的文献编号SLUP100资料缓冲器设计。

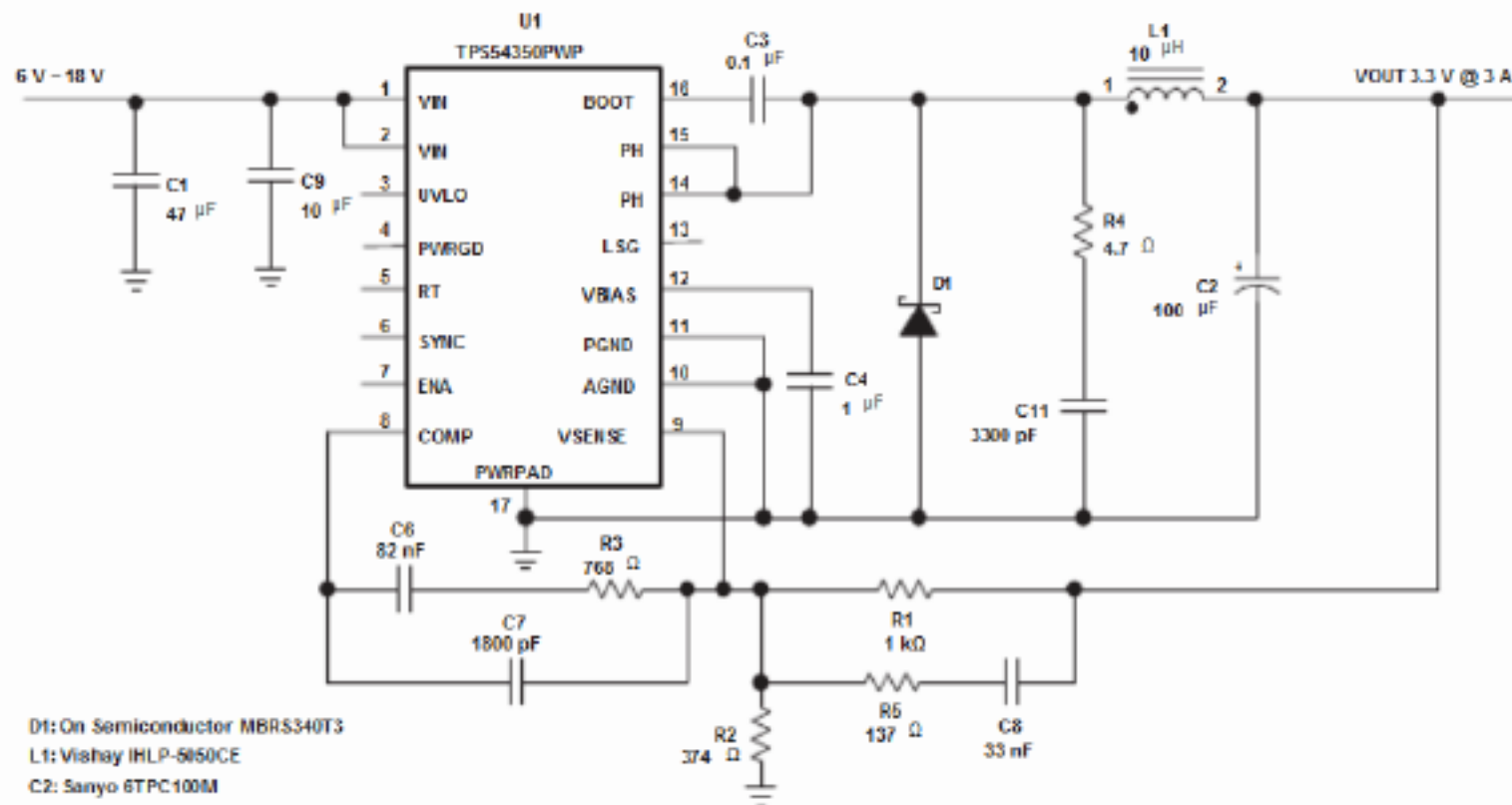


图25. 3.3-V电源的肖特基二极管

图25显示了一个应用程序，是一个钳位二极管在低端的地方使用PBT, 的TPS54350采用了集成的上拉下来，这样PBT

电路仍然工作在连续模式在轻
负荷运行, 阿3-A, 40-V肖特基二极管, 如
摩托罗拉MBR3340T3或同等学历建议,

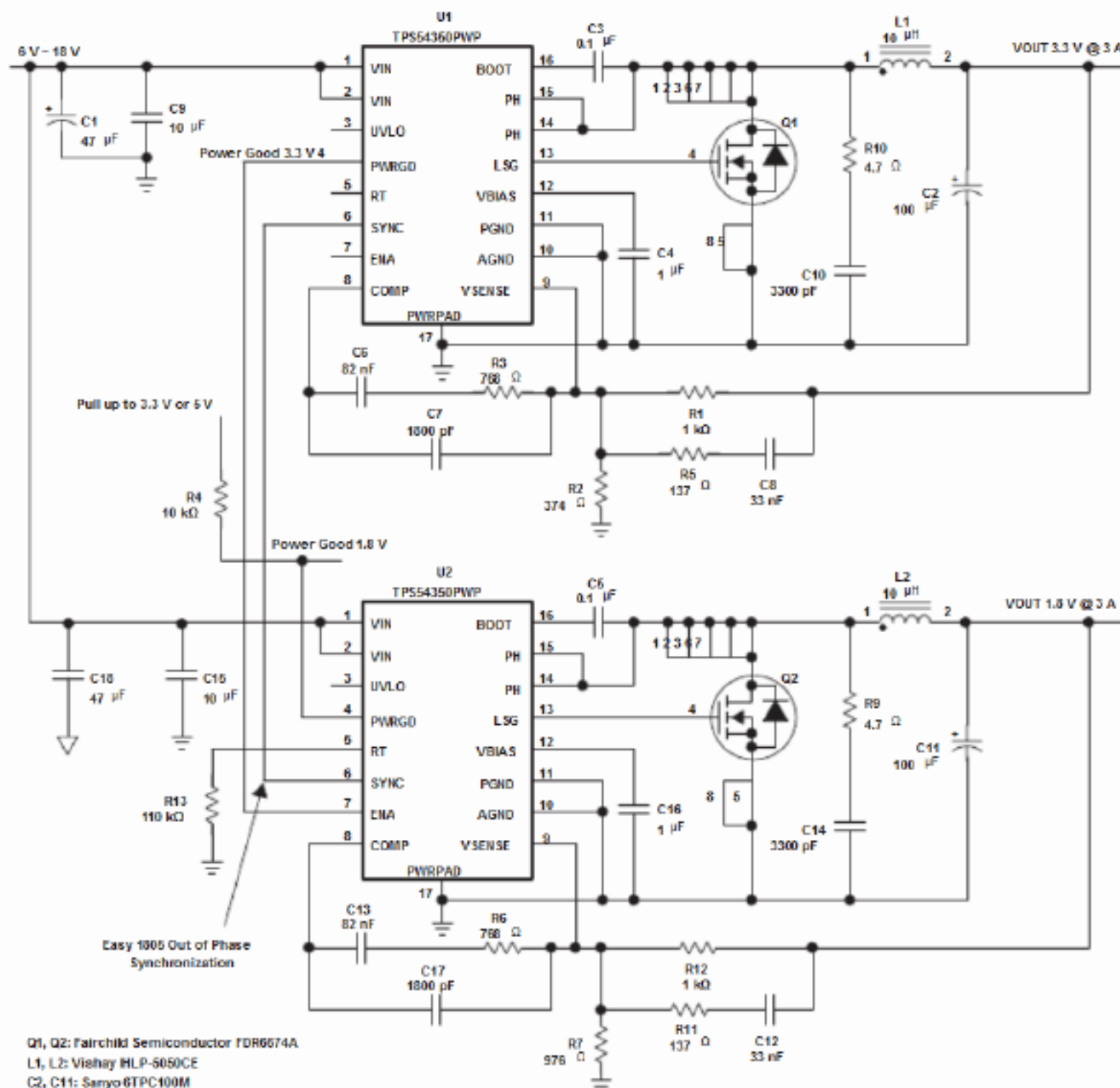


图26. 3.3-V/1.8-V具有排序电源

图26是一个例子使用的电源排序二TPS54350。U1用于生成输出的3.3 V, 而U2输出电压设定在1.8 V, 典型I/O微处理器和FPGA和核心电压。在电路, 3.3-V供应, 是为了权力, 先上去, 该PWRGD的的U1引脚连接到ENA U2针, 使1.8-V供应坡道后开始供应的3.3-V在监管。由于RT U1脚悬空,

SYNC引脚为输出, 这是美联储同步信号到U2, 的RT U2针SYNC引脚有一个110-k Ω 电阻到地, 此设备的acts SYNC引脚作为输入, 该1.8-V供电时同步他们的3.3-V 被节供应和交换的上升沿约180° 相让出一减在输入电压纹波, 查看此波图19形式。

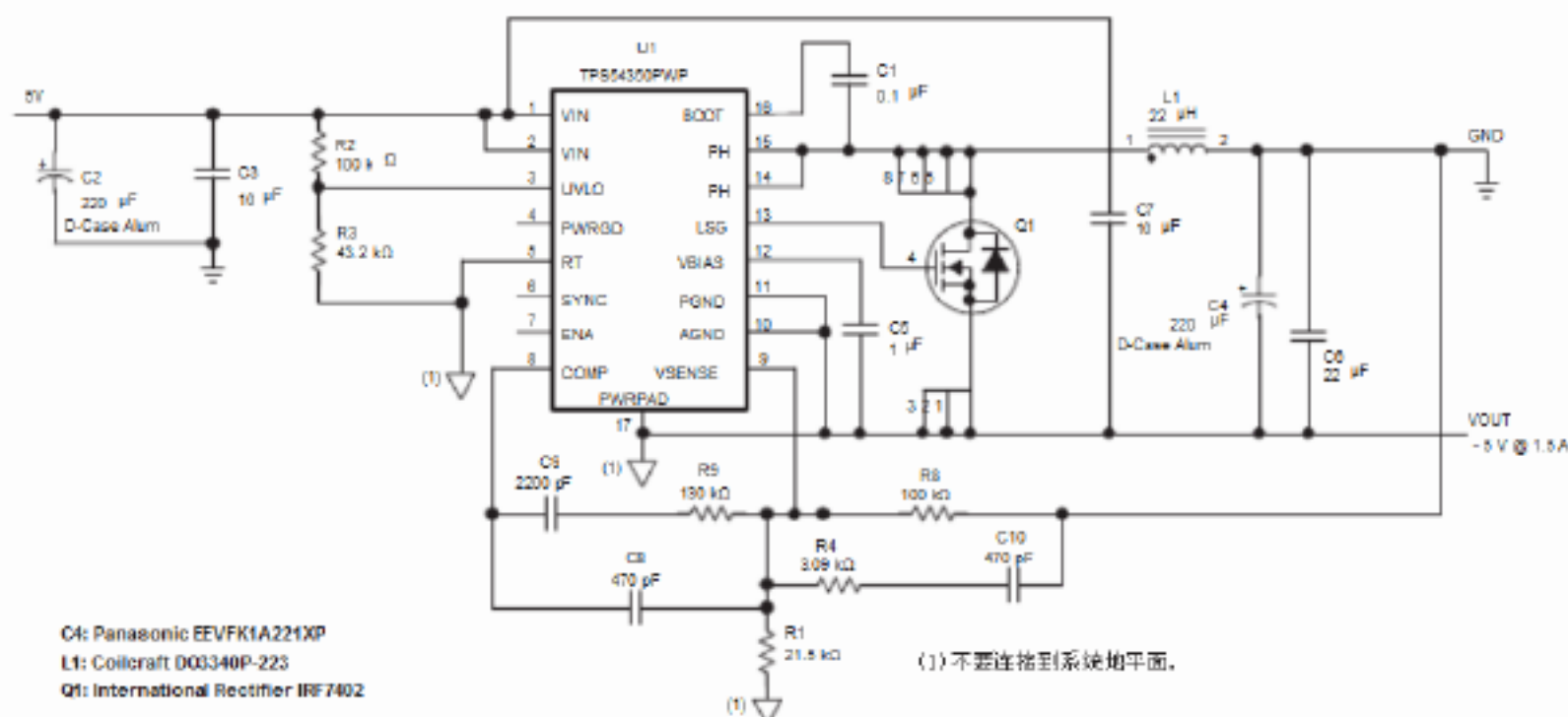


图27. 逆变电源, 5 V到-5V一个1.5

在图27的TPS54350配置为反相一
供应. 该-5-V输出在pins这通常会
被连接到地. 该LC输出结

输出过滤器, 它通常是在降压输出
转换器, 是连接到地. 另外一个10-µF电容
C7, 是需要从输出到VIN.

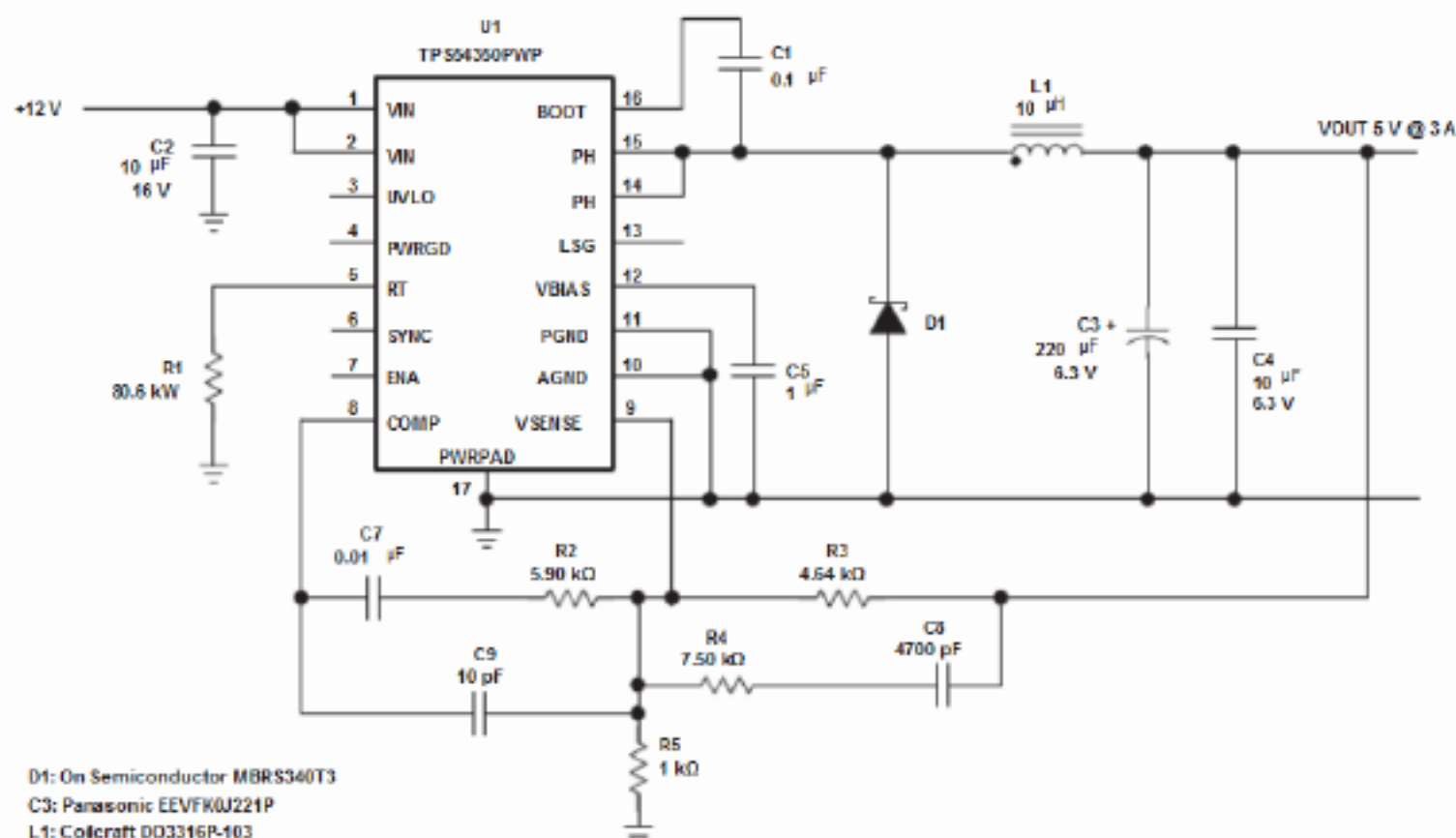
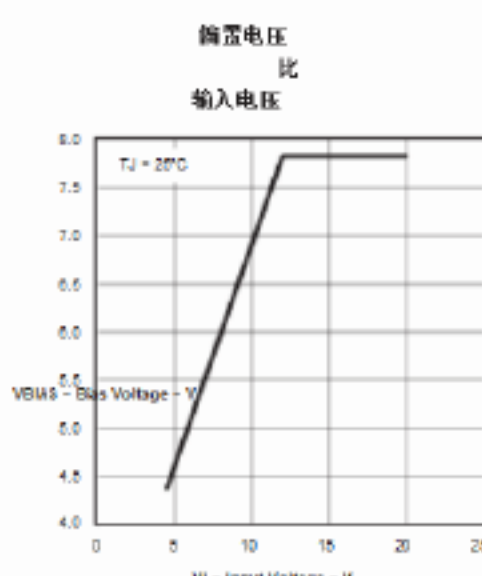
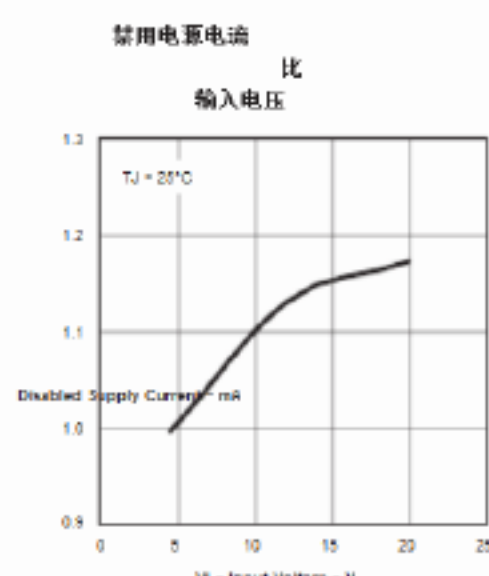
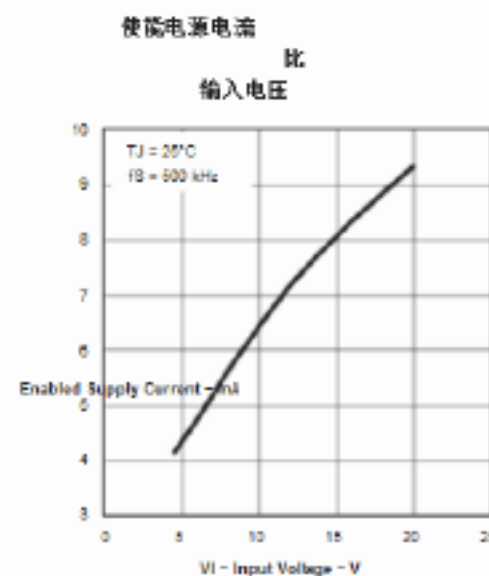
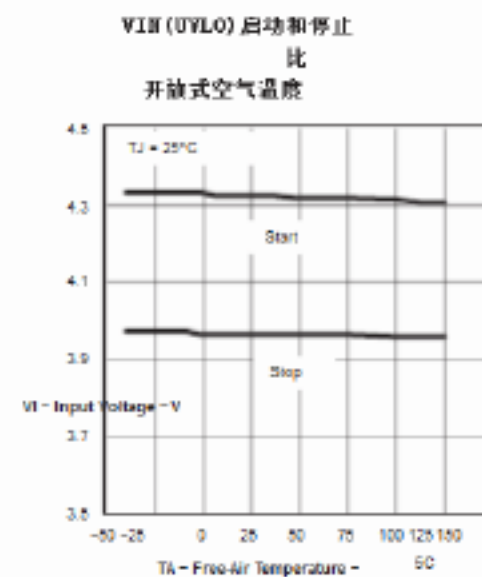
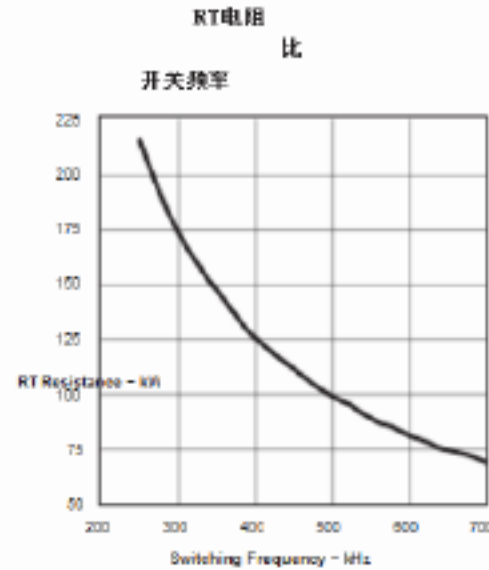
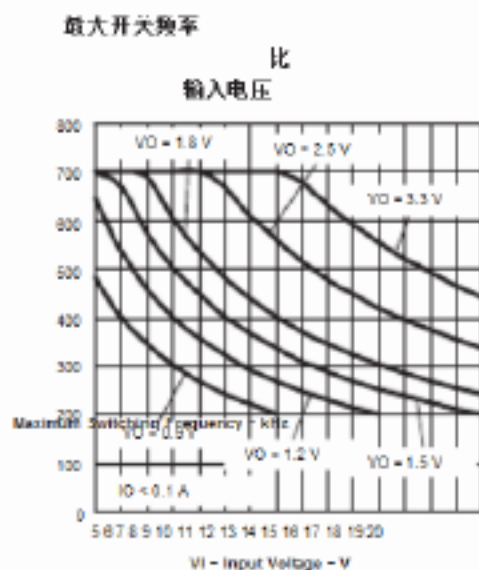
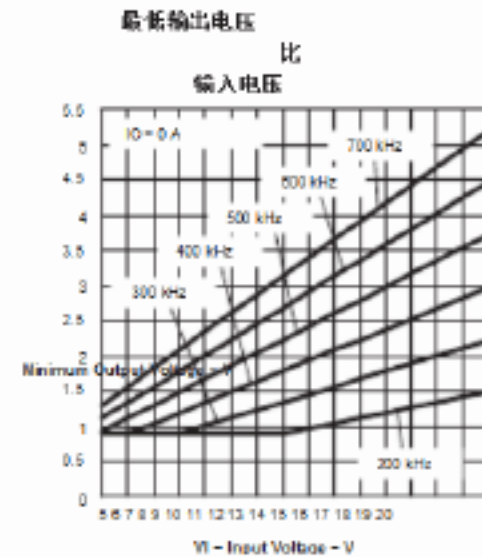
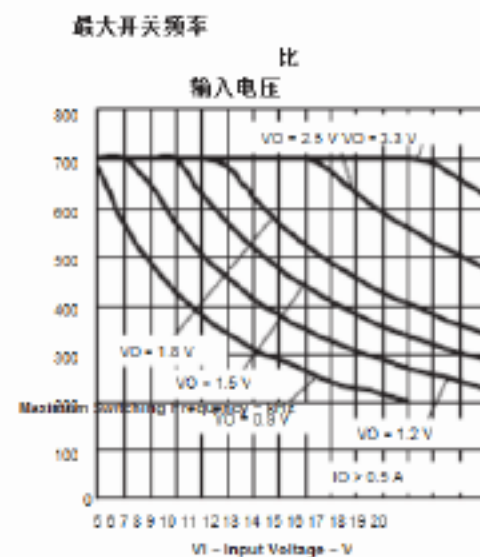
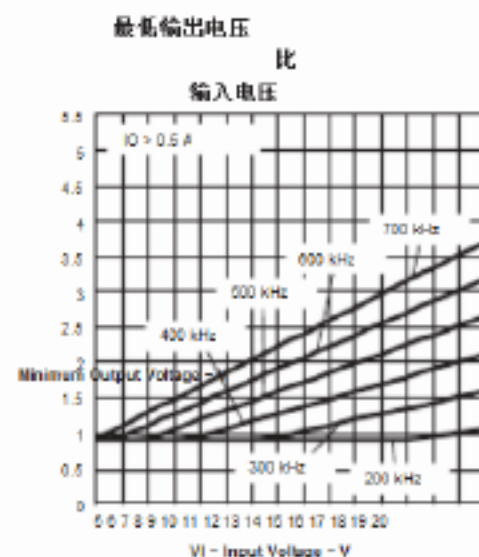


图28. 12-V到5-V采用铝合金电解为LCD TV

图28是一个经济12-V使用输出滤波器元件5-V转换器的例子.



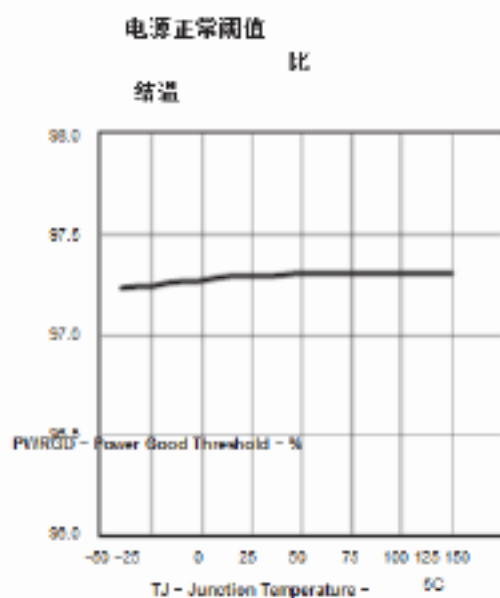


图38

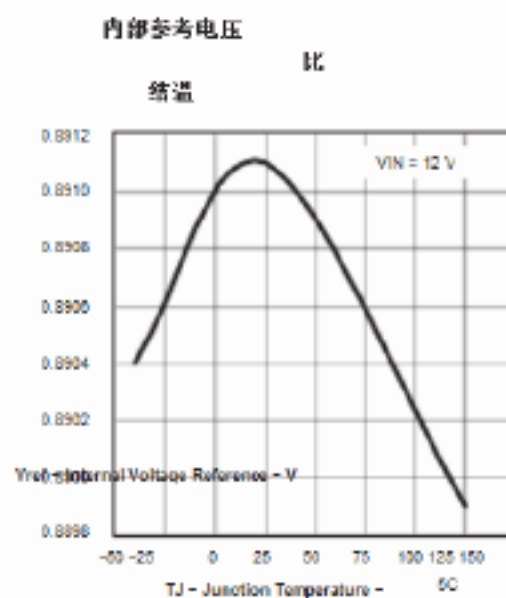


图39

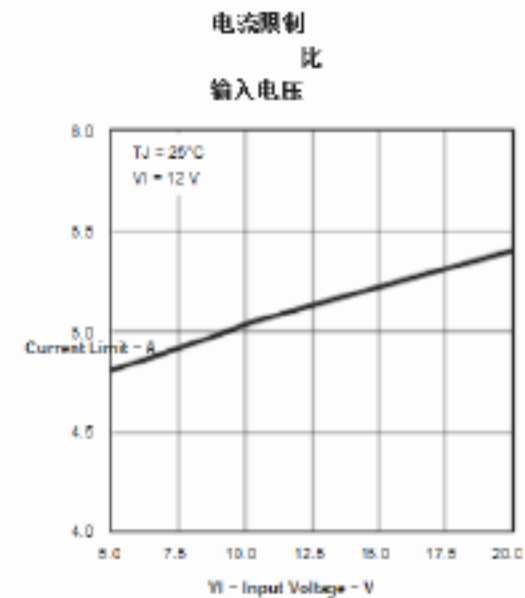


图40

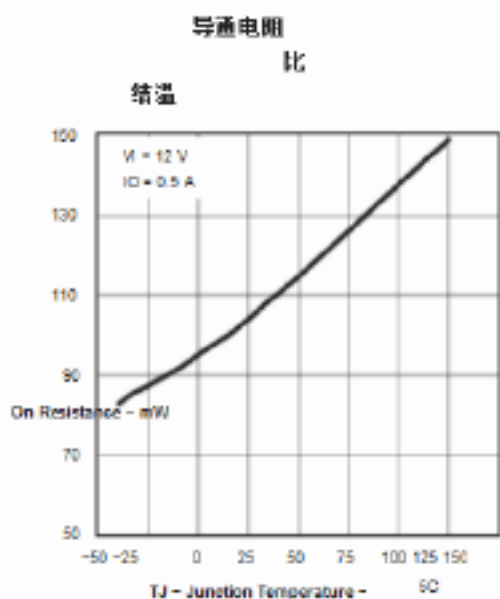


图41

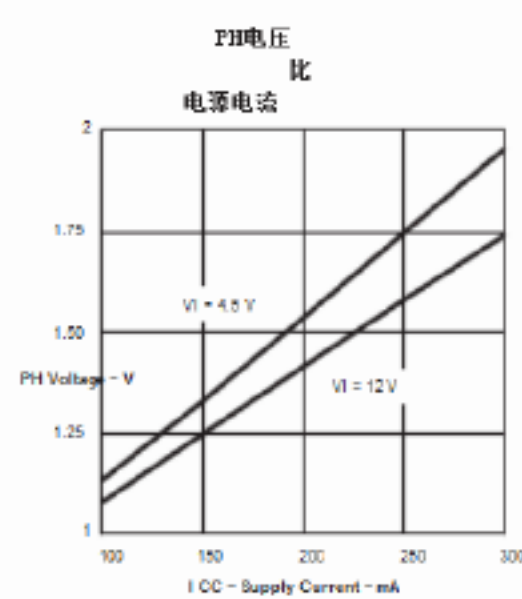


图42

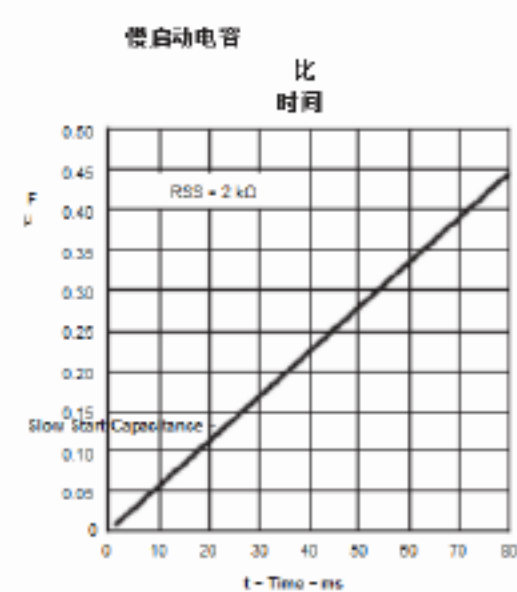


图43

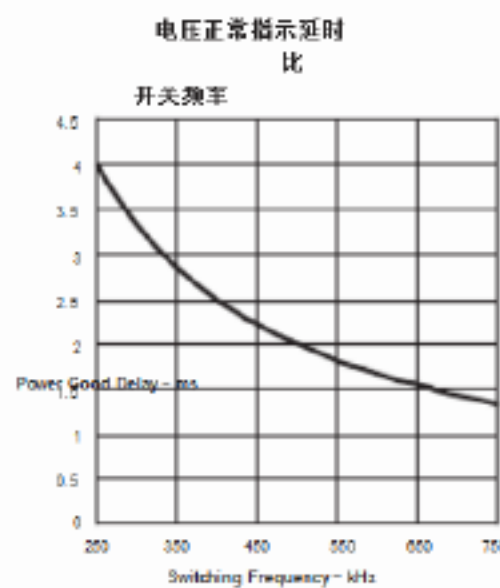


图44

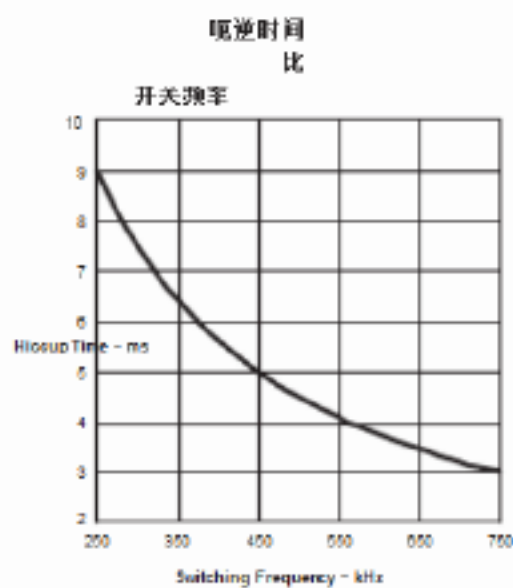


图45

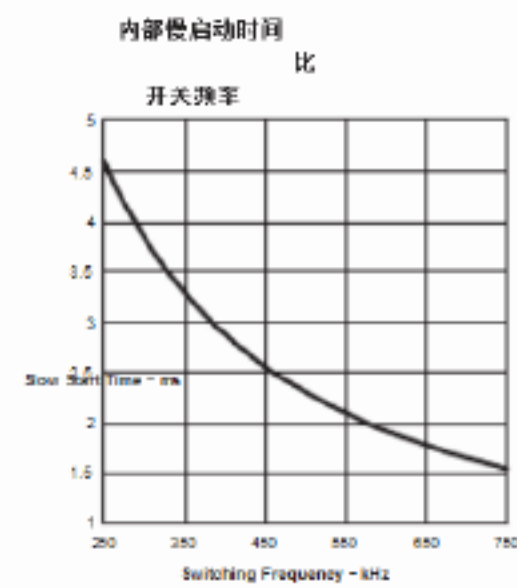


图46

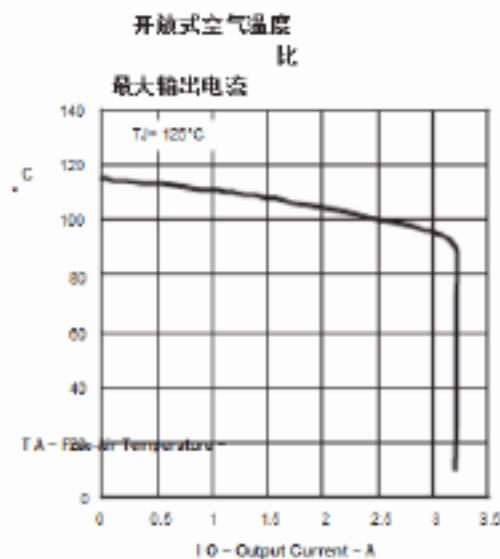


图47

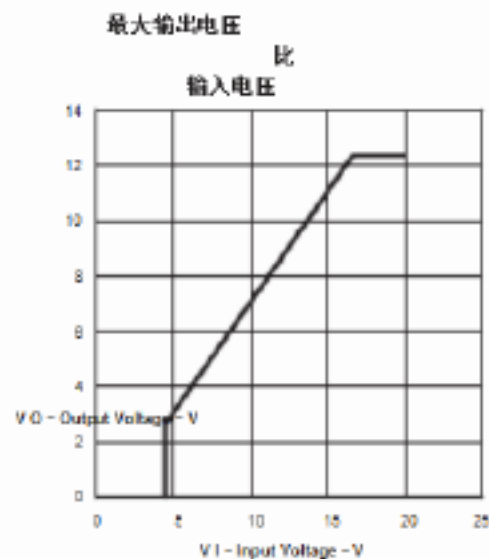


图48

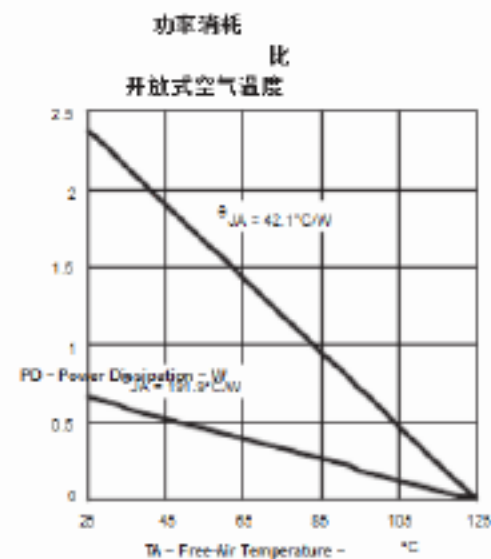
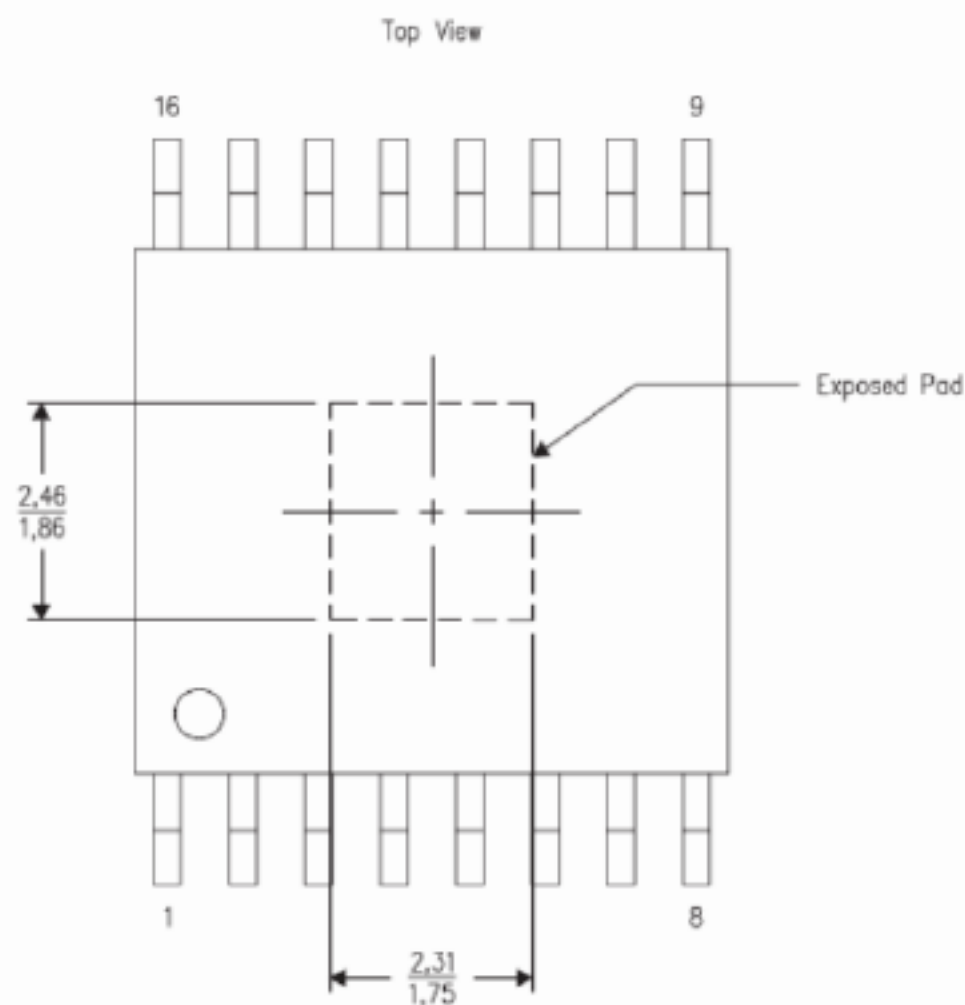


图49

热焊垫机械数据

PWP (R-PDSO-G16)

PowerPAD[®]塑料SMALL-OUTLINE



Not to Scale

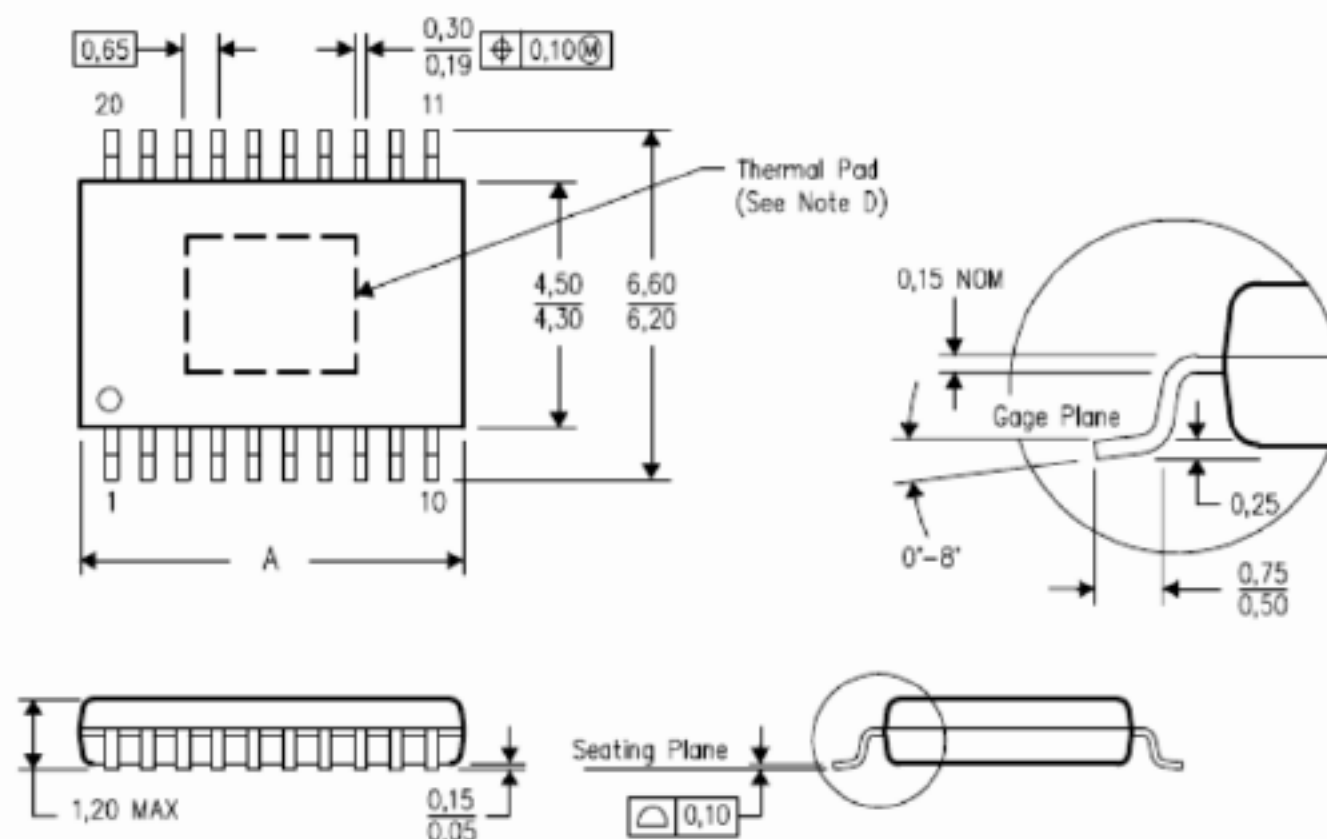
PPTD024

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - For additional information on the PowerPAD[®] package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, *PowerPAD Thermally Enhanced Package*, Texas Instruments Literature No. SLMA002 and Application Brief, *PowerPAD Made Easy*, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

PWP (R-PDSO-G**)

PowerPAD™ PLASTIC SMALL-OUTLINE PACKAGE

20 PIN SHOWN



PINS **	14	16	20	24	28
DIM					
A MAX	5,10	5,10	6,60	7,90	9,80
A MIN	4,90	4,90	6,40	7,70	9,60

4073225/G 08/03

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusions.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <<http://www.ti.com>>.
 - Falls within JEDEC MO-153

重要通知

德州仪器及其附属公司 (TI) 的保留权利作出更正, 修改, 增强, 改进和其他变化在任何时间, 其产品和服务, 以停止任何产品或服务, 恕不另行通知. 配售前, 客户应获得最新的相关信息. 订单和验证这些信息是最新的和完整的. 所有产品的销售受到了TI的条件供应和销售情况在订单确认时间.

德州仪器保证性能的硬件产品的规格在销售时间适用. 根据TI的标准保修. 测试和其它质量控制技术用于技术创新的程度认为有必要支持这项保证. 除非政府做出了硬性要求, 所有的测试. 每种产品的参数并不一定执行.

德州仪器不承担应用帮助或客户产品设计的责任. 客户负责其采用TI产品和应用组件. 为了尽量减少与客户产品有关的风险和应用, 客户应提供充分的设计与操作安全措施.

TI不声明或保证任何许可, 明示或暗示的, 是根据任何TI专利权的授予, 版权, 掩膜工作的权利, 或其它TI知识产权有关的任何组合, 机器或过程. 其中TI产品或服务的使用. 发布的信息由TI关于第三方产品或服务. 尚不构成从TI授权使用这些产品或服务或担保或认可. 使用此类信息可能需要从下的专利或其他知识产权的第三群牌照. 第三个群, 或从TI的专利权或其它知识产权的许可技术创新.

对于TI的数据手册或数据表, 只允许复制, 如果复制是没有改建和附有相关授权, 条件, 限制和声明. 复制对内容的篡改的信息是不公平和欺诈性商业行为. TI是不负责或承担责任这种改变的文件.

转售TI产品或服务的不声明的或超越德州仪器表示该参数. 产品或服务的所有空隙Express和相关的TI产品或服务, 任何暗示的保证是一种不公平和欺诈性商业行为. TI是不负责或承担任何此类陈述.

以下是URLs在这里您可以获取有关其它TI产品和应用信息. 解决方案:

产品		应用	
放大器	amplifier.ti.com	音频	www.ti.com/audio
数据转换器	dataconverter.ti.com	汽车	www.ti.com/automotive
DSP	dsp.ti.com	宽带	www.ti.com/broadband
接口	interface.ti.com	数字控制	www.ti.com/digitalcontrol
逻辑	logic.ti.com	军事	www.ti.com/military
电力Mgmt	power.ti.com	光网络	www.ti.com/opticalnetwork
微控制器	microcontroller.ti.com	安全	www.ti.com/security
		电话	www.ti.com/telephony
		视频和影像	www.ti.com/video
		无线	www.ti.com/wireless

通讯地址: 得克萨斯仪器
邮政信箱655303得克萨斯州的达拉斯75265