

Fortior Tech

FU5821

**MCU Embedded and
Configurable Single-Phase BLDC
Motor Controller**

Datasheet

目 录

目 录.....	2
1 系统介绍.....	11
1.1 特性.....	11
1.2 应用场景.....	12
1.3 概述.....	12
1.4 系统框图.....	12
1.4.1 FU5821T 功能框图	12
1.5 Memory 空间.....	13
1.5.1 Program Memory	13
1.5.2 Data Memory	13
1.5.3 SFR.....	14
1.5.4 XSFR.....	15
2 引脚定义.....	17
2.1 FU5821T TSSOP16 引脚列表	17
2.2 FU5821T 封装-TSSOP16.....	19
3 封装信息.....	20
3.1 TSSOP16	20
4 订购信息.....	21
5 电气特性.....	22
5.1 绝对最大额定值.....	22
5.2 全局电气特性.....	22
5.3 GPIO 电气特性	23
5.4 Predriver IO 电气特性.....	23
5.5 OSC 电气特性.....	24
5.6 复位电气特性.....	24
5.7 LDO 电气特性.....	24
5.8 封装热阻.....	24
6 复位控制.....	25
6.1 复位源(RST_SR)	25
6.2 复位使能.....	25
6.3 外部引脚复位、上电复位.....	25
6.4 低电压侦测复位.....	25

6.5	看门狗溢出复位.....	25
6.6	RSTFED 复位	26
6.7	软复位.....	26
6.8	复位寄存器.....	26
6.8.1	RST_SR (0xC9)	26
7	中断控制.....	28
7.1	简介.....	28
7.2	启动中断源.....	28
7.3	外部中断.....	28
7.4	中断说明.....	29
7.5	中断寄存器.....	30
7.5.1	IE (0xA8)	30
7.5.2	IP0 (0xB8)	30
7.5.3	IP1 (0xC0)	31
7.5.4	IP2 (0xC8)	31
7.5.5	IP3 (0xD8)	32
7.5.6	TCON (0x88)	32
8	I2C(Inter-Integrated Circuit bus)	34
8.1	简介.....	34
8.2	操作说明.....	35
8.2.1	主机模式.....	35
8.2.2	从机模式.....	35
8.2.3	I2C 中断源	36
8.3	I2C 寄存器	37
8.3.1	I2C_CR (0x4028)	37
8.3.2	I2C_ID (0x4029)	37
8.3.3	I2C_DR (0x402A)	38
8.3.4	I2C_SR (0x402B)	38
9	UART(Universal Asynchronous Receiver / Transmitter).....	41
9.1	简介.....	41
9.2	UART 操作说明.....	41
9.2.1	模式 0.....	41
9.2.2	模式 1.....	41
9.2.3	模式 2.....	41

9.2.4	模式 3.....	42
9.2.5	UART 中断源.....	42
9.3	UART1 寄存器.....	43
9.3.1	UT_CR (0x98)	43
9.3.2	UT_DR (0x99)	43
9.3.3	UT_BAUD (0x9A,0x9B)	44
10	TIM1.....	45
10.1	Timer1 操作说明	45
10.1.1	Timer 计数单元	46
10.1.1.1	Timer clock 控制器	46
10.1.1.2	基本定时器.....	47
10.1.1.3	重载定时器.....	48
10.1.1.4	过程定时器.....	49
10.1.2	输入滤波.....	50
10.1.2.1	滤波	50
10.1.3	位置检测事件.....	50
10.1.4	Timer1 中断	50
10.2	Timer1 寄存器	51
10.2.1	TIM1_CR0 (0xB1)	51
10.2.2	TIM1_CR1 (0xB2)	52
10.2.3	TIM1_CR2 (0xB3)	52
10.2.4	TIM1_CR3 (0xB4)	53
10.2.5	TIM1_CR4 (0xB5)	53
10.2.6	TIM1_CR5 (0xB6)	54
10.2.7	TIM1_CR6 (0xB7)	55
10.2.8	TIM1_CR7 (0xB8)	55
10.2.9	TIM1_CR8 (0xC1)	56
10.2.10	TIM1_CR9 (0xDC)	57
10.2.11	TIM1_CR10 (0xDD)	57
10.2.12	TIM1_IRE (0xD1)	58
10.2.13	TIM1_SR (0xD4)	59
10.2.14	TIM1_DBR2 (0xBA)	60
10.2.15	TIM1_DBR3 (0xBB)	61
10.2.16	TIM1_DBRB (0xDE)	62

10.2.17	TIM1__BCNTR (0xD2、0xD3)	63
10.2.18	TIM1__BCOR (0xC2、0xC3)	63
10.2.19	TIM1__RCNTR (0xBC、0xBD)	64
10.2.20	TIM1__RARR (0xBE、0xBF)	64
10.2.21	TIM1__SCNTR (0xC4、0xC5)	65
10.2.22	TIM1__SARR (0xC6、0xC7)	65
10.2.23	TIM1__FPWMDDR (0xCC、0xCD)	66
10.2.24	TIM1__PWMDR (0xCA、0xCB)	66
10.2.25	TIM1__RPWMDDR (0xCE、0xCF)	67
11	TIM2	68
11.1	TIM2 操作说明	68
11.1.1	时钟控制器	68
11.1.2	TIM2_CNTR 的读写和计数	68
11.1.3	输出模式	69
11.1.3.1	高/低电平输出模式	69
11.1.3.2	PWM 模式	69
11.1.3.3	中断事件	69
11.1.4	输入信号滤波和边沿检测	70
11.1.5	输入 timer 模式	71
11.2	TIM2 寄存器	72
11.2.1	TIM2_CR0(0xA1)	72
11.2.2	TIM2_CR1(0xA9)	73
11.2.3	TIM2_CNTR(0xAB,0xAA)	74
11.2.4	TIM2_DR(0xAC,0xAD)	74
11.2.5	TIM2_ARR(0xAE,0xAF)	75
12	TIM3	76
12.1	TIM3 操作说明	76
12.1.1	时钟控制器	76
12.1.2	TIM3_CNTR 的读写和计数	76
12.1.3	输出模式	77
12.1.3.1	高/低电平输出模式	77
12.1.3.2	PWM 模式	77
12.1.3.3	中断事件	77
12.1.4	输入信号滤波和边沿检测	78

12.1.5	输入 timer 模式.....	79
12.2	TIM3 寄存器	80
12.2.1	TIM3_CR0(0x9C).....	80
12.2.2	TIM3_CR1(0x9D)	81
12.2.3	TIM3_CNTR(0xA2,0xA3).....	82
12.2.4	TIM3_DR(0xA4,0xA5).....	82
12.2.5	TIM3_ARR(0xA7,0xA6).....	83
13	TIM4.....	84
13.1	TIM4 操作说明	84
13.1.1	时钟控制器.....	84
13.1.2	TIM4_CNTR 的读写和计数	84
13.1.3	输出模式.....	85
13.1.3.1	高/低电平输出模式	85
13.1.3.2	PWM 模式	85
13.1.3.3	中断事件.....	85
13.1.4	输入信号滤波和边沿检测.....	86
13.1.5	输入 timer 模式.....	87
13.2	TIM4 寄存器	88
13.2.1	TIM4_CR0(0x9E).....	88
13.2.2	TIM4_CR1(0x9F).....	89
13.2.3	TIM4_CNTR(0x92,0x93)	90
13.2.4	TIM4_DR(0x94,0x95).....	90
13.2.5	TIM4_ARR(0x96,0x97).....	91
14	SYS_TICK.....	92
14.1	操作说明.....	92
14.2	寄存器.....	92
14.2.1	DRV_SR(0xDF)	92
15	Driver	93
15.1	操作说明.....	93
15.1.1	简介.....	93
15.1.2	输出控制模块.....	94
15.1.2.1	计数比较模块.....	95
15.1.2.2	死区模块.....	95
15.1.2.3	主输出使能 MOE.....	96

15.1.2.4	中断	97
15.1.2.4.1	比较匹配中断	97
15.2	寄存器	98
15.2.1	DRV_CR(0xE1)	98
15.2.2	DRV_SR(0xDF)	99
15.2.3	DRV_OUT(0xF8)	100
15.2.4	DRV_ARR(0xE4,0xE5)	101
15.2.5	DRV_DR(0xE2,0xE3)	101
15.2.6	DRV_DTR(0xE9)	102
15.2.7	DRV__CNTR(0xE6,0xE7)	102
16	16 Watchdog timer (WDT)	103
16.1	WDT 使用注意事项	103
16.2	WDT 操作说明	103
16.3	WDT 寄存器	104
16.3.1	WDT_CR (0x4026)	104
16.3.2	WDT_ARR (0x4027)	104
16.3.3	CCFG1 (0x401E)	104
17	17 RTC 与时钟校准	105
17.1	RTC 基本功能框图	105
17.2	RTC 操作说明	105
17.3	RTC 寄存器	105
17.3.1	计数寄存器: RTC_TM (0x402C, 0x402D)	105
17.3.2	控制寄存器: RTC_STA (0x402E)	106
17.4	时钟校准	106
17.4.1	简介	106
17.4.2	寄存器	107
18	18 IO	108
18.1	IO 简介	108
18.2	IO 操作说明	108
18.3	IO 寄存器	109
18.3.1	P0_OE (0xFC)	109
18.3.2	P1_OE (0xFD)	109
18.3.3	P0_AN (0x4031)	110
18.3.4	P1_AN (0x4030)	110

18.3.5	P0_PU (0x4033)	111
18.3.6	P1_PU (0x4034)	111
18.3.7	PH_SEL (0x403C)	112
18.3.8	P0 (0x80) /P1 (0x90)	113
19	ADC.....	114
19.1	ADC 简介.....	114
19.2	ADC 框图.....	114
19.3	ADC 操作说明.....	115
19.3.1	输出数据格式.....	116
19.4	ADC 寄存器.....	117
19.4.1	ADC_CR (0x4039)	117
19.4.2	ADC_MASK(0x4036,0x4037)	118
19.4.3	ADC_SCYC(0x4038)	119
19.4.4	ADC0_DR(0x0100,0x0101)	120
19.4.5	ADC1_DR(0x0102,0x0103)	120
19.4.6	ADC2_DR(0x0104,0x0105)	121
19.4.7	ADC3_DR(0x0106,0x0107)	121
19.4.8	ADC4_DR(0x0108,0x0109)	122
19.4.9	ADC5_DR(0x010A,0x010B).....	122
19.4.10	ADC6_DR(0x010C,0x010D)	123
19.4.11	ADC7_DR(0x010E,0x010F)	123
19.4.12	ADC8_DR(0x0110,0x0111).....	124
19.4.13	ADC9_DR(0x0112,0x0113).....	124
19.4.14	ADC10_DR(0x0114,0x0115).....	125
20	比较器	126
20.1	比较器操作说明.....	126
20.1.1	比较器 CMP0	126
20.1.2	比较器 LOCP	126
20.1.2.1	母线电流保护.....	127
20.1.2.2	逐波限流.....	127
20.1.3	比较器 HALL_COMP	128
20.2	当 HALLP、HALLC、HALLN 全使能时，通过配置 TIM1_CR6/TIM1_CR7 中的 HALLP_REF/HALLN_REF，使得 HALLP/HALLN 的输出提前 HALLC 输出。比较器寄存器	128
20.2.1	CMP_CR0(0xD5)	129

20.2.2	CMP_CR1(0xD6)	130
20.2.3	CMP_CR2(0xD9)	131
20.2.4	CMP_CR3(0xDA)	132
20.2.5	CMP_SR(0xD7)	133
20.2.6	LCP_DR(0x403A)	134
20.2.7	OCP_DR(0x403B)	134
20.2.8	TSD_CR(0x402F)	135
21	低压检测	136
21.1	简介	136
21.2	操作说明	136
21.3	寄存器	137
21.3.1	LVSR(0xDB)	137
22	FLASH	138
22.1	简介	138
22.2	操作说明	138
22.3	FLASH 寄存器	139
22.3.1	FLA_CR	139
22.3.2	FLA_KEY	140
23	CRC (循环冗余校验计算单元)	141
23.1	CRC 功能框图	141
23.2	CRC16 生成多项式	141
23.3	CRC16 基本逻辑图	141
23.4	操作说明	142
23.4.1	计算单个字节的 CRC	142
23.4.2	批量计算 ROM 数据 CRC	142
23.5	CRC 寄存器	144
23.5.1	控制寄存器: CRC_CR(0x4022)	144
23.5.2	输入数据寄存器: CRC_DIN(0x4021)	145
23.5.3	结果输出寄存器: CRC_DR(0x4023)	145
23.5.4	自动计算起点寄存器: CRC_BEG(0x4024)	146
23.5.5	自动计算块数寄存器: CRC_CNT(0x4025)	146
24	休眠模式	147
24.1	简介	147
24.2	PCON 寄存器	148

25	代码保护	149
25.1	简介	149
25.2	操作说明	149
	Copyright Notice	151

1 系统介绍

1.1 特性

- 电源电压：5~22V
- 双核：8051 内核和 ME
- 指令周期大多为 1T 或 2T
- 6kB Flash ROM、带 CRC 校验功能、支持程序自烧录和代码保护功能
- 256 bytes IRAM, 256 bytes XRAM
- ME：智能引擎控制
- 4 级优先级中断、15 个中断源
- GPIO：
FU5821T：8 个 GPIO
- 定时器：
3 个通用定时器
1 个 BLDC 电机专用定时器
1 个 RTC 定时器
- 1 个 I2C
- 1 个 UART，支持反向输入模式，P1.1/RXD/TXD 支持单线模式
- 模拟外设：
10 位 ADC，2 μ S 转换时间，参考电压为 VDD5
ADC 通道数：
FU5821T：6 通道
内置 VCC 电压采样通道
3 组模拟比较器组(5 个比较器)
DAC：3 路 6 位，1 路 4 位
- 驱动类型：
2P2N Predriver 输出
- BLDC 控制支持自动换相、逐波限流，支持 HALL、BEMF 检测
- 时钟：
系统时钟为内置 24MHz \pm 2%精准时钟
内置 32.8kHz 低速时钟
- Watch-dog
两线制 FICE 协议提供在线仿真功能

1.2 应用场景

有 HALL 单相直流无刷电机。

1.3 概述

FU5821 是一款集成电机控制引擎(ME)和 8051 内核的直流无刷单相电机驱动专用芯片, ME 集成 Smart Engine 模块, 可独立完成高速电机运算; 8051 内核用于参数配置和日常事务处理, 双核并行工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T, 芯片内部集成有高速比较器、Pre-driver、ADC、CRC、I2C、UART、多种 TIMER、PWM 等功能, 内置高压 LDO, 适用于有 HALL 单相 BLDC 电机的方波驱动控制。

FU5821 的封装形态: FU5821T(TSSOP16)

1.4 系统框图

1.4.1 FU5821T 功能框图

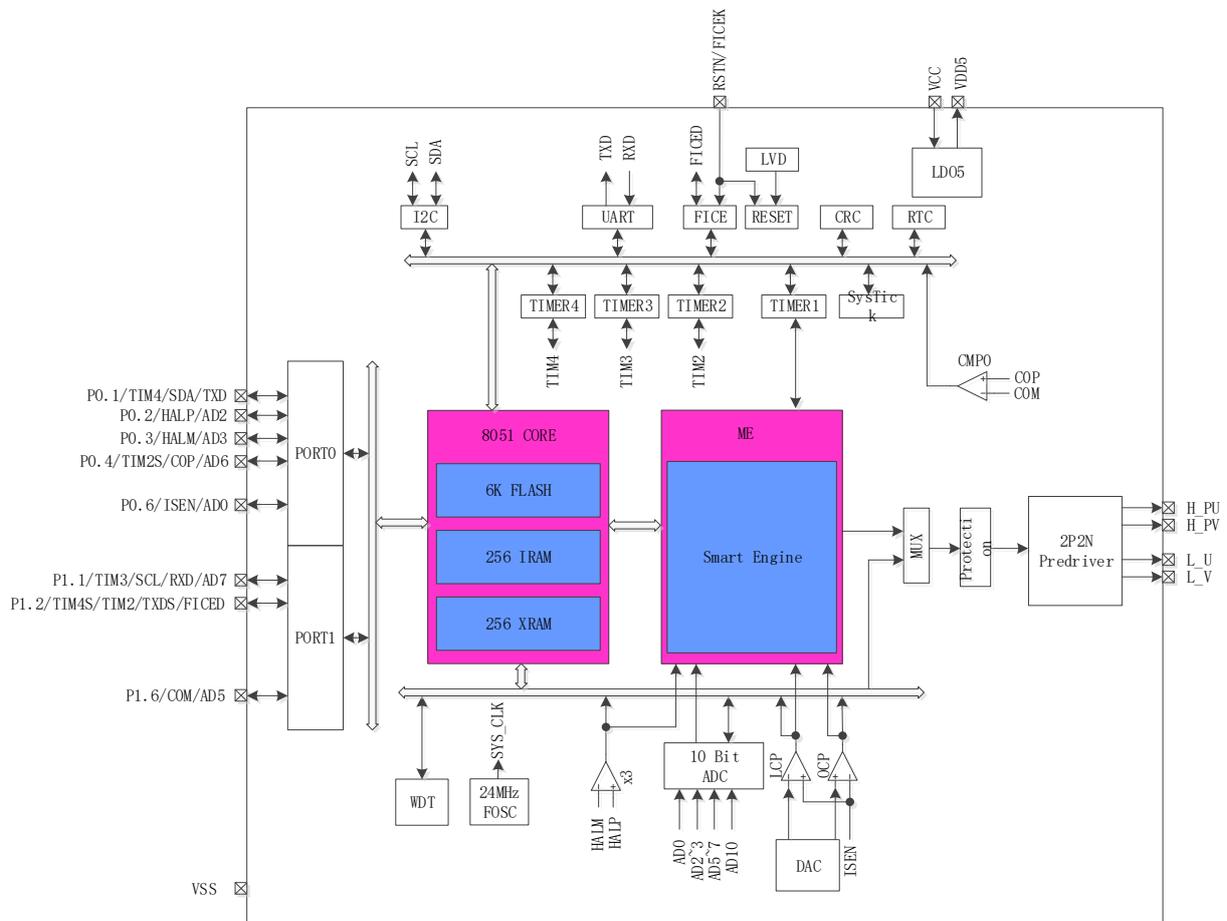


图 1-1 FU5821T 功能框图

1.5 Memory 空间

内部存储空间分为指令空间（Program Memory）和数据空间（Data Memory），两个空间独立编址。

1.5.1 Program Memory

指令空间可寻址范围 0x0000-0x17FF，复位后 CPU 从 0x0000 开始执行。指令空间存储介质为 FLASH。

1.5.2 Data Memory

数据空间分为外部数据空间（External Data Memory）和内部数据空间（Internal Data Memory&SFRs）。

外部数据空间仅可通过 MOVX 指令访问，范围为 0x0000-0x00FF。内部数据空间如图 1-2 所示。0x00-0x1F 包含 4 组，每组 8 个寄存器；0x20~0x2F 的 16Bytes 支持 bit 寻址操作；0x30-0x7F 支持直接寻址和间接寻址；0x80-0xFF 间接寻址时访问的是 RAM 空间，直接寻址时访问的是 SFRs。堆栈空间位于内部数据空间。

1.5.3 SFR

表 1-1 特殊功能寄存器(SFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0xF8	DRV_OUT				P0_OE	P1_OE		
0xF0	B							
0xE8		DRV_DTR						
0xE0	ACC	DRV_CR	DRV_DRL	DRV_DRH	DRV_ARRL	DRV_ARRH	DRV_CNTRL	DRV_CNTRH
0xD8	IP3	CMP_CR2	CMP_CR3	LVSR	TIM1_CR9	TIM1_CR10	TIM1_DBRB	DRV_SR
0xD0	PSW	TIM1_IER	TIM1_BCNTL	TIM1_BCNRH	TIM1_SR	CMP_CR0	CMP_CR1	CMP_SR
0xC8	IP2	RST_SR	TIM1_PWMDRL	TIM1_PWMDRH	TIM1_FPWMDRL	TIM1_FPWM,DDRH	TIM1_RPWMDRL	TIM1_RPWMDRH
0xC0	IP1	TIM1_CR8	TIM1_BCORL	TIM1_BCORH	TIM1_SCNTRL	TIM1_SCNTRH	TIM1_SARL	TIM1_SARRH
0xB8	IP0	TIM1_CR7	TIM1_DBR2	TIM1_DBR3	TIM1_RCNTL	TIM1_RCNRH	TIM1_RARL	TIM1_RARRH
0xB0		TIM1_CR0	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_CR5	TIM1_CR6
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARRL	TIM2_ARRH
0xA0		TIM2_CR0	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARRL	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CR0	TIM3_CR1	TIM4_CR0	TIM4_CR1
0x90	P1		TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARRL	TIM4_ARRH
0x88	TCON							
0x80	P0	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON

注 1: 地址低 4 位为 0 或 8 地址的寄存器可位寻址

注 2: 有双下划线的寄存器需要使用一变量将其值读出, 如果直接读取寄存器, 那么读出来的值是不正确的

1.5.4 XSFR

表 1-2 扩展特殊功能寄存器(XSFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x4038	ADC_SCYC	ADC_CR	LCP_DR	OCP_DR	PH_SEL		CAL_CR0	CAL_CR1
0x4030	P1_AN	P0_AN		P0_PU	P1_PU		ADC_MASKH	ADC_MASKL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC0TMH	RTC0TML	RTC0STA	TSD_CR
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_REL
0x4018								
0x4010								
0x4008								
0x4000								
0x0078	DBG_DAT0H	DBG_DAT0L	DBG_DAT1H	DBG_DAT1L	DBG_DAT2H	DBG_DAT2L	DBG_DAT3H	DBG_DAT3L
0x0080	ME_TABLE							
0x0088								
0x0090								
0x0098								
0x00a0								
0x00a8								
0x00b0								
0x00b8								
0x00c0								
0x00c8								
0x00d0								
0x00d8								
0x00e0								
0x00e8								

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x00f0								
0x00f8								
0x0100	ADC0_DRH	ADC0_DRL	ADC1_DRH	ADC1_DRL	ADC2_DRH	ADC2_DRL	ADC3_DRH	ADC3_DRL
0x0108	ADC4_DRH	ADC4_DRL	ADC5_DRH	ADC5_DRL	ADC6_DRH	ADC6_DRL	ADC7_DRH	ADC7_DRL
0x0110	ADC8_DRH	ADC8_DRL	ADC9_DRH	ADC9_DRL	ADC10_DRH	ADC10_DRL		

注 1: 有双下划线的寄存器需要使用一变量将其值读出，如果直接读取寄存器，那么读出来的值是不正确的。

芯片 SFR 分为两部分，一部分映射在内部数据空间的 SFR 区域，一部分映射在外部数据空间。

2 引脚定义

2.1 FU5821T TSSOP16 引脚列表

PAD 名称	FU5821T TSSOP16	IO 类型	功能描述
PO. 1/ TIM4/ SDA/ TXD	1	DB/ DO/ DB/ DO	GPIO P0. 1, 可配置外部中断 0 输入, 输出为集电极开漏输出 Timer4 输出, 集电极开路输出 I2C SDA 数据, 集电极开路输出 UART TXD 输出
H_PU	2	DO	2P2N 模式 Predriver 上桥 U 相电压输出, 内置上拉电阻
H_PV	3	DO	2P2N 模式 Predriver 上桥 V 相电压输出, 内置上拉电阻
L_U	4	DO	2P2N 模式 Predriver 下桥 U 相电压输出, 内置下拉电阻
L_V	5	DO	2P2N 模式 Predriver 下桥 V 相电压输出, 内置下拉电阻
VCC	6	P	电源输入, 外接 2. 2uF 或更大滤波电容
VSS	7	P	数字地
VDD5	8	P	中压电源输入或内部 5V LDO 输出电源, 外接 1~4. 7uF/10V 电容.
RSTN/ FICEK	9	DI/ DI	外部复位输入, 内置上拉电阻 FICE 调试接口时钟端
P1. 2/ TIM4S/ TIM2/ TXDS/ FICED	10	DB/ DO/ DB/ DO/ DB	GPIO P1. 2, 可配置外部中断 0/1 输入 Timer4 功能转移后输出 Timer2 捕获模式输入或者 PWM 输出 UART 功能转移后 TXD 输出 FICE 数据端口
P1. 6/ COM/ AD5	11	DB/ AI/ AI	GPIO P1. 6, 可配置外部中断 1 输入 比较器 C0 负入端 ADC 通道 5 输入
PO. 4/ TIM2S/ COP/ AD6	12	DB/ DB/ AI/ AI	GPIO P0. 4, 可配置外部中断 0/1 输入 Timer2 功能转移后捕获模式输入或者 PWM 输出 比较器 C0 正输入端 ADC 通道 6 输入
PO. 6/ ISEN/ADO	13	DI/ AI/ AI	输入端口 P0. 6 母线电流检测输入 ADC 通道 0 输入
PO. 2/ HALP/ AD2	14	DB/ AI/ AI	GPIO P0. 2, 用于 HALL 逻辑电平输入 差分 HALL 正输入 ADC 通道 2 输入

PAD 名称	FU5821T TSSOP16	IO 类型	功能描述
P0. 3/ HALM/ AD3	15	DB/AI/ AI	GPIO P0. 3 差分 HALL 负输入 ADC 通道 3 输入
P1. 1/ TIM3/SCL/ RXD/ AD7	16	DI/ DI/ DB/ DI/ AI	GPIO P1. 1, 可配置外部中断 0/1 输入, 可配置输入上拉或 下拉 Timer3 捕获模式输入 I2C SCL 时钟, 集电极开路输出 UART RXD 输入 ADC 通道 7 输入

注:

IO 类型说明:

DI = 数字输入

DO = 数字输出

DB = 数字双向

AI = 模拟输入

AO = 模拟输出

P = 电源

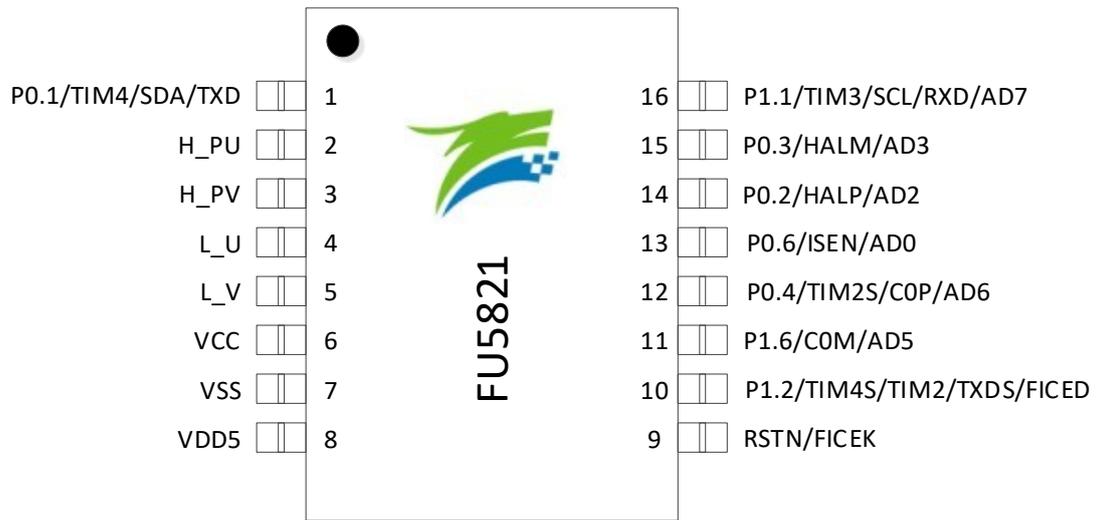
2.2 FU5821T 封装-TSSOP16


图 2-1 FU5821T 封装-TSSOP16

3 封装信息

3.1 TSSOP16

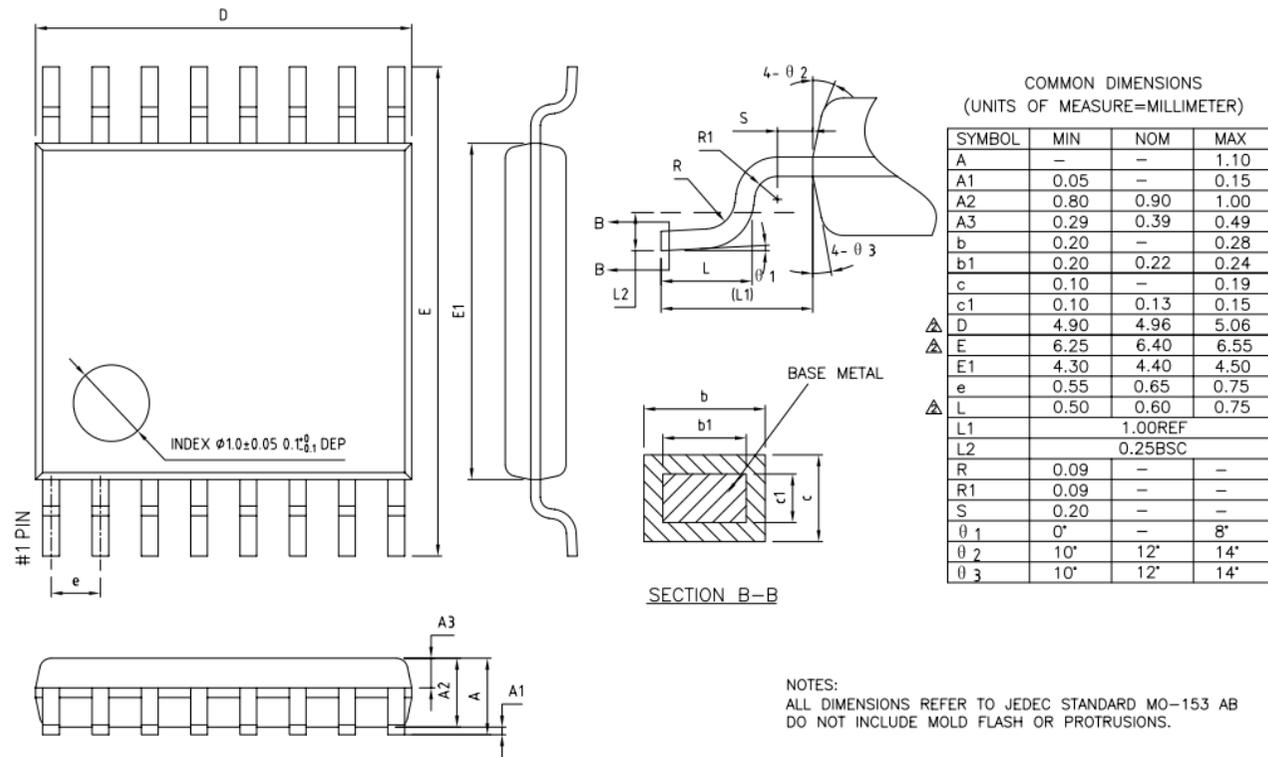


图 3-1 TSSOP16 封装尺寸图

4 订购信息

表 4-1 产品型号选择

型号	MIPS (Peak)	FLASH (kByte)	XRAM (Byte)	时钟电路				驱动接口			驱动类型			I2C/UART	DMA	GPIO	定时器	模拟外设						无铅	封装		
				内部快时钟	外部快时钟	内部慢时钟	外部慢时钟	N+N Predriver	P+N Predriver	PWM	Soft Switch	Table Look-up	EMC Mode					ADC			DAC		VREF			运放	比较器
																		个数	通道数	位数	个数	位数					
FU5821T	24	6K	256	√	—	√	—	—	√	—	√	√	√	—	8	5	1	6	10	4	6 / 4	—	—	5	√	TSSOP 20	

5 电气特性

5.1 绝对最大额定值

表 5-1 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时环境温度 T_A	$VCC \leq 22V$	-40	—	85	$^{\circ}C$
工作时环境温度 T_A	$VCC < 15V$	-40	—	105	$^{\circ}C$
工作时结温 T_J		-40	—	150	$^{\circ}C$
储存温度		-55	—	150	$^{\circ}C$
VCC 相对 VSS 的电压		-0.3	—	40	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	—	$VDD5+0.3$	V

注意：超过表 5-1“绝对最大额定值”中所列的应力值可能会永久损坏器件。这仅为应力额定值，我们不建议器件运行在该规范范围以外。长期在最大额定值条件下工作可能会影响器件的可靠性。

5.2 全局电气特性

表 5-2 全局电气特性

(除非特别声明, $T_A = 25^{\circ}C$, $VCC = 5V \sim 22V$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压	单电源高压模式	5	—	24	V
VCC 极限电压	单电源高压模式, 工作时间 $< 1min$	—	—	24	V
VDD5 工作电压	VCC 与 VDD5 连接, (2)	3	—	5.5	V
系统时钟		—	24	—	MHz
I _{VCC} 工作电流	(1)	—	12	—	mA
I _{VCC} 待机电流	(1)	—	1.5	—	mA
I _{VCC} 睡眠电流		—	100	—	uA

注：

1. 根据程序运行的设置发生变化
2. Flash 写入或擦除时 VDD5 必须保持在 5~5.5V
3. 根据不同批次的样品, VCC 电压上升速率范围 0.5V/us~0.1V/s

5.3 GPIO 电气特性

表 5-3 GPIO 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 12\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF Load, 从 10% 上升至 90% 时间, $T_A=25^\circ\text{C}$	—	15	—	nS
输出下降时间	50pF Load, 从 90% 下降至 10% 时间, $T_A=25^\circ\text{C}$	—	13	—	nS
V_{OH} 输出高电压	$I_{OH}=4\text{mA}$	$V_{DD}-0.7$	—	—	V
V_{OL} 输出低电压	$I_{OL}=8\text{mA}$	—	—	0.7	V
V_{IH} 输入高电压		$0.7 \cdot V_{DD5}$	—	—	V
V_{IL} 输入低电压		—	—	$0.2 \cdot V_{DD5}$	V
上拉电阻, 除 P0[3:1] 其他 GPIO		—	35	—	k Ω
上拉电阻, P0[3:2]		—	6	—	k Ω
下拉电阻, P11		—	15	—	k Ω

5.4 Predriver IO 电气特性

表 5-4 Gate Driver IO 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC}=15\text{V}$)

参数	条件	最小值	典型值	最大值	单位
上桥输出拉电流		—	150	—	mA
上桥输出灌电流		—	90	—	mA
下桥输出拉电流		—	150	—	mA
下桥输出灌电流		—	180	—	mA
上桥输出上升时间	1nF Load, 从 10% 上升至 90% 时间, $T_A=25^\circ\text{C}$	—	85	—	nS
上桥输出上升时间	1nF Load, 从 10% 上升至 90% 时间, $T_A=25^\circ\text{C}$	—	140	—	nS
下桥输出下降时间	1nF Load, 从 90% 下降至 10% 时间, $T_A=25^\circ\text{C}$	—	85	—	nS
下桥输出下降时间	1nLoad, 从 90% 下降至 10% 时间, $T_A=25^\circ\text{C}$	—	55	—	nS

5.5 OSC 电气特性

表 5-5 OSC 电气特性

 (T_A = -40~85℃, VCC = 5V~22V)

参数	条件	最小值	典型值	最大值	单位
内部快时钟频率		23.5	24	24.5	MHz
WDT 时钟频率		29	32.8	37	kHz

5.6 复位电气特性

表 5-6 复位电气特性

 (除非特别声明, T_A = 25℃, VCC = 5V~22V)

参数	条件	最小值	典型值	最大值	单位
复位低电平最小宽度		—	25	50	uS

5.7 LDO 电气特性

表 5-7 LDO 电气特性

 (除非特别声明, T_A = 25℃, VCC = 5V~22V)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	VCC = 7V~22V	4.7	5	5.3	V

5.8 封装热阻

表 5-8 TSSOP16 封装热阻

参数	条件	值	单位
Θ _{JA} 芯片结温相对环境温度	(1), (3)	139	℃/W
Θ _{JC} 芯片结温相对封装表面温度	(2), (3)	43	℃/W

- (1) JEDEC 标准, 2S2P PCB
- (2) JEDEC 标准, 1S0P PCB
- (3) 实际应用条件不同, 会与测试结果有所出入

6 复位控制

6.1 复位源(RST_SR)

芯片复位源：

- 上电复位 (RSTPOW)
- 外部引脚复位(RSTEXT)
- 低电压复位(RSTLVR)
- 看门狗复位(RSTWDT)
- Flash 非法操作复位(RSTFED)
- Debug 复位(RSTDBG)
- 软复位 (SOFTTR)

复位标志可查询，记录在寄存器 RST_SR 中。最近一次的复位会把相关的标志位置 1，把其他各位标志清 0。如果需要清除标志位，可以使用将 RST_SR[RSTCLR]置 1 清除

6.2 复位使能

复位使能参考相关配置寄存器。LV DENB 控制位可实现对 LVD 复位源的使能。

6.3 外部引脚复位、上电复位

当芯片 RSTN 管脚为低超过 30us 时，芯片认为这是一次复位事件，复位后 MCU 从地址 0 开始执行程序。

6.4 低电压侦测复位

芯片的内部电路会对 VDD 进行监测，如果 VDD 电压降低到了复位阈值，内部监测电路将发出对应的复位信号，促使芯片发生复位。

相关配置寄存器可使能低电压侦测电路，以及低电压阈值。

6.5 看门狗溢出复位

使能看门狗定时器后，如果在其计数溢出之前没有及时喂狗，计数器溢出之后将会引发系统复位。这个复位源能够避免程序跑飞。看门狗溢出后复位模块将复位 MCU。

6.6 RSTFED 复位

FLASH 操作模块提供了软件用 MOVX“自写”、“自擦除”以及读取加密扇区 FLASH 的功能（见后述代码保护章节），如果软件试图用这一指令操作加密位所在的扇区以及加密扇区，那么将发出 FLASH 非法操作复位。FEDR 复位源固定使能，不可禁止。

6.7 软复位

通过程序配置 RST_SR[SOFTR]=1，芯片会立刻强制复位，复位后 RST_SR[SOFTR]标志位被置 1。

6.8 复位寄存器

6.8.1 RST_SR (0xC9)

表 6-1 RST_SR (0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW / RSTCLR	RSTEXT	RSTLVD	RSV	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W	R	R	R	R	R	R	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[7]	RSTPOW / RSTCLR	读： 上电复位标志 0：上次复位不是来自于上电复位 1：上次复位来自于上电复位 写： 0：无影响 1：清除 Bit[7:3]复位标志。						
[6]	RSTEXT	外部复位标志 0：上次复位不是来自于外部复位 1：上次复位来自外部复位						
[5]	RSTLVD	低电压复位标志 0：上次复位不是来自于低电压复位 1：上次复位来自于低电压复位						
[4]	RSV	保留						
[3]	RSTWDT	看门狗溢出复位标志 0：上次复位不是来自于看门狗溢出复位 1：上次复位来自于看门狗溢出复位						

[2]	RSTFED	FLASH 代码保护复位标志 0: 上次复位不是来自 FLASH 代码保护复位 1: 上次复位来自 FLASH 代码保护复位
[1]	RSTDBG	调试接口复位标志 0: 上次复位不是来自调试接口复位 1: 上次复位来自调试接口复位
[0]	SOFTR	软件复位。 写: 0: 无影响 1: 触发 MCU 软件复位 读: 0: 上次复位不是由于此位被写 1 而复位 1: 上次复位是由于此位被写了 1 而复位

7 中断控制

7.1 简介

芯片内部有 15 个中断源。每个中断源有四级优先级，通过 IP0~IP3 寄存器进行配置，所有的中断源的详细列表如表 7-所示。每个中断源在 SFR 或者 XSFR 中都有一个或者多个相关的中断挂起标志。当外设或者外部源满足有效的中断条件时，将相应的中断挂起标志设置为 1。如果同时开启全局中断和特定的中断源，则在设置中断挂起标志时将产生一个 CPU 中断请求。

每个中断源都可以单独分配到四级优先级中任意一级，低优先级中断服务例程可以被高优先级中断抢占。高优先级中断不能被抢占。如果高优先级中断抢占了低优先级中断，低优先级中断将在高优先级中断完成后完成执行。每个中断在中断优先级和扩展中断优先级寄存器中都有一个相关联的中断优先级位，中断优先级寄存器用于配置其优先级级别。低优先级是默认值。如果同时识别两个中断，则优先服务优先级更高的中断。如果两个中断具有相同的优先级级别，则使用固定的优先级顺序进行仲裁，优先级的顺序参见表 7-1 说明，标号越小的优先级越高；新的中断不能打断相同优先级的中断处理。

7.2 启动中断源

IE[EA]是中断全局使能，EA=0 时不响应任何中断。EA=1 时中断启用。

通过在中断启用和扩展中断启用 SFR 或者 XSFR 中使用相关联的中断启用位，可以单独启用或禁用每个中断源。但是，必须首先通过将 EA 位设置为 1 来全局启用中断，然后才能识别单个中断。将 EA 位设置为 0 将禁用所有中断源，而不考虑单独的中断启用设置。注意，当 EA 位被设置为 0 时发生的中断将处于挂起状态，并且在 EA 位被设置为 1 之前不会被服务。

7.3 外部中断

外部中断共有 2 个中断源。

其中当设置 PORT0.1、PORT0.3~0.5、PORT1.1~1.2、PORT1.4~1.5 为数字 IO 输入，或可设置 EX0=1 使其作为外部中断 0 (INT0)。当设置 PORT1.1~1.6、PORT0.4~0.5 为数字 IO 输入时，可设置 EX1=1 使其作为外部中断 1 (INT1)。

外部中断 0 使能位 EX0，中断标志位 IF0，中断电平触发控制 IT0。由寄存器 LVSR 中的 EXT0CFG 指定外部中断 0 的来源，这些来源可以是 PORT0.1、PORT0.3~0.5、PORT1.1~1.2、PORT1.4~

1.5 的任一个，所有外部中断 0 的中断源共用一个中断入口、一个中断标志位。

外部中断 1 使能位 EX1, 中断标志位 IF1, 中断电平触发控制 IT1。由寄存器 LVSR 中的 EXT1CFG 指定外部中断 1 的来源，这些来源可以是 PORT1.1~1.6、PORT0.4~0.5 中的任一个，所有外部中断 1 的中断源共用一个中断入口、一个中断标志位。

7.4 中断说明

表 7-1 中断说明

中断源	默认优先级	向量地址	标志位	是否软件清除	中断使能位	优先级控制
复位	最高	0x0000	N/A	N/A	一直使能	最高
LVW 检测中断 (低电压预警中断)/ TSD 中断(温度侦测中 断)	0	0x0003	LVSR[0]/ TCON[5]	Y	CCFG1[6]/ IE[1]	IP0[1:0]
外部中断 INT0	1	0x000B	TCON[2]	Y	IE[0]	IP0[3:2]
外部中断 INT1	2	0x0013	TCON[7]	Y	IE[2]	IP0[5:4]
DRV 中断	3	0x001B	DRV_SR[5]	Y	DRV_SR[2:1]	IP0[7:6]
TIM2 中断	4	0x0023	TIM2_CR1[7:5]	Y	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
TIM1 中断	5	0x002B	TIM1_SR[6:0]	Y	TIM_IER[5:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	Y	ADC_CR[1]	IP1[5:4]
LOCP 中断	7	0x003B	CMP_SR[6:5]	Y	CMP_CR1[5:4] CMP_CR2[5:4]	IP1[7:6]
RTC	8	0x0043	RTC_STA[6]	Y	IE[6]	IP2[1:0]
TIM3 中断	9	0x004B	TIM3_CR1[7:5]	Y	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	Y	DRV_SR[6]	IP2[5:4]
TIM4 中断	11	0x005B	TIM4_CR1[7:5]	Y	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
CMP0 中断	12	0x0063	CMP_SR[4]	Y	CMP_CR0[5:4]	IP3[1:0]
I2C 中断	13	0x006B	I2C_SR[0]	Y	I2C_CR[0]	IP3[3:2]
UART 中断	14	0x0073	UT_CR[1:0]	Y	IE[4]	IP3[5:4]

7.5 中断寄存器

7.5.1 IE (0xA8)

表 7-1 IE (0xA8) 中断使能

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ESO	RSV	EX1	TSDIE	EXO
类型	R/W	R/W	R	R/W	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	EA	芯片总中断使能 0:禁止 1:使能						
[6]	RTCIE	RTC 中断使能 0:禁止 1:使能						
[5]	RSV	保留						
[4]	ESO	UART1 中断使能 0:禁止 1:使能						
[3]	RSV	保留						
[2]	EX1	外部中断 1 使能 0:禁止 1:使能						
[1]	TSDIE	温度感应侦测中断 TSD(Temperature sensor detect) 0:禁止 1:使能						
[0]	EXO	外部中断 0 使能 0:禁止 1:使能						

7.5.2 IP0 (0xB8)

表 7-2 IP0 (0xB8) 中断优先级寄存器 0

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDRV	Driver 中断优化级控制						
[5:4]	PX1	INT1 (外部中断 1) 优化级控制						
[3:2]	PX0	INT0 (外部中断 0) 优化级控制						
[1:0]	PLVW	LVW (低电压告警) 中断优化级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.3 IP1 (0xC0)

表 7-3 IP1 (0xC0) 中断优先级寄存器 1

位	7	6	5	4	3	2	1	0
名称	PLOCP		PADC		PTIM1		PTIM2	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PLOCP	LOCP 中断优化级控制						
[5:4]	PADC	ADC 中断优化级控制						
[3:2]	PTIM1	定时器 1 中断优化级控制						
[1:0]	PTIM2	定时器 2 中断优化级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.4 IP2 (0xC8)

表 7-4 IP2 (0xC8) 中断优先级寄存器 2

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSTIC		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PTIM4	定时器 4 中断优化级控制						
[5:4]	PSTIC	SysTick 中断优化级控制						
[3:2]	PTIM3	定时器 3 中断优化级控制						
[1:0]	PRTC	RTC 中断优化级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.5 IP3 (0xD8)

表 7-5 IP3 (0xD8) 中断优先级寄存器 3

位	7	6	5	4	3	2	1	0
名称	RSV		PUART		PI2C		PCMP0	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	RSV						
[5:4]	PUART	UART 中断优先级控制						
[3:2]	PI2C	I2C 中断优先级控制						
[1:0]	PCMP0	CMP0 中断优先级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.6 TCON (0x88)

表 7-6 TCON (0x88)

位	7	6	5	4	3	2	1	0
名称	IF1	TSDF	TSDIF	IT1		IFO	ITO	
类型	R/WO	R	R/WO	R/W	R/W	R/WO	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	IF1	INT1 外部中断 1 标志 0: INT1 未发生中断 1: INT1 发生了中断。软件写入 0 清此位为零						
[6]	TSDF	过温状态位 0: 当前温度未处于超过设定温度的状态。 1: 当前温度处于超过设定温度的状态。 此标志位常与温度保护中断标志位(TSDIF, 即 TCON[5])配合使用, 此位表示的是动态过温状态。						
[5]	TSDIF	TSD 温度感应侦测中断标志 0: 芯片未发生超过设定温度的中断 1: 芯片发生了超过设定温度的中断。软件写入 0 清此位为零 此标志位常与温度保护状态位(TSDF)配合使用, TSDIF 反应的是曾经发生过超过设定温度的状态。						
[4:3]	IT1[1:0]	INT1 外部中断 1 电平触发控制 2' b00: 上升沿触发中断 2' b01: 下降沿触发中断 2' b1x: 电平改变(上升或下降)触发中断						

[2]	IFO	INT0 外部中断 0 标志 0: INT0 未发生中断 1: INT0 发生了中断。软件写入 0 清此位为零
[1:0]	IT0[1:0]	INT0 外部中断 0 电平触发控制 2' b00: 上升沿触发中断 2' b01: 下降沿触发中断 2' b1x: 电平改变（上升或下降）触发中断

8 I2C(Inter-Integrated Circuit bus)

8.1 简介

I2C（内部集成电路总线）模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I2C 设备的通讯。总线由两根串行线组成：SDA（串行数据线）和 SCL（串行时钟线），这两根线是双向 I/O 线，所以总线的接口是开漏输出的，使用的时候需要通过上拉电阻至 VDD5，总线才能正常工作。

主要特性：

- 实现了 I2C 协议的标准模式（最高 100kHz），快速模式（最高 400kHz）以及快速+模式（最高 1MHz）。
- 既支持主机模式，也支持从机模式
- 支持 7 位地址模式和广播寻址。
- 支持 DMA 数据传输，可以有效减轻 CPU 的负担。

总线在空闲时 SDA 和 SCL 都是高电平，这是器件检测总线是否空闲的唯一依据，在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态，在这种情况下，其他器件如果想发起 I2C 通讯，都必须等待直到当前通讯结束，I2C 总线空闲才能控制总线。主器件用于启动总线传输数据，并且通过 SCL 向所有器件发送时钟信号，通过 SDA 发送从机地址和读写模式。如果总线上有器件匹配该地址，那么该器件将作为从器件。在总线上主从器件和数据收发的关系不是恒定的。如果主机要发送数据给从器件，则主机首先寻址从器件，然后主动发送数据至从器件，最后由主机终止数据传送，通讯过程如图 8-1 所示；如果主机要接收从器件的数据，首先由主器件寻址从器件，然后主机接收从器件发送的数据，最后由主机终止接收过程，通讯过程如图 8-2 所示。在这种情况下，主机负责产生定时时钟和终止数据传送。

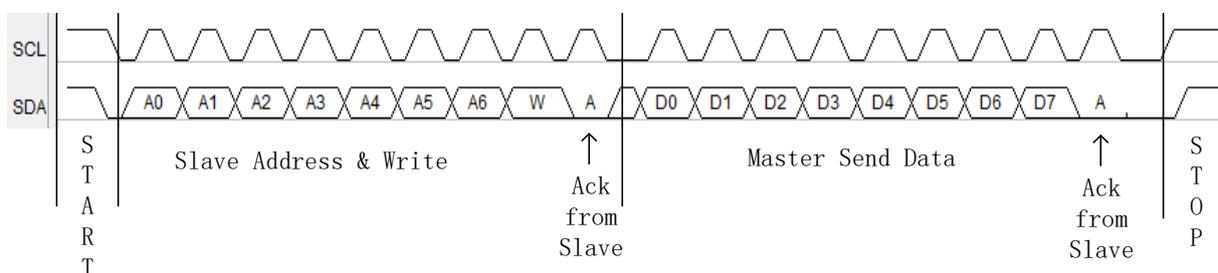


图 8-1 主器件向从器件发送数据

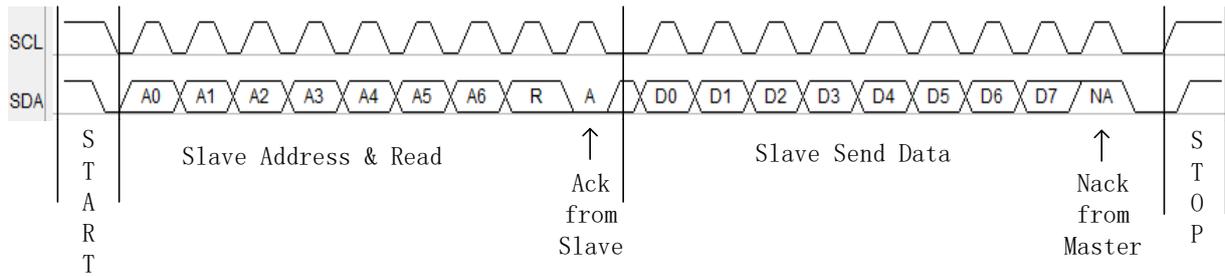


图 8-2 主器件接收从器件的数据

FU5821 系列的 I2C 能够设置为主机模式或从机模式，速度最快的达到 1MHz。使用 I2C 时，只需要配置好 I2C，通过每个设备唯一的地址进行识别，那么 I2C 通讯就只由启动信号（STA）、读写信号（DMOD）、总线挂起信号（STR）和应答信号（NACK）停止信号（STP）来控制。

8.2 操作说明

8.2.1 主机模式

1. 置位 I2C_CR[I2CMS], 设置为主机模式;
2. 配置 I2C_CR [I2CSPD], 设置时钟 SCL 频率;
3. 配置 I2C_ID[I2CADD], 设置目标器件地址;
4. 配置 I2C_SR[DMOD], 设置读写方向;
5. 置位 I2C_CR[I2CEN], 使能 I2C;
6. 置位 I2C_SR[I2CSTA], 发送 START 和地址, 在接收到 ACK/NACK 后, I2C_SR[STR]被硬件置 1, SCL 被主机强制拉低;
7. 如果是发送数据, 在写 I2C_DR 寄存器后, 复位 I2C_SR[STR]以释放 SCL, 主机开始发送数据, 当数据发送完毕且接收到 ACK/NACK 后, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
8. 如果是接收数据, 在复位 I2C_SR[STR]后, 主机开始接收数据, 当数据接受完毕后 I2C_SR[STR]硬件置 1, SCL 被主机强制拉低, 此时可先通过 I2C_SR[NACK]设置 ACK/NACK, 再向 I2C_SR[STR]写 0 释放 SCL 以发送 ACK/NACK 信号, 如果收到了新数据, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
9. 如果要停止发送, 可以在 I2C_SR[STR]为 1 时置位 I2C_SR[I2CSTP], 当 I2C_SR[STR]复位时发送停止信号

8.2.2 从机模式

1. 配置 I2C_CR[I2CMS]=0, 设置为从机模式;

2. 配置 I2C_ID[I2CADD], 设置 slave 地址; 或者配置 I2C_ID[GC]=1, 使能广播模式;
3. 配置 I2C_CR[I2CEN]=1, 使能 I2C;
4. 等待接收 START 信号和地址, 接收到 START 信号和正确的地址后 SCL 被从机强制拉低, I2C_SR[I2CSTA]和 I2C_SR[STR]被硬件置 1, 此时可先通过 I2C_SR[NACK] 设置 ACK/NACK, 并通过 I2C_SR[DMOD]确认本次通讯是接收数据还是发送数据;
5. 如果是发送数据, 则写 I2C_DAT 寄存器; 复位 I2C_SR[STR]以释放 SCL 后, 发送 ACK/NACK 后发送数据, 当数据发送完成且收到主机发来的 ACK/NACK 后, SCL 被从机强制拉低, I2C_SR[STR]硬件置 1
6. 如果是接收数据, 则在准备好接收数据后复位 I2C_SR[STR] 释放 SCL, 当从机接收完数据后, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低, 在通过 I2C_SR[NACK]设置 ACK/NACK 后, 复位 I2C_SR[STR]释放 SCL 并发送 ACK/NACK, 如果收到了新数据, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
7. RESTART 功能: 当从机在 busy 状态中接收到 START 信号, 则中止当前工作, 等待接收地址。

8.2.3 I2C 中断源

I2C 的中断源有:

1. I2C_SR[STR] = 1 时, 该中断源在主机和从机模式下都有效
2. I2C_SR[I2CSTP] = 1 时, 该中断源只在从机模式下有效

如果 I2C 中断使能位 I2C_CR[I2CIE]为 1, 那么 I2C 会产生中断请求。

8.3 I2C 寄存器

8.3.1 I2C_CR (0x4028)

表 8-1 I2C_CR (0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV			I2CSPD1	I2CSPD0	I2CIE
类型	R/W	R/W	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
[7]	I2CEN	I2C 使能 0: 禁止 I2C 1: 使能 I2C, 相应 GPIO 切换为 I2C 模式, OPEN DRAIN 输出。I2C 上拉是否打开由其 IO 的 Pull-up 设置决定						
[6]	I2CMS	主/从机模式选择 0: 从机模式 1: 主机模式						
[5:3]	RSV	保留						
[2:1]	I2CSPD	I2C 速度配置, 仅对主机模式下有效 00: 100kHz 传输速率 01: 400kHz 传输速率 10: 1MHz 传输速率 11: 不支持, 保留						
[0]	I2CIE	中断控制 0: 禁止 I2C 进入中断 1: 允许 I2C 进入中断, 中断请求由 I2C_SR.I2CIF 产生						

8.3.2 I2C_ID (0x4029)

表 8-2 I2C_ID (0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
[7:1]	I2CADD	I2C 地址						
[0]	GC	广播模式, 只在从机模式下有效。 0: 不支持广播呼叫 1: 支持广播呼叫, 即 0x00 地址也会响应						

8.3.3 I2C_DR (0x402A)

表 8-3 I2C_DR (0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	I2C_DR	I2C 数据寄存器						

8.3.4 I2C_SR (0x402B)

表 8-4 I2C_SR (0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	R	R/W	R/W	R/W0	R/W	R
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
7	I2CBSY	I2C 忙状态标志 当 I2CEN 为 0 时，BUSY 自动为 0。 主机模式： 发送 START 成功后，硬件置 '1'，发送 STOP 成功后，硬件清 '0'。 从机模式： 收到 START 加地址匹配成功后，硬件置 '1'，收到 STOP 后，硬件清 '0'						
6	DMOD	I2C 读或写标志 主机模式： 0：写模式（主机端发数据，从机端收数据） 1：读模式（主机端收数据，从机端发数据） 在主机模式，DMOD 在如下情况才能被有效修改： 1. I2CSTA 位为 1 2. 往 I2CSTA 位写 1 的同时改变 DMOD 从机模式为只读： 0：写模式（主机端发数据，从机端收数据） 1：读模式（主机端收数据，从机端发数据）						
5	RSV	保留						
4	I2CSTA	主机模式： 软件置 '1'，硬件等 SCL、SDA 全为高后开始发送 START 和地址字节，当发送 START 和地址字节后硬件自动清 '0'。在发送或者接收数据的过程中，禁止 I2CSTA 写入，若要发送 RESTART，则需要在数据发送或接收完毕后置 I2CSTA 为 '1'。 I2C_CR[I2CEN]=0 时，自动清零。 0：非 START 和地址字节						

		<p>1: 发送 START 或 RESTART 和地址字节</p> <p>从机模式:</p> <p>硬件收到 START 且地址字节匹配后置 '1', 软件写 0 清 '0'</p> <p>如果从收到 START 但地址不匹配, I2CSTA 不会置 '1', 且后续所有事件会被忽略, 直到收到下一个 START 事件。</p> <p>从机模式下, I2CSTA 和 I2CSTP 决定当前 I2C 数据情况:</p> <table border="1" data-bbox="424 443 1452 656"> <thead> <tr> <th>START</th> <th>STOP</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>当前发送/接收的是数据字节</td> </tr> <tr> <td>0</td> <td>1</td> <td>当前收到的是 STOP</td> </tr> <tr> <td>1</td> <td>0</td> <td>当前收到的是 START + 地址字节</td> </tr> <tr> <td>1</td> <td>1</td> <td>当前先收到的是 STOP, 然后收到 START + 地址字节</td> </tr> </tbody> </table> <p>注: 当 I2CEN 为 '0' 时, I2CSTA 会被硬件自动清 '0' .</p>	START	STOP	描述	0	0	当前发送/接收的是数据字节	0	1	当前收到的是 STOP	1	0	当前收到的是 START + 地址字节	1	1	当前先收到的是 STOP, 然后收到 START + 地址字节
START	STOP	描述															
0	0	当前发送/接收的是数据字节															
0	1	当前收到的是 STOP															
1	0	当前收到的是 START + 地址字节															
1	1	当前先收到的是 STOP, 然后收到 START + 地址字节															
3	I2CSTP	<p>主机模式:</p> <p>在 I2CBSY 为 '1' 时, 软件才能有效写 '1', 接着硬件开始发送 STOP, 当发送完 STOP 后硬件自动清 '0'; 如果 I2CSTA 和 I2CSTP 同时写 '1', 且 I2CBSY 为 '1', 则 I2C 先发送 STOP, 发送完 STOP 后再发 START 和地址字节, START 和地址字节发送完毕后 STR 硬件置 1. 在发送或者接收数据的过程中, 禁止 I2CSTP 写入, 直至数据传输完毕。当 I2C_CR[I2CEN]=0 时, 自动清零。</p> <p>0: 不发送 STOP</p> <p>1: 发送 STOP</p> <p>从机模式:</p> <p>硬件收到 STOP 后置 '1', 软件写 0 清 '0'</p> <p>状态标志参考表 8 5</p> <p>注: 当 I2CEN 为 '0' 时, I2CSTP 会被硬件自动清 '0' .</p>															
2	STR	<p>I2C 事件完成指示。</p> <p>硬件置 '1', 软件写 0 清 '0'; 当 I2CEN 为 '0' 时, STR 会被硬件自动清 '0'。</p> <p>主机模式:</p> <p>当硬件发送完 START 加地址字节或 DATA 字节, STR 硬件置 '1', 同时 SCL 会被拉低, 直至 STR 被清 '0' 才释放 SCL。</p> <p>如果 I2CSTA 和 I2CSTP 同为 '1', 则当硬件发送完 STOP、START 加地址字节后, STR 才会置 '1'。</p> <p>从机模式:</p> <p>当硬件接收完 START 加地址匹配或 DATA 字节后, STR 硬件置 '1', 同时 SCL 会被拉低, 直至 STR 被清 '0'。</p>															
1	NACK	<p>I2C 每发送或接收完一字节后第 9 位 (即响应位) 的状况。I2CEN=0, 自动清零。</p> <p>0: ACK</p> <p>1: NACK</p> <p>主机读模式 (I2CMS=1, DMOD=1), 数据字节的响应位; 从机写模式 (I2CMS=0, DMOD=0), 数据字节的响应位。I2C 收完数据的第 8bit 后将 SCL 下拉</p> <p>0: 第 9 位发送 ACK</p> <p>1: 第 9 位发送 NACK</p> <p>主机写模式 (I2CMS=1, DMOD=0), 地址或数据字节的响应位; 主机读模式 (I2CMS=1, DMOD=1), 地址字节的响应位; 从机读模式 (I2CMS=0, DMOD=1), 数据字节的响应位:</p>															

		<p>0: 第 9 位收到的是 ACK 1: 第 9 位收到的是 NACK</p> <p>注: 无论 I2C 是主机模式还是从机模式, 如果是 I2C 发送响应位, I2C 的 STR 是在字节的第 8 位接收完后置 '1', 同时 SCL 下拉为 '0', NACK 位的值是表示即将发送的第 9 位; 如果是 I2C 接收响应位, I2C 的 STR 是在字节的第 9 位接收完后置 '1', 同时 SCL 下拉为 '0', NACK 位的值是表示当前收到的第 9 位</p>
0	I2CIF	<p>I2C 中断请求标志位, 清除 I2CIF 将允许 I2C 继续传输数据。</p> <p>0: 无 I2C 中断请求 1: 有 I2C 中断请求</p> <p>主机模式: 当 STR 为 '1' 时, I2CIF 为 '1', 否则为 '0'。</p> <p>从机模式: 当 I2CSTP 为 '1' 或者 STR 为 '1' 时, I2CIF 为 '1', 否则为 '0'。</p>

9 UART(Universal Asynchronous Receiver / Transmitter)

9.1 简介

UART 提供了一个灵活方便的串行数据交换接口，数据帧可以通过全双工或者半双工方式进行传输。提供了波特率可编程配置，能产生系统所需要的发送和接收数据的特定频率。

UART 支持 DMA 功能传输数据，以实现高速率的数据通信。

9.2 UART 操作说明

9.2.1 模式 0

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据 (UT_DR)、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 RXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

9.2.2 模式 1

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据 (UT_DR)、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 TXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

9.2.3 模式 2

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据 (UT_DR+ UT_CR[RB8]/ UT_CR[TB8])、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD

将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

9.2.4 模式 3

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据（UT_DR+ UT_CR[RB8]/ UT_CR[TB8]）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

9.2.5 UART 中断源

如果 UART 中断被允许（IE 寄存器的 ES0=1），在下述 2 个标志位被置 1 时将产生中断。

注意：这 2 个标志位都必须用软件清 0。

在 UART 发送完 1 组数据（模式 0，1 为 8bit；模式 2，3 为 9bit），发送完成中断标志 TI 硬件置 1

在 UART 接收完 1 组数据和 STOP 停止位后，发送完成中断标志 RI 硬件置 1

9.3 UART1 寄存器

9.3.1 UT_CR (0x98)

表 9-1 UT_CR (0x98)

位	7	6	5	4	3	2	1	0
名称	MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	MOD	模式控制 00: 模式 0:单线 8-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1) 01: 模式 1:双线 8-bit UART Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1) 10: 模式 2:单线 9-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1) 11: 模式 3:双线 9-bit UART Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1)						
[5]	SM2	0: 单机通讯; 1: 多机通讯;						
[4]	REN	0: 不允许串行输入操作; 1: 允许串行输入, 软件清 0 ;						
[3]	TB8	设置在模式 2 与模式 3 下数据发送的第 9 位, 此位根据实际由软件清 0 或置 1						
[2]	RB8	设置在模式 2 与模式 3 下数据接收的第 9 位,						
[1]	TI	发送完成中断标志, 发送完毕后硬件将此位置 1, 必须由软件清 0						
[0]	RI	接收完成中断标志, 接收完毕后硬件将此位置 1, 必须由软件清 0						

9.3.2 UT_DR (0x99)

表 9-2 UT_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	UT_DR	发送/接收数据						

9.3.3 UT_BAUD (0x9A,0x9B)

表 9-3 UT_BAUDL (0x9A) UT_BAUDH (0x9B)

UT_BAUD (0x9A,0x9B)								
UT_BAUDH (0x9B)								
位	7	6	5	4	3	2	1	0
名称	BAUD_SEL	RSV			UT_BAUDH			
类型	R/W	R			R/W	R/W	R/W	R/W
复位值	0	0			0	0	0	0
UT_BAUDL (0x9A)								
位	7	6	5	4	3	2	1	0
名称	UT_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	BAUD_SEL	倍频使能						
[14:12]	RSV	保留						
[11:0]	UT_BAUD	波特率设置						

10 TIM1

10.1 Timer1 操作说明

Timer1 包含一个 16 位向上计数的基本定时器、一个 16 位向上计数的重载定时器和一个 16 位向上计数的过程定时器，三个定时器的计数源均为内部时钟。Timer1 主要用于单相带 Soft Switch 的方波自动控制或查表的处理。Timer1 具有如下特性：

1. 16 位向上计数的基本定时器用于记录基本定时器两次位置检测或者写入时序之间的时间，即用于 180 度换相时间的计数
2. 16 位向上计数的重载定时器用于计时：位置检测到重载定时器上溢的时间，即用于提前和滞后时间的计数
3. 16 位向上计数的过程定时器用于计时：换相各个阶段切换的时间，即用于 soft switch 时间的计数
4. 2-bit 可编程分频器对两个定时器的计数时钟进行分频
5. 输入滤波和采样
6. 位置检测模块根据输入信号产生位置检测信号
7. 写入时序模块更新输出状态寄存器
8. 4 组状态寄存器控制比较器和输出
9. 中断事件产生
 - a) 基本定时器的上溢中断
 - b) 基本定时器的捕获中断
 - c) 堵转检测中断
 - d) 重载定时器的上溢中断
 - e) 写入时序中断
 - f) 位置检测中断
 - g) 过程匹配检测中断

10.1.1 Timer 计数单元

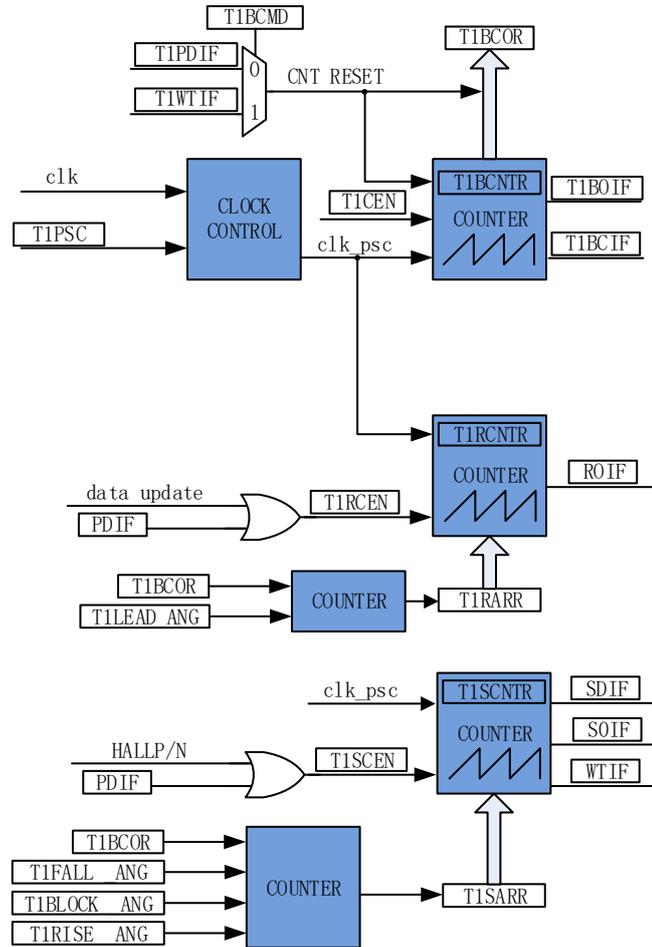


图 10-1 时基单元

Timer1 包含一个分频器，一个 16 位向上计数的基本定时器，一个 16 位向上计数的重载定时器，一个 16 位向上计数的过程定时器。

10.1.1.1 Timer clock 控制器

Timer clock 控制器用于产生基本定时器和重载定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 2 位寄存器 PSC 控制的 4 位计数器，可选择 4 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器和重载定时器都不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / PSC$$

假设 MCU 时钟为 24MHz(41.67ns)

表 10-1 寄存器 PSC 不同值对应的时钟频率

PSC	系数(16进制)	CLK(Hz)	PSC	系数(16进制)	CLK(Hz)
000	0x01	24M	100	0x10	1.5M
001	0x02	12M	101	0x20	750K
010	0x04	6M	110	0x40	375K
011	0x08	3M	111	0x80	187.5K

10.1.1.2 基本定时器

基本定时器包含一个 16 位向上计数的计数器，当 TIM1_CR0 中的 TICEN 为 1 时，计数器开始计数，当计数值 TIM1_BCNT 大于 0xFFFF 时，产生上溢事件，基本定时器上溢中断标记 BOIF 置一。TIM1_CR1 寄存器的 T1BCMD 选择计数器的复位源来自位置检测事件还是写入时序事件，当事件复位信号产生，当前的计数值 TIM1_BCNT 存进 TIM1_BCCR 寄存器，基本定时器匹配中断标记 BCIF 置一，同时 TIM1_BCNT 清零重新开始计数。

当基本计数器选择复位源来自位置检测时间时，即 TIM1_BCOR 的值来源于 HALL 沿时，由 TIM1_CR5 寄存器中的 T1HEES 来决定 TIM1_BCOR 是根据 HALL 双沿、下降沿或者上升沿有效，但值得注意的是，无论如何设置，TIM1_BCOR 都会自动转换成 180° 区间的时间计算；

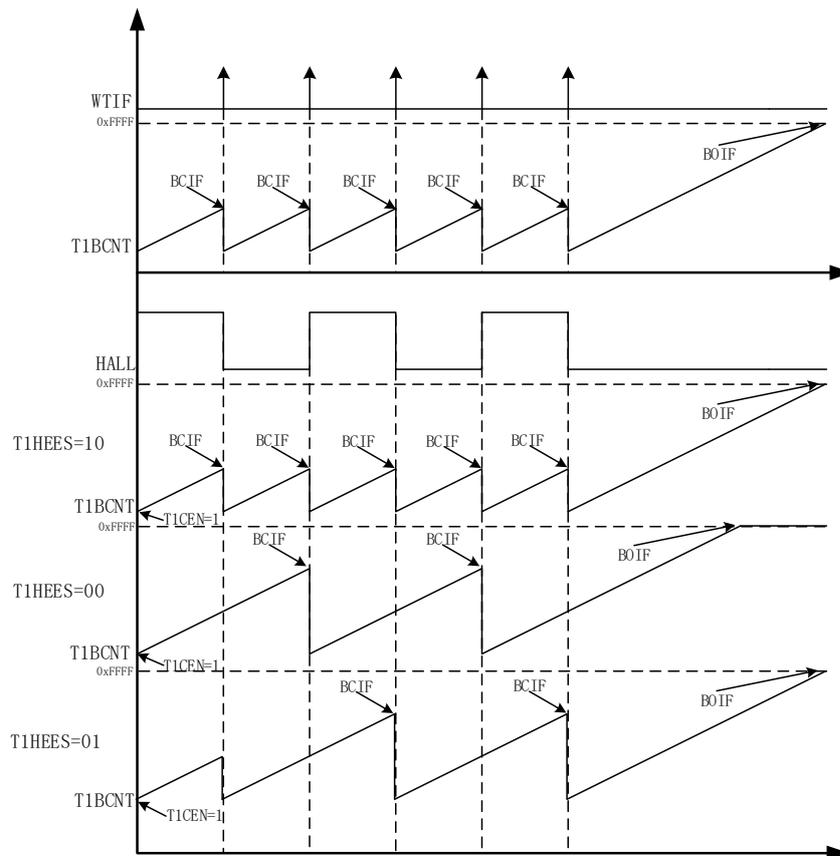


图 10-2 基本定时器计数波形图

10.1.1.3 重载定时器

重载定时器包含一个 16 位向上计数的计数器，当计数值 TIM1_RCNTN 计数到 TIM1_RARR，产生上溢事件，重载定时器上溢中断标记 ROIF 置一，同时由 TIM1_CR0 寄存器中的 T1RCMM 控制手动更新还是自动更新 TIM1_RARR，当选择手动模式时，RCEN 清零，TIM1_RCNTN 清零等待 RCEN 置一后重新开始计数；当选择自动模式时，TIM1_RARR 自动更新，TIM1_RCNTN 复位重新开始计数或等待计数开始；

重载定时器主要用于提前或滞后 HALL 换相时间的计数，提前/滞后的角度由 TIM1_CR4 中的 T1LEAD_ANG 设置，TIM1 会根据输入的角度值，自动更新 TIM1_RARR 中。

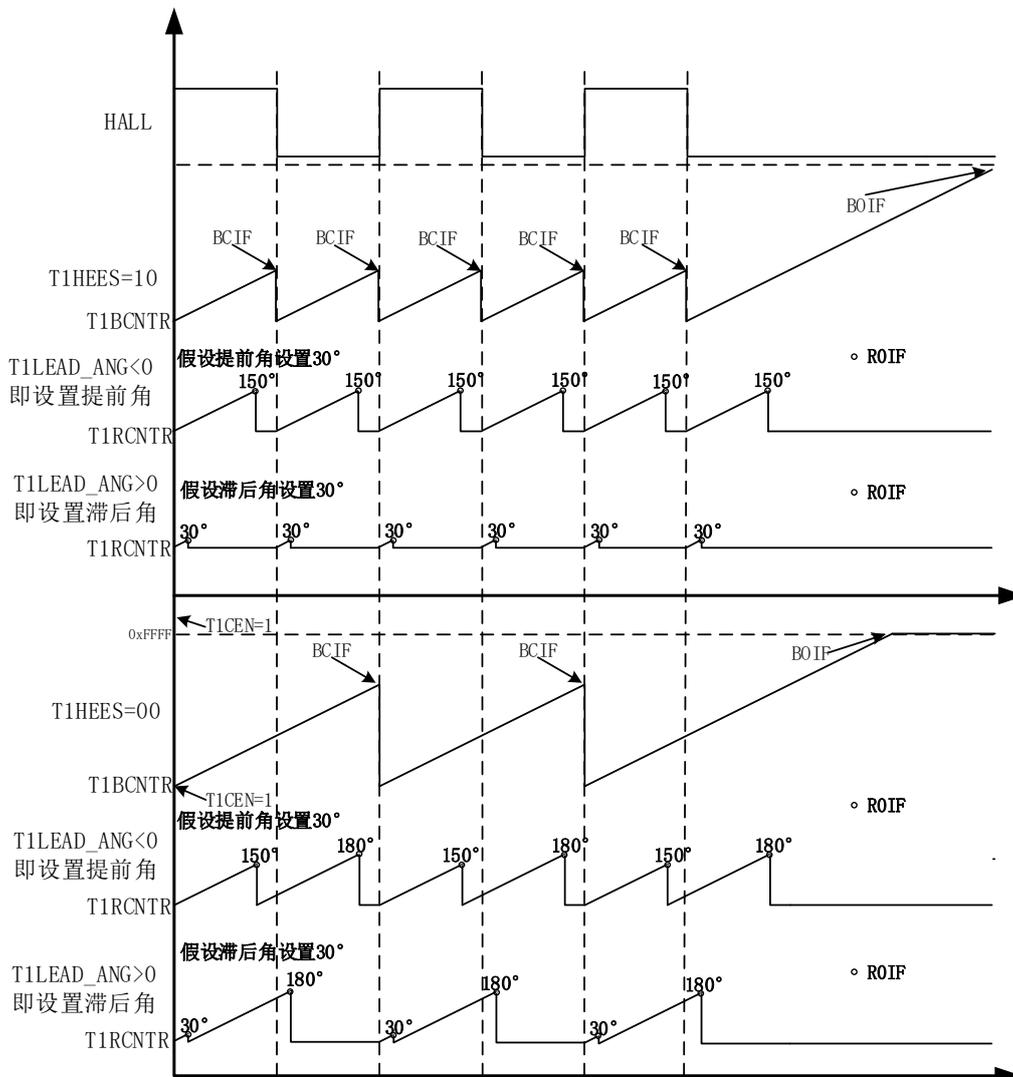


图 10-3 重载定时器计数波形图

10.1.1.4 过程定时器

过程定时器包含一个 16 位向上计数的计数器，当计数值 TIM1_SCNTR 计数到 TIM1_SARR，产生上溢事件，重载定时器上溢中断标记 SOIF 置一，同时由 TIM1_CR0 寄存器中的 T1SCMM 控制手动更新还是自动更新 TIM1_SARR，当选择手动模式时，SCEN 清零，TIM1_SCNTR 清零等待 SCEN 置一后重新开始计数；当选择自动模式时，TIM1_RARR 自动更新，TIM1_RCNTR 复位重新开始计数或等待计数开始；

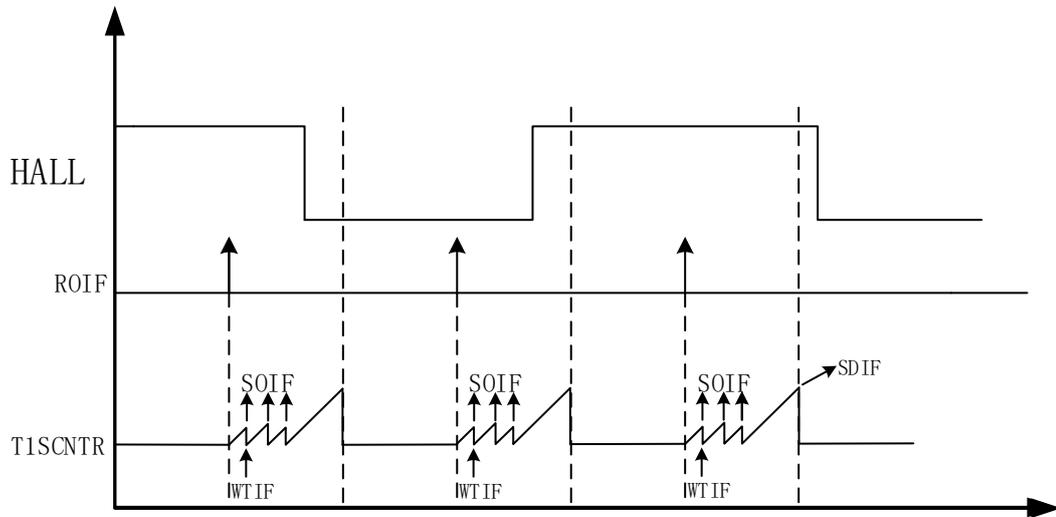


图 10-1 重载定时器计数波形图

过程定时器主要用于 Soft Switch 过程和堵转检测时间的计数，Soft Switch 过程中的下坡、平台、上坡角度由 TIM1_CR1 寄存器中的 T1FALL_ANG、TIM1_CR2 寄存器中的 T1BLOCK_ANG、TIM1_CR3 寄存器中的 T1RISE_ANG 设置，堵转检测时间由 TIM1_CR9 寄存器中的 T1SDSEL 设置，TIM1 会根据输入的角度值，自动更新 TIM1_SARR 中。

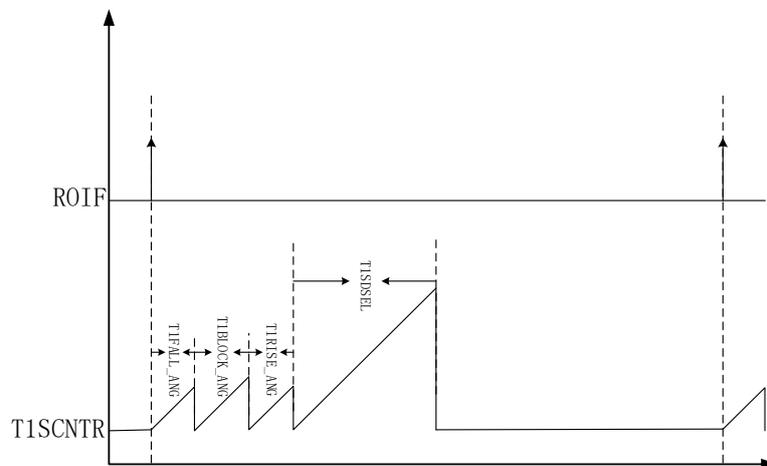


图 10-5 重载定时器计数波形图

10.1.2 输入滤波

HALL 信号通过比较器或者 GPIO 输入后，通过设置设置 TIM1_CR4 寄存器的 T1HALLINM 可选择是否进行噪声滤波。

10.1.2.1 滤波

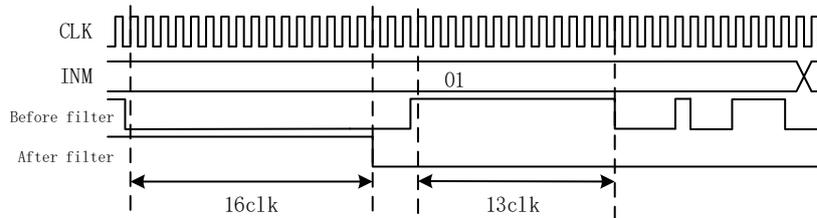


图 10-2 滤波模块时序图

滤波电路根据 TIM1_CR4 寄存器的 T1HALLINM 可选择滤除脉宽为 16/32/64/256 时钟周期的输入噪声。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 16~17/32~33/64~65/256~257 时钟周期。

10.1.3 位置检测事件

位置检测事件根据 TIM1_CR5 寄存器的 T1HEES，当输入 HALL 的有效沿到来，位置检测事件产生，T1HEES 决定输入的有效沿如下。

T1HEES	描述
00	检测到电平变化
01	检测到 HALL 下降沿
10	检测到 HALL 上升沿
11	保留

10.1.4 Timer1 中断

Timer 有 5 个中断请求源：

1. 基本定时器的上溢/匹配中断
2. 重载定时器的上溢中断
3. 过程定时器的上溢中断
4. 写入时序中断
5. 位置检测中断
6. 堵转检测中断

配置 TIM1_IER 对应的中断使能位可以使能对应的中断请求。

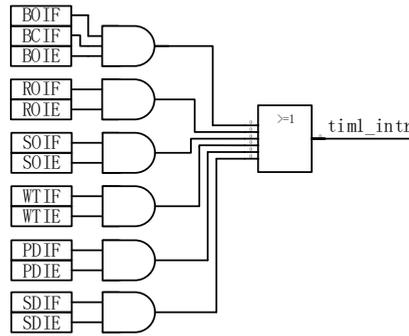


图 10-3 TIMER1 中断源

10.2 Timer1 寄存器

10.2.1 TIM1_CR0 (0xB1)

表 10-1 TIM1_CR0 (0xB1)

位	7	6	5	4	3	2	1	0
名称	RSV	T1ATMD	T1RCMM	T1SCMM	T1CFLT		T1BCMD	T1CEN
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	0	0

字段	名称	描述
[7]	RSV	保留
[6]	T1ATMD	查表模式使能 0: 不使能 1: 使能
[5]	T1RCMM	重载定时器RCNTR手动模式使能 0: 自动模式 1: 手动模式使能
[4]	T1SCMM	过程定时器SCNTR手动模式使能 0: 自动模式 1: 手动模式使能
[3:2]	T1CFLT	换相滤波配置 00: 1个换相时间 01: 2个换相时间平均 10: 4个换相时间平均 11: 8个换相时间平均
[1]	T1BCMD	电机换相信号来源配置 0: Hall沿 1: 写入时序
[0]	T1CEN	基本定时器的计数器使能 0: 禁止计数器 1: 使能计数器

10.2.2 TIM1_CR1 (0xB2)

表 10-2 TIM1_CR1 (0xB2)

位	7	6	5	4	3	2	1	0
名称	T1RCENWE	T1RCEN	T1FALL_ANG					
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1RCENWE	重载定时器RCNT使能写入使能控制（注：T1RCENWE和T1RCEN需要一起写，不能分时写） 0：不允许操作重载定时器使能T1RCEN； 1：运行操作重载定时器使能T1RCEN；
[6]	T1RCEN	重载定时器使能T1RCEN， 0：不使能 1：使能，手动模式使用
[5:0]	T1FALL_ANG	Soft Switch模式下坡角度设置 [0,63]对应[0° ,90°]

10.2.3 TIM1_CR2 (0xB3)

表 10-3 TIM1_CR2 (0xB3)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	T1BLOCK_ANG					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	RSV	保留
[6]	RSV	保留
[5:0]	T1BLOCK_ANG	Soft Switch模式平台角度设置 [0,63]对应[0° ,90°]

10.2.4 TIM1_CR3 (0xB4)

表 10-4 TIM1_CR0 (0xB4)

位	7	6	5	4	3	2	1	0
名称	T1SCENWE	T1SCEN	T1RISE_ANG					
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1SCENWE	过程定时器SCNT使能写入使能控制（注：T1SCENWE和T1SCEN需要一起写，不能分时写） 0：不允许操作重载定时器使能T1SCEN； 1：运行操作重载定时器使能T1SCEN；
[6]	T1SCEN	过程定时器使能T1SCEN， 0：不使能 1：使能，手动模式使用
[5:0]	T1RISE_ANG	Soft Switch模式上坡角度设置 [0,63]对应[0° ,90°]

10.2.5 TIM1_CR4 (0xB5)

表 10-5 TIM1_CR4 (0xB5)

位	7	6	5	4	3	2	1	0
名称	T1LEAD_ANG							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	T1LEAD_ANG	Soft Switch模式提前角设置 [0,127]对应滞后角[0° ,90°) [-128,0)对应提前角[0° ,90°)

10.2.6 TIM1_CR5 (0xB6)

表 10-6 TIM1_CR5 (0xB6)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	T1HALLINM		T1LHMD		T1HEES	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	RSV	保留
[6]	RSV	保留
[5:4]	T1HALLINM	Hall输入滤波配置 00: 16个系统时钟周期 01: 32个系统时钟周期 10: 64个系统时钟周期 11: 256个系统时钟周期
[3:2]	T1LHMD	HALLP/N换相控制使能, 使能后, 如果HALLP/N超前RCNT到来, 输出提前换相 00: HALLP/N提前换相不使能 01: HALLN提前换相使能 10: HALLP提前换相使能 11: HALLP/N提前换相使能
[1:0]	T1HEES	HALL有效沿控制 (电机换相信号来源配置成HALL, 即T1BCMD=0) 00: 上升沿 01: 下降沿 10: 双沿 11: 保留

10.2.7 TIM1_CR6 (0xB7)

表 10-7 TIM1_CR6 (0xB7)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	T1HALLP_REF					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述																																																																																																																																								
[7]	RSV	保留																																																																																																																																								
[6]	RSV	保留																																																																																																																																								
[5:0]	T1HALLP_REF	HALLP比较器正端上移DAC设置																																																																																																																																								
		<table border="1"> <thead> <tr> <th>HALL_ DAC [5:0]</th> <th>输出电压 (mV)</th> </tr> </thead> <tbody> <tr><td>0</td><td>30</td><td>16</td><td>184</td><td>32</td><td>337</td><td>48</td><td>491</td></tr> <tr><td>1</td><td>40</td><td>17</td><td>193</td><td>33</td><td>347</td><td>49</td><td>500</td></tr> <tr><td>2</td><td>49</td><td>18</td><td>203</td><td>34</td><td>356</td><td>50</td><td>510</td></tr> <tr><td>3</td><td>59</td><td>19</td><td>212</td><td>35</td><td>366</td><td>51</td><td>519</td></tr> <tr><td>4</td><td>68</td><td>20</td><td>222</td><td>36</td><td>376</td><td>52</td><td>529</td></tr> <tr><td>5</td><td>78</td><td>21</td><td>232</td><td>37</td><td>385</td><td>53</td><td>539</td></tr> <tr><td>6</td><td>88</td><td>22</td><td>241</td><td>38</td><td>395</td><td>54</td><td>548</td></tr> <tr><td>7</td><td>97</td><td>23</td><td>251</td><td>39</td><td>404</td><td>55</td><td>558</td></tr> <tr><td>8</td><td>107</td><td>24</td><td>260</td><td>40</td><td>414</td><td>56</td><td>567</td></tr> <tr><td>9</td><td>116</td><td>25</td><td>270</td><td>41</td><td>424</td><td>57</td><td>577</td></tr> <tr><td>10</td><td>126</td><td>26</td><td>280</td><td>42</td><td>433</td><td>58</td><td>596</td></tr> <tr><td>11</td><td>136</td><td>27</td><td>289</td><td>43</td><td>443</td><td>59</td><td>615</td></tr> <tr><td>12</td><td>145</td><td>28</td><td>299</td><td>44</td><td>452</td><td>60</td><td>635</td></tr> <tr><td>13</td><td>155</td><td>29</td><td>308</td><td>45</td><td>462</td><td>61</td><td>654</td></tr> <tr><td>14</td><td>164</td><td>30</td><td>318</td><td>46</td><td>472</td><td>62</td><td>673</td></tr> <tr><td>15</td><td>174</td><td>31</td><td>328</td><td>47</td><td>481</td><td>63</td><td>692</td></tr> </tbody> </table>	HALL_ DAC [5:0]	输出电压 (mV)	HALL_ DAC [5:0]	输出电压 (mV)	HALL_ DAC [5:0]	输出电压 (mV)	HALL_ DAC [5:0]	输出电压 (mV)	0	30	16	184	32	337	48	491	1	40	17	193	33	347	49	500	2	49	18	203	34	356	50	510	3	59	19	212	35	366	51	519	4	68	20	222	36	376	52	529	5	78	21	232	37	385	53	539	6	88	22	241	38	395	54	548	7	97	23	251	39	404	55	558	8	107	24	260	40	414	56	567	9	116	25	270	41	424	57	577	10	126	26	280	42	433	58	596	11	136	27	289	43	443	59	615	12	145	28	299	44	452	60	635	13	155	29	308	45	462	61	654	14	164	30	318	46	472	62	673	15	174	31	328	47	481	63	692
		HALL_ DAC [5:0]	输出电压 (mV)	HALL_ DAC [5:0]	输出电压 (mV)	HALL_ DAC [5:0]	输出电压 (mV)	HALL_ DAC [5:0]	输出电压 (mV)																																																																																																																																	
		0	30	16	184	32	337	48	491																																																																																																																																	
		1	40	17	193	33	347	49	500																																																																																																																																	
		2	49	18	203	34	356	50	510																																																																																																																																	
		3	59	19	212	35	366	51	519																																																																																																																																	
		4	68	20	222	36	376	52	529																																																																																																																																	
		5	78	21	232	37	385	53	539																																																																																																																																	
		6	88	22	241	38	395	54	548																																																																																																																																	
		7	97	23	251	39	404	55	558																																																																																																																																	
		8	107	24	260	40	414	56	567																																																																																																																																	
		9	116	25	270	41	424	57	577																																																																																																																																	
		10	126	26	280	42	433	58	596																																																																																																																																	
		11	136	27	289	43	443	59	615																																																																																																																																	
		12	145	28	299	44	452	60	635																																																																																																																																	
13	155	29	308	45	462	61	654																																																																																																																																			
14	164	30	318	46	472	62	673																																																																																																																																			
15	174	31	328	47	481	63	692																																																																																																																																			

10.2.8 TIM1_CR7 (0xB8)

表 10-8 TIM1_CR7 (0xB8)

位	7	6	5	4	3	2	1	0
名称	RSV		T1HALLN_REF					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	RSV	保留
[5:0]	T1HALLN_REF	HALLN比较器正端下移DAC设置，具体数值参考T1HALLP_REF

10.2.9 TIM1_CR8 (0xC1)

表 10-9 TIM1_CR8 (0xC1)

位	7	6	5	4	3	2	1	0
名称	T1HALLIN	T1BEMFIN	T1HALLPIN	T1HALLNIN	RSV	RSV	T1CST	
类型	R	R	R	R	R	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1HALLIN	Hall滤波结果 0: HALL滤波后输入为低 1: HALL滤波后输入为高
[6]	T1BEMFIN	BEMF比较器CMP0滤波结果 0: BEMF滤波后输入为低 1: BEMF滤波后输入为高
[5]	T1HALLPIN	HALLP滤波结果 0: HALLP滤波后输入为低 1: HALLP滤波后输入为高
[4]	T1HALLNIN	HALLN滤波结果 0: HALLN滤波后输入为低 1: HALLN滤波后输入为高
[3]	RSV	保留
[2]	RSV	保留
[1:0]	T1CST	TIM1 输出状态机状态控制 0: 空闲输出 1: 刹车输出 2、3: 自由赋值状态, 自动模式下自动循环

10.2.10 TIM1_CR9 (0xDC)

表 10-10 TIM1_CR9 (0xDC)

位	7	6	5	4	3	2	1	0
名称	T1BSCS		T1SDSEL		RSV		RSV	
类型	R	R	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	T1BSCS	换相过程标志 00: 非换相状态 01: Soft Switch下坡 10: Soft Switch平台 11: Soft Switch上坡
[5:4]	T1SDSEL	TIM1堵转检测中断触发角度（上坡完成开始计数）设置 当在中断触发之前，对应HALL沿未到来，则触发TIM1堵转检测中断 00: 0° 01: 45° 10: 90° 11: 135°
[3:2]	RSV	保留
[1:0]	RSV	保留

10.2.11 TIM1_CR10 (0xDD)

表 10-11 TIM1_CR10 (0xDD)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	RSV	RSV	RSV	T1PSC		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	RSV	保留
[2:0]	T1PSC	TIM1时钟分频设置： 000:0x1 (24MHz) 001:0x2 (12MHz) 010:0x4 (6MHz) 011:0x8 (3MHz) 100:0x10 (1.5MHz) 101:0x20 (750KHz) 110:0x40 (375KHz) 111:0x40 (375KHz) 11X: 1/64分 频，TIM时钟375K

10.2.12 TIM1_IRE (0xD1)

表 10-13 TIM1_IRE (0xD1)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	T1BOCIE	T1SDIE	T1ROIE	T1WTIE	T1PDIE	T1SOIE
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	RSV	保留
[6]	RSV	保留
[5]	T1BOCIE	TIM1基本定时器上溢和匹配中断使能 0: 不使能 1: 使能
[4]	T1SDIE	Soft Switch模式TIM1堵转检测中断使能 0: 不使能 1: 使能 查表模式角度配置 0: 180°查表 1: 360°查表
[3]	T1ROIE	TIM1重载定时器上溢中断使能 0: 不使能 1: 使能
[2]	T1WTIE	TIM1 写入时序中断使能 0: 不使能 1: 使能
[1]	T1PDIE	TIM1位置检测中断使能 0: 不使能 1: 使能
[0]	T1SOIE	TIM1 Soft Switch 换相过程中断使能 0: 不使能 1: 使能

10.2.13 TIM1_SR (0xD4)

表 10-13 TIM1_SR (0xD4)

位	7	6	5	4	3	2	1	0
名称	RSV	T1BOIF	T1BCIF	T1SDIF	T1ROIF	T1WTIF	T1PDIF	T1SOIF
类型	R	R/W0						
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	RSV	保留
[6]	T1BOIF	TIM1基本计数器TIBCNT上溢中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生
[5]	T1BCIF	TIM1基本计数器计数值T1BCOR匹配中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生
[4]	T1SDIF	TIM1堵转检测中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生
[3]	T1ROIF	TIM1重载定时器上溢中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生
[2]	T1WTIF	TIM1写入时序中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生
[1]	T1PDIF	TIM1位置检测中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生
[0]	T1SOIF	TIM1 Soft Switch 换相过程匹配中断标志（注：硬件置一，软件写0清零，写1无效） 0：无事件发生 1：事件发生

10.2.14 TIM1_DBR2 (0xBA)

表 10-14 TIM1_DBR2 (0xBA)

位	7	6	5	4	3	2	1	0
名称	T1VHP	T1VLP	T1UHP	T1ULP	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1VHP	TIM1 输出状态 2 V 相上桥输出极性控制 0: 正常输出 1: 反向互补输出
[6]	T1VLP	TIM1 输出状态 2 V 相下桥输出极性控制 0: 正常输出 1: 反向互补输出
[5]	T1UHP	TIM1 输出状态 2 U 相上桥输出极性控制 0: 正常输出 1: 反向互补输出
[4]	T1ULP	TIM1 输出状态 2 U 相下桥输出极性控制 0: 正常输出 1: 反向互补输出
[3]	T1VHE	TIM1 输出状态 2 V 相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	TIM1 输出状态 2 V 相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	TIM1 输出状态 2 U 相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	TIM1 输出状态 2 U 相下桥输出使能 0: 不使能 1: 使能

10.2.15 TIM1_DBR3 (0xBB)

表 10-15 TIM1_DBR3 (0xBB)

位	7	6	5	4	3	2	1	0
名称	T1VHP	T1VLP	T1UHP	T1ULP	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1VHP	TIM1 输出状态 3 V相上桥输出极性控制 0: 正常输出 1: 反向互补输出
[6]	T1VLP	TIM1 输出状态 3 V相下桥输出极性控制 0: 正常输出 1: 反向互补输出
[5]	T1UHP	TIM1 输出状态 3 U相上桥输出极性控制 0: 正常输出 1: 反向互补输出
[4]	T1ULP	TIM1 输出状态 3 U相下桥输出极性控制 0: 正常输出 1: 反向互补输出
[3]	T1VHE	TIM1 输出状态 3 V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	TIM1 输出状态 3 V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	TIM1 输出状态 3 U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	TIM1 输出状态 3 U相下桥输出使能 0: 不使能 1: 使能

10.2.16 TIM1_DBRB (0xDE)

表 10-16 TIM1_DBRB (0xDE)

位	7	6	5	4	3	2	1	0
名称	T1VHP3	T1VLP3	T1UHP3	T1ULP3	T1VHP2	T1VLP2	T1UHP2	T1ULP2
类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1C3VHP	TIM1 输出状态 3 Soft Switch 平台 V相上桥输出极性控制 0: 正常空闲输出 1: 导通输出
[6]	T1C3VLP	TIM1 输出状态 3 Soft Switch 平台 V相下桥输出极性控制 0: 正常空闲输出 1: 导通输出
[5]	T1C3UHP	TIM1 输出状态 3 Soft Switch 平台 U相上桥输出极性控制 0: 正常空闲输出 1: 导通输出
[4]	T1C3ULP	TIM1 输出状态 3 Soft Switch 平台 U相下桥输出极性控制 0: 正常空闲输出 1: 导通输出
[3]	T1C2VHP	TIM1 输出状态 2 Soft Switch 平台 V相上桥输出极性控制 0: 正常空闲输出 1: 导通输出
[2]	T1C2VLP	TIM1 输出状态 2 Soft Switch 平台 V相下桥输出极性控制 0: 正常空闲输出 1: 导通输出
[1]	T1C2UHP	TIM1 输出状态 2 Soft Switch 平台 U相上桥输出极性控制 0: 正常空闲输出 1: 导通输出
[0]	T1C2ULP	TIM1 输出状态 2 Soft Switch 平台 U相下桥输出极性控制 0: 正常空闲输出 1: 导通输出

10.2.17 TIM1_BCNT (0xD2、0xD3)

表 10-17 TIM1_BCNT (0xD2、0xD3)

TIM1_BCNT H(0xD3)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCNT H							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCNT L(0xD2)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCNT L							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCNT	重载定时器的计数值，用于HALL有效沿到有效沿时间的计数

10.2.18 TIM1_BCOR (0xC2、0xC3)

表 10-18 TIM1_BCOR (0xC2、0xC3)

TIM1_BCOR H(0xC3)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCOR H							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCOR L(0xC2)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCOR L							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCOR	捕获基本定时器基准值 TIM1_BCCR 计算滤波后的值，即 180 度基准值

10.2.19 TIM1__RCNTR (0xBC、0xBD)

表 10-19 TIM1__RCNTR (0xBC、0xBD)

TIM1__RCNTRH(0xBD)								
位	7	6	5	4	3	2	1	0
名称	TIM1__RCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__RCNTRL (0xBC)								
位	7	6	5	4	3	2	1	0
名称	TIM1__RCNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__RCNTRL	重载定时器的计数值

10.2.20 TIM1__RARR (0xBE、0xBF)

表 10-20 TIM1__RARR (0xBE、0xBF)

TIM1__BARRH(0xBF)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__BARRL (0xBE)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__BARR	重载定时器自动重载值，用于超前/之后时间的计数

10.2.21 TIM1__SCNTR (0xC4、0xC5)

表 10-21 TIM1__SCNTR (0xC4、0xC5)

TIM1__BSCNTRH(0xC5)								
位	7	6	5	4	3	2	1	0
名称	TIM1__SCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__SCNTRL (0xC4)								
位	7	6	5	4	3	2	1	0
名称	TIM1__SCNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__SCNTR	过程定时器计数值 Soft Switch 模式 用于下坡、平台、上坡阶段的计数值 查表模式 角度计数值

10.2.22 TIM1__SARR (0xC6、0xC7)

表 10-22 TIM1__SARR (0xC6、0xC7)

TIM1__SARRH(0xC7)								
位	7	6	5	4	3	2	1	0
名称	TIM1__SARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__SARRL (0xC6)								
位	7	6	5	4	3	2	1	0
名称	TIM1__SARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__SARR	过程定时器自动重载值 Soft Switch 模式 用于下坡、平台、上坡阶段的自动重载值 查表模式 角度重载值，查表模式需手动更新

10.2.23 TIM1__FPWMDDR (0xCC、0xCD)

表 10-23 TIM1__FPWMDDR (0xCC、0xCD)

TIM1__FPWMDDR(0xCD)								
位	7	6	5	4	3	2	1	0
名称	TIM1__FPWMDDRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__FPWMDDRL (0xCC)								
位	7	6	5	4	3	2	1	0
名称	TIM1__FPWMDDRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__FPWMDDR	Soft Switch 模式有效 下坡步进值设置，控制下坡速率

10.2.24 TIM1__PWMDR (0xCA、0xCB)

表 10-24 TIM1__PWMDR (0xCA、0xCB)

TIM1__PWMDRH(0xCB)								
位	7	6	5	4	3	2	1	0
名称	TIM1__PWMDRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__PWMDRL (0xCA)								
位	7	6	5	4	3	2	1	0
名称	TIM1__PWMDRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__PWMDR	Soft Switch 模式有效 PWM 输出 (注: 包括 Soft Switch 阶段)

10.2.25 TIM1__RPWMDDR (0xCE、0xCF)

表 10-25 TIM1__RPWMDDR (0xCE、0xCF)

TIM1__RPWMDDR(0xCF)								
位	7	6	5	4	3	2	1	0
名称	TIM1__RPWMDDRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__RPWMDDRL (0xCE)								
位	7	6	5	4	3	2	1	0
名称	TIM1__RPWMDDRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1__RPWMDD	Soft Switch 模式有效 上坡步进值设置，控制下坡速率

11 TIM2

11.1 TIM2 操作说明

TIM2 支持输出和输入 timer 两种模式：

1. 输出模式：产生输出波形（PWM, 单次模式）
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比

TIM2 主要特性包括：

1. 2-bit 可编程分频器对基本计数器的计数时钟进行分频
2. 16 位向上计数的基本计数器，计数时钟源为时钟控制器的输出
3. 输入滤波模块
4. 边沿检测模块
5. 输出模块产生 PWM、单次比较输出
6. ADC 采样触发
7. 中断事件产生

11.1.1 时钟控制器

时钟控制器用于产生基本定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 2 位寄存器 PSC 控制的 8 位计数器，可选择 4 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT}=f_{CK_PSC}/T2PSC$$

表 11-1 寄存器 T2PSC 不同的值对应不同的时钟频率

T2PSC	系数(16进制)	CLK(Hz)
00	0x01	24M
01	0x04	6M
10	0x10	1.5M
11	0x40	375K

11.1.2 TIM2_CNTR 的读写和计数

TIM2_CNTR 计数仅在 T2CEN=1 时进行。软件对 TIM2_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIM2_CNTR 时，先读高字节，硬件不会将此时刻低字节缓存，因此软件需在计数不使能时执行读操作。

11.1.3 输出模式

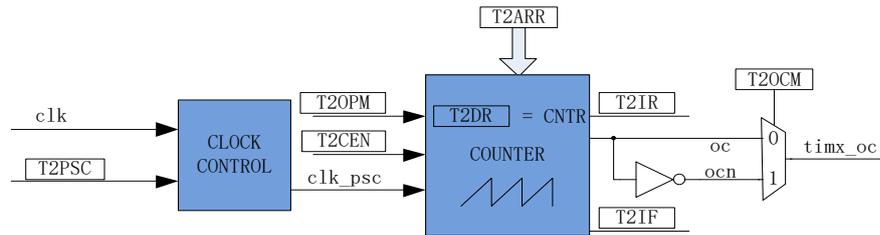


图 11-1 输出模式原理框图

输出模式根据配置 TIM2_CR0 寄存器的 T2_OCM 和比较结果产生输出信号，同时产生相应中断。

11.1.3.1 高/低电平输出模式

配置 TIM2_CR0 寄存器的 T2_OCM=0，TIM2_DR > TIM2_ARR，输出比较信号 TIM2_OC 始终为低电平；配置 TIM2_CR0 寄存器的 T2_OCM = 1，TIM2_DR > TIM2_ARR，输出比较信号 TIM2_OC 始终为高电平；

需要注意的是，只能通过配置 TIM2_DR > TIM2_ARR 能达到长期输出高/低电平的效果。配置 TIM2_DR=0 会有 1 个时钟周期的脉冲。

11.1.3.2 PWM 模式

PWM 模式根据 TIM2_ARR 决定 PWM 周期，TIM2_DR 决定占空比，占空比 = $TIM2_DR / TIM2_ARR \times 100\%$ 。配置 TIM2_CR0 寄存器的 T2_OCM=0，输出根据 TIM2_DR 寄存器和数值 TIM2_CNTR 的比较结果（TIM2_CNTR < TIM2_DR）输出低电平，反之输出高电平。配置 TIM2_CR0 寄存器的 T2_OCM= 1，输出根据 TIM2_DR 寄存器和数值 TIM2_CNTR 的比较结果（TIM2_CNTR < TIM2_DR）输出高电平，反之输出低电平。

11.1.3.3 中断事件

a) 当 TIM2_CNTR = TIM2_DR，产生比较匹配事件，中断标记 TIM2_CR1 寄存器的 T2IR 置一，计数器接着计数；

b) 当 TIM2_CNTR = TIM2_ARR，产生上溢事件，中断标记 TIM2_CR1 寄存器的 T2IF 置一，计数器清零，根据 TIM2_CR0 寄存器的 T2OPM 是否重新计数，T2OPM=1，停止计数；T2OPM=0，重新计数。

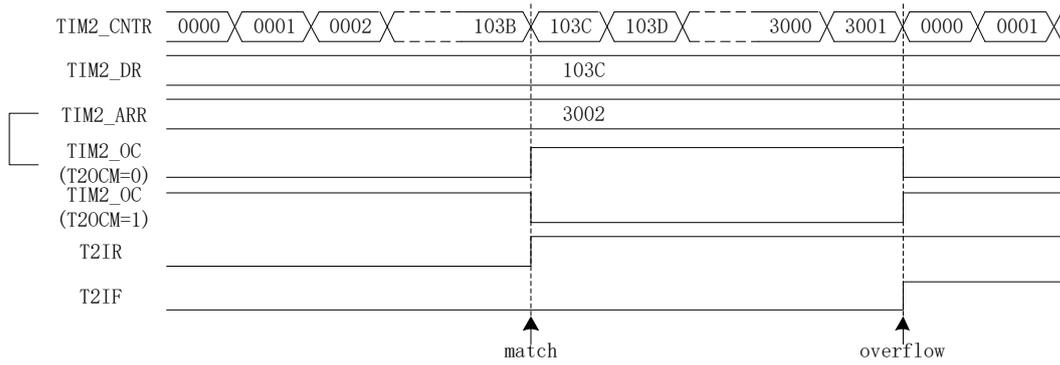


图 11-2 输出模式输出波形

11.1.4 输入信号滤波和边沿检测

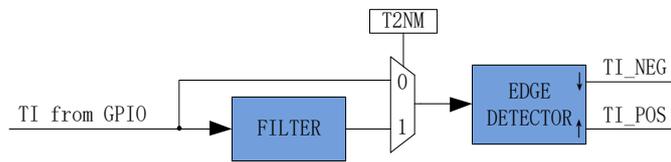


图 11-3 输入信号滤波和边沿检测框图

TIM2 的输入信号由外部 PIN 脚输入，输入可选择是否进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

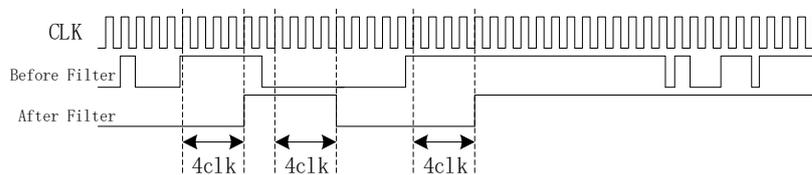


图 11-4 滤波模块时序图

滤波电路可以根据 TIM2_CR1 寄存器的 T2_NM 可以选择滤波脉宽为 4/8/16 时钟周期的输入噪声。使能滤波功能，滤波后的信号比滤波前的信号大概延迟 4/8/16 个时钟周期

11.1.5 输入 timer 模式

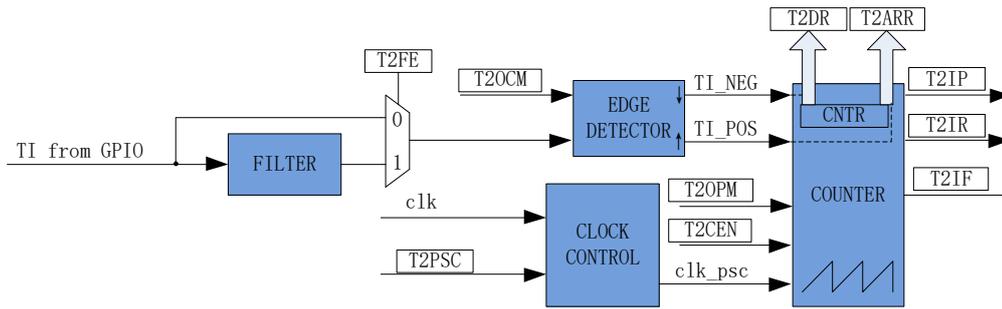


图 11-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号脉宽和一个周期的时长，（根据 T2OCM =0 选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）；T2OCM=1 选择相邻相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽）），分别将计数值 TIM2_CNTR 存在 TIM2_DR 和 TIM2_ARR；输入信号可选择是否滤波；

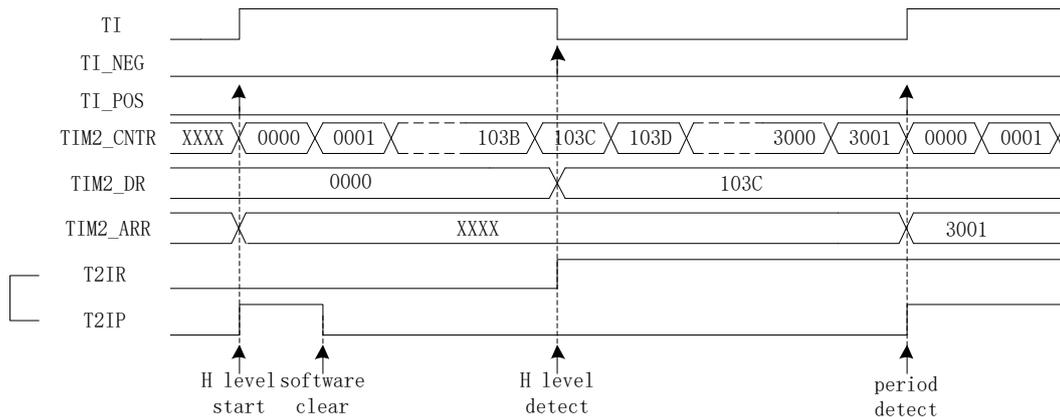


图 11-6 输入 timer 模式(T2OCM=0)时序图

以 T2OCM=0 为例，配置 TIM2_CR1 寄存器的 T2CEN = 1 使能计数器，计数器向上计数；

当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIM2_CNTR 的值存进 TIM2_DR，同时中断标记 TIM2_CR1 寄存器的 T2IR 置一，TIM2_CNTR 接着向上计数；

当检测到输入的第二个上升沿时，当检测到输入的一个 PWM 周期时，此时将 TIM2_CNTR 的值存进 TIM2_ARR，同时中断标记 TIM2_CR1 寄存器的 T2IP 置一，TIM2_CNTR 清零，根据 TIM2_CR0 寄存器的 T2OPM 是否重新计数，T2OPM=1，停止计数；T2OPM=0，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIM2_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIM2_CR1 寄存器的 T2IF 置一，TIM2_CNTR 清零，根据 TIM2_CR0 寄存器的 T2OPM 是否重新计数，T2OPM=1，停止计数；T2OPM=0，重新计数。

11.2 TIM2 寄存器

11.2.1 TIM2_CR0(0xA1)

表 11-2 TIM2_CR0 (0xA1)

位	7	6	5	4	3	2	1	0
名称	RSV	TPSC		TOCM	TIRE	RSV	TOPM	TMOD
类型	R	R/W	R/W	R/W	R	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	TPSC	计数器时钟分频选择 这些位用于对 MCU 时钟进行 N 分频作为基本计数器的计数时钟，假设 MCU 时钟为 24MHz(41.67ns) 00:0x01 (24MHz) 01:0x04 (6MHz) 10:0x10 (1.5MHz) 11:0x40 (375KHz)						
[4]	TOCM	输出模式：比较模式选择 0: TIM2_CNTR < TIM2_DR, 输出 0; TIM2_CNTR ≥ TIM2_DR, 输出 1 1: TIM2_CNTR < TIM2_DR, 输出 1; TIM2_CNTR ≥ TIM2_DR, 输出 0 输入 timer 模式：周期沿选择 0: 相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽） 1: 相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽）						
[3]	TIRE	输出模式：比较匹配中断使能 输入 timer 模式：脉宽检测中断使能 0: 禁止事件中断; 1: 使能事件中断;						
[2]	RSV	保留						
[1]	TOPM	单次模式 下列事件发生 输出模式：计数器上溢事件 输入 timer 模式：PWM 周期检测或计数器上溢事件 0: 在发生更新事件时，计数器不停止; 1: 在发生更新事件时，计数器停止(清除 T2CEN)。						
[0]	TMOD	工作模式选择 0: 输入 timer 模式 1: 输出模式						

11.2.2 TIM2_CR1(0xA9)

表 11-3 TIM2_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	TIR	TIP	TIF	TIPE	TIFE	TINM		TEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	TIR	输出模式：比较匹配标记 当计数器值 TIM2_CNTR 与比较值 TIM2_DR 匹配时该位由硬件置 1。它由软件清 0。 输入 timer 模式：脉宽检测标记 timer 检测到输入脉宽（根据 T2OCM 选择即上升沿到下降沿或者下降沿到上升沿），该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[6]	TIP	输出模式：无 输入 timer 模式：PWM 周期检测标记 timer 检测到输入一个 PWM 周期（根据 T2OCM 选择即上升沿到上升沿或者下降沿到下降沿），该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[5]	TIF	输出模式：计数器上溢标记 当计数器值 TIM2_CNTR 与比较值 TIM2_ARR 匹配时，TIM2_CNTR 清零，该位由硬件置 1。它由软件清 0。 输入 timer 模式：计数器上溢标记 Timer 尚未检测到输入一个 PWM 周期（即上升沿到上升沿），而计数器的值 TIM2_CNTR 累加到 0xFFFF，产生上溢事件，TIM2_CNTR 清零，该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[4]	TIPE	输出模式：无 输入 timer 模式：PWM 周期检测中断使能 0：禁止事件中断； 1：使能事件中断						
[3]	TIFE	输出模式：计数器上溢中断使能 输入 timer 模式：计数器上溢中断使能 0：禁止更新事件中断； 1：使能更新事件中断						
[2:1]	TINM	输入噪声脉宽选择，当噪声的脉宽小于设定值，噪声会被滤除 00：不滤波 01：4 个系统时钟周期 10：8 个系统时钟周期 11：16 个系统时钟周期						

[0]	TEN	基本计数器使能 0: 禁止计数器; 1: 使能计数器
-----	-----	----------------------------------

11.2.3 TIM2_CNTR(0xAB,0xAA)

表 11-4 TIM2_CNTRH (0xAB) TIM2_CNTRL (0xAA)

TIM2__CNTR(0xAB,0xAA)								
TIM2__CNTRH (0xAB)								
位	7	6	5	4	3	2	1	0
名称	TIM2__CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2__CNTRL (0xAA)								
位	7	6	5	4	3	2	1	0
名称	TIM2__CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2__CNTR	基本计数器的计数值						

11.2.4 TIM2_DR(0xAC,0xAD)

表 11-5 TIM2_DRH (0xAD) TIM2_DRL (0xAC)

TIM2__DR(0xAD,0xAC)								
TIM2__DRH (0xAD)								
位	7	6	5	4	3	2	1	0
名称	TIM2__DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2__DRL (0xAC)								
位	7	6	5	4	3	2	1	0
名称	TIM2__DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2__DR	输出模式: 比较匹配值 (软件写), FG 模式参考 FG 输出产生 输入 timer 模式: 检测到输入脉宽 (根据 T2OCM 选择即上升沿到下降沿或者下降沿到上升沿) 的计数值 (硬件写)						

11.2.5 TIM2_ARR(0xAE,0xAF)

表 11-6 TIM2_ARRH (0xAF) TIM2_ARRL (0xAE)

TIM2__ARR(0xAE,0xAF)								
TIM2__ARRH (0xAF)								
位	7	6	5	4	3	2	1	0
名称	TIM2__ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2__ARRL (0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2__ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2__ARR	输出模式：重载值（软件写），FG 模式参考 FG 输出产生 输入 timer 模式：检测到一个 PWM 周期（根据 T2OCM 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）						

12 TIM3

12.1 TIM3 操作说明

TIM3 支持输出和输入 timer 两种模式：

1. 输出模式：产生输出波形（PWM, 单次模式）
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比

TIM3 主要特性包括：

1. 2-bit 可编程分频器对基本计数器的计数时钟进行分频
2. 16 位向上计数的基本计数器，计数时钟源为时钟控制器的输出
3. 输入滤波模块
4. 边沿检测模块
5. 输出模块产生 PWM、单次比较输出
6. 中断事件产生

12.1.1 时钟控制器

时钟控制器用于产生基本定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 2 位寄存器 PSC 控制的 8 位计数器，可选择 4 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / T3PSC$$

表 12-1 寄存器 T3PSC 不同的值对应不同的时钟频率

T2PSC	系数(16进制)	CLK(Hz)
00	0x01	48M
01	0x04	6M
10	0x10	1.5M
11	0x40	375K

12.1.2 TIM3_CNTR 的读写和计数

TIM3_CNTR 计数仅在 T3CEN=1 时进行。软件对 TIM3_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIM3_CNTR 时，先读高字节，硬件不会将此刻低字节缓存，因此软件需在计数不使能时执行读操作。

12.1.3 输出模式

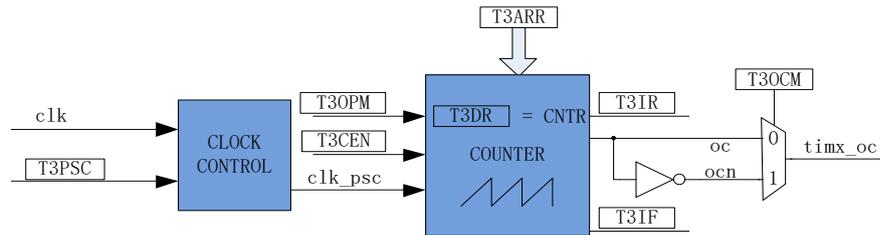


图 12-1 输出模式原理框图

输出模式根据配置 TIM3_CR0 寄存器的 T3_OCM 和比较结果产生输出信号，同时产生相应中断。

12.1.3.1 高/低电平输出模式

配置 TIM3_CR0 寄存器的 T3_OCM=0，TIM3_DR > TIM3_ARR，输出比较信号 TIM3_OC 始终为低电平；配置 TIM3_CR0 寄存器的 T3_OCM = 1，TIM3_DR > TIM3_ARR，输出比较信号 TIM3_OC 始终为高电平；

需要注意的是，只能通过配置 TIM3_DR > TIM3_ARR 能达到长期输出高/低电平的效果。配置 TIM3_DR=0 会有 1 个时钟周期的脉冲。

12.1.3.2 PWM 模式

PWM 模式根据 TIM3_ARR 决定 PWM 周期，TIM3_DR 决定占空比，占空比 = $TIM3_DR / TIM3_ARR \times 100\%$ 。配置 TIM3_CR0 寄存器的 T3_OCM=0，输出根据 TIM3_DR 寄存器和数值 TIM3_CNTR 的比较结果 (TIM3_CNTR < TIM3_DR) 输出低电平，反之输出高电平。配置 TIM3_CR0 寄存器的 T3_OCM=1，输出根据 TIM3_DR 寄存器和数值 TIM3_CNTR 的比较结果 (TIM3_CNTR < TIM3_DR) 输出高电平，反之输出低电平。

12.1.3.3 中断事件

a) 当 TIM3_CNTR = TIM3_DR，产生比较匹配事件，中断标记 TIM3_CR1 寄存器的 T3IR 置一，计数器接着计数；

b) 当 TIM3_CNTR = TIM3_ARR，产生上溢事件，中断标记 TIM3_CR1 寄存器的 T3IF 置一，计数器清零，根据 TIM3_CR0 寄存器的 T3OPM 是否重新计数，T3OPM=1，停止计数；T3OPM=0，重新计数。

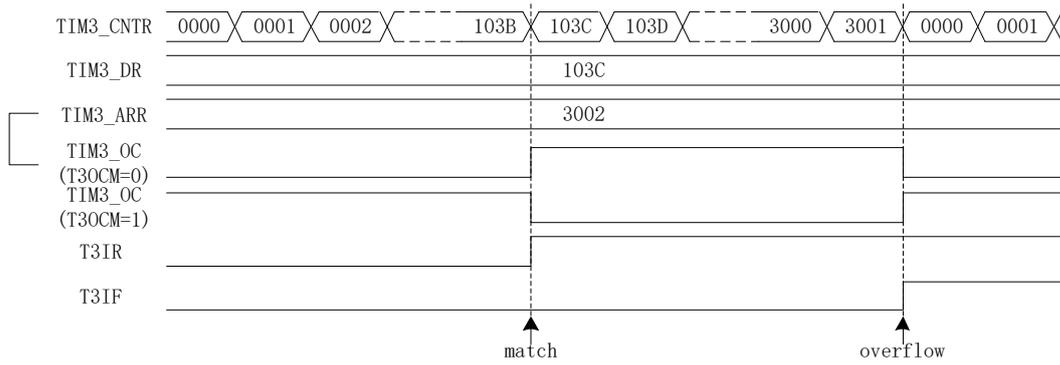


图 12-2 输出模式输出波形

12.1.4 输入信号滤波和边沿检测

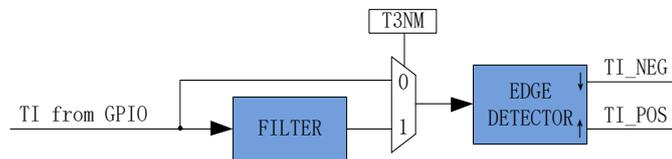


图 12-3 输入信号滤波和边沿检测框图

TIM3 的输入信号由外部 PIN 脚输入，输入可选择是否进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

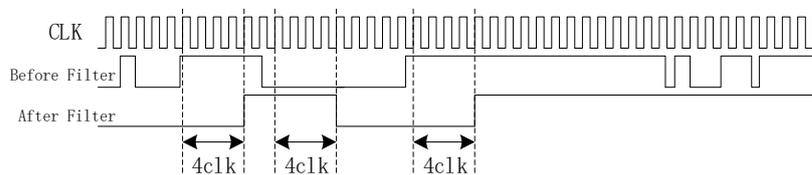


图 12-4 滤波模块时序图

滤波电路可以根据 TIM3_CR1 寄存器的 T3_NM 可以选择滤波脉宽为 4/8/16 时钟周期的输入噪声。使能滤波功能，滤波后的信号比滤波前的信号大概延迟 4/8/16 个时钟周期

12.1.5 输入 timer 模式

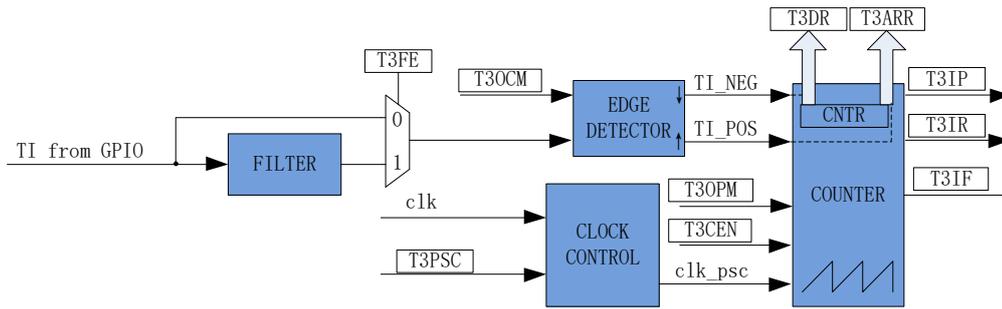


图 12-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号脉宽和一个周期的时长，（根据 T3OCM =0 选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）；T3OCM=1 选择相邻相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽）），分别将计数值 TIM3_CNTR 存在 TIM3_DR 和 TIM3_ARR；输入信号可选择是否滤波；

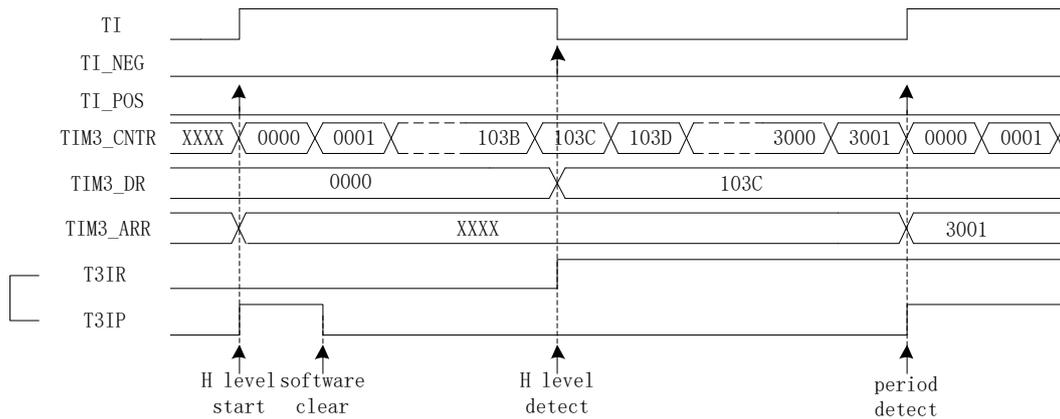


图 12-6 输入 timer 模式(T3OCM=0)时序图

以 T3OCM=0 为例，配置 TIM3_CR1 寄存器的 T3CEN = 1 使能计数器，计数器向上计数；

当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIM3_CNTR 的值存进 TIM3_DR，同时中断标记 TIM3_CR1 寄存器的 T3IR 置一，TIM3_CNTR 接着向上计数；

当检测到输入的第二个上升沿时，当检测到输入的一个 PWM 周期时，此时将 TIM3_CNTR 的值存进 TIM3_ARR，同时中断标记 TIM3_CR1 寄存器的 T3IP 置一，TIM3_CNTR 清零，根据 TIM3_CR0 寄存器的 T3OPM 是否重新计数，T3OPM=1，停止计数；T3OPM=0，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIM3_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIM3_CR1 寄存器的 T3IF 置一，TIM3_CNTR 清零，根据 TIM3_CR0 寄存器的 T3OPM 是否重新计数，T3OPM=1，停止计数；T3OPM=0，重新计数。

12.2 TIM3 寄存器

12.2.1 TIM3_CR0(0x9C)

表 12-2 TIM3_CR0 (0x9C)

位	7	6	5	4	3	2	1	0
名称	RSV	TPSC		TOCM	TIRE	RSV	TOPM	TMOD
类型	R	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	TPSC	计数器时钟分频选择 这些位用于对 MCU 时钟进行 N 分频作为基本计数器的计数时钟 00:0x01 (24MHz) 01:0x04 (6MHz) 10:0x10 (1.5MHz) 11:0x40 (375KHz) 注: TIM3 的输入 timer 模式下, 00 对应的是 48MHz						
[4]	TOCM	输出模式: 比较模式选择 0: TIM3_CNTR < TIM3_DR, 输出 0; TIM3_CNTR ≥ TIM3_DR, 输出 1 1: TIM3_CNTR < TIM3_DR, 输出 1; TIM3_CNTR ≥ TIM3_DR, 输出 0 输入 timer 模式: 周期沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽 (高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽 (低电平脉宽)						
[3]	TIRE	输出模式: 比较匹配中断使能 输入 timer 模式: 脉宽检测中断使能 0: 禁止事件中断; 1: 使能事件中断;						
[2]	RSV	保留						
[1]	TOPM	单次模式 下列事件发生 输出模式: 计数器上溢事件 输入 timer 模式: PWM 周期检测或计数器上溢事件 0: 在发生更新事件时, 计数器不停止; 1: 在发生更新事件时, 计数器停止(清除 T3CEN)。						
[0]	TMOD	工作模式选择 0: 输入 timer 模式 1: 输出模式						

12.2.2 TIM3_CR1(0x9D)

表 12-3 TIM3_CR1 (0x9D)

位	7	6	5	4	3	2	1	0
名称	TIR	TIP	TIF	TIPE	TIFE	TINM		T3CEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	TIR	输出模式：比较匹配标记 当计数器值 TIM3_CNTR 与比较值 TIM3_DR 匹配时该位由硬件置 1。它由软件清 0。 输入 timer 模式：脉宽检测标记 timer 检测到输入脉宽（根据 T3OCM 选择即上升沿到下降沿或者下降沿到上升沿），该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[6]	TIP	输出模式：无 输入 timer 模式：PWM 周期检测标记 timer 检测到输入一个 PWM 周期（根据 T3OCM 选择即上升沿到上升沿或者下降沿到下降沿），该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[5]	TIF	输出模式：计数器上溢标记 当计数器值 TIM3_CNTR 与比较值 TIM3_ARR 匹配时，TIM3_CNTR 清零，该位由硬件置 1。它由软件清 0。 输入 timer 模式：计数器上溢标记 Timer 尚未检测到输入一个 PWM 周期（即上升沿到上升沿），而计数器的值 TIM3_CNTR 累加到 0xFFFF，产生上溢事件，TIM3_CNTR 清零，该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[4]	TIPE	输出模式：无 输入 timer 模式：PWM 周期检测中断使能 0：禁止事件中断； 1：使能事件中断						
[3]	TIFE	输出模式：计数器上溢中断使能 输入 timer 模式：计数器上溢中断使能 0：禁止更新事件中断； 1：使能更新事件中断						
[2:1]	TINM	输入噪声脉宽选择，当噪声的脉宽小于设定值，噪声会被滤除 00：不滤波 01：4 个系统时钟周期 10：8 个系统时钟周期 11：16 个系统时钟周期						

[0]	T3CEN	基本计数器使能 0: 禁止计数器; 1: 使能计数器
-----	-------	----------------------------------

12.2.3 TIM3_CNTR(0xA2,0xA3)

表 12-4 TIM3_CNTRH (0xA3) TIM3_CNTRL (0xA2)

TIM3__CNTR(0xA3,0xA2)								
TIM3__CNTRH (0xA3)								
位	7	6	5	4	3	2	1	0
名称	TIM3__CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM3__CNTRL (0xA2)								
位	7	6	5	4	3	2	1	0
名称	TIM3__CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM3__CNTR	基本计数器的计数值						

12.2.4 TIM3_DR(0xA4,0xA5)

表 12-5 TIM3_DRH (0xA5) TIM3_DRL (0xA4)

TIM3__DR(0xA5,0xA4)								
TIM3__DRH (0xA5)								
位	7	6	5	4	3	2	1	0
名称	TIM3__DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM3__DRL (0xA4)								
位	7	6	5	4	3	2	1	0
名称	TIM3__DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM3__DR	输出模式: 比较匹配值 (软件写), FG 模式参考 FG 输出产生 输入 timer 模式: 检测到输入脉宽 (根据 T3OCM 选择即上升沿到下降沿或者下降沿到上升沿) 的计数值 (硬件写)						

12.2.5 TIM3_ARR(0xA7,0xA6)

表 12-6 TIM3_ARRH (0xA7) TIM3_ARRL (0xA6)

TIM3__ARR(0xA6,0xA7)								
TIM3__ARRH (0xA7)								
位	7	6	5	4	3	2	1	0
名称	TIM3__ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM3__ARRL (0xA6)								
位	7	6	5	4	3	2	1	0
名称	TIM3__ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM3__ARR	输出模式：重载值（软件写），FG 模式参考 FG 输出产生 输入 timer 模式：检测到一个 PWM 周期（根据 T3OCM 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）						

13 TIM4

13.1 TIM4 操作说明

TIM4 支持输出和输入 timer 两种模式：

1. 输出模式：产生输出波形（PWM, 单次模式）
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比

TIM4 主要特性包括：

1. 2-bit 可编程分频器对基本计数器的计数时钟进行分频
2. 16 位向上计数的基本计数器，计数时钟源为时钟控制器的输出
3. 输入滤波模块
4. 边沿检测模块
5. 输出模块产生 PWM、单次比较输出
6. 中断事件产生

13.1.1 时钟控制器

时钟控制器用于产生基本定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 2 位寄存器 PSC 控制的 8 位计数器，可选择 4 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / T4PSC$$

假设 MCU 时钟为 24MHz(41.67ns)

表 13-1 寄存器 T4PSC 不同的值对应不同的时钟频率

T2PSC	系数(16进制)	CLK(Hz)
00	0x01	24M
01	0x04	6M
10	0x10	1.5M
11	0x40	375K

13.1.2 TIM4_CNTR 的读写和计数

TIM4_CNTR 计数仅在 T4CEN=1 时进行。软件对 TIM4_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIM4_CNTR 时，先读高字节，硬件不会将此时刻低字节缓存，因此软件需在计数不使能时执行读操作。

13.1.3 输出模式

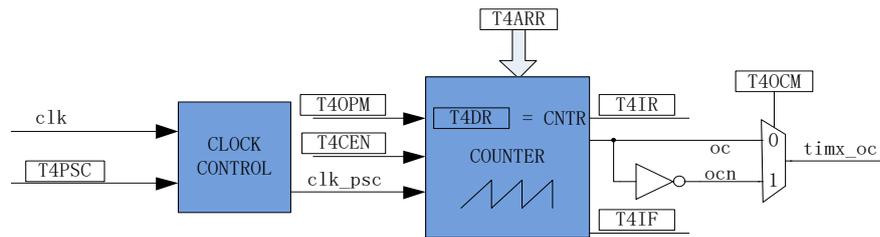


图 13-1 输出模式原理框图

输出模式根据配置 TIM4_CR0 寄存器的 T4_OCM 和比较结果产生输出信号，同时产生相应中断。

13.1.3.1 高/低电平输出模式

配置 TIM4_CR0 寄存器的 T4_OCM=0，TIM4_DR > TIM4_ARR，输出比较信号 TIM4_OC 始终为低电平；配置 TIM4_CR0 寄存器的 T4_OCM = 1，TIM4_DR > TIM4_ARR，输出比较信号 TIM4_OC 始终为高电平；

需要注意的是，只能通过配置 TIM4_DR > TIM4_ARR 能达到长期输出高/低电平的效果。配置 TIM4_DR=0 会有 1 个时钟周期的脉冲。

13.1.3.2 PWM 模式

PWM 模式根据 TIM4_ARR 决定 PWM 周期，TIM4_DR 决定占空比，占空比 = $TIM4_DR / TIM4_ARR \times 100\%$ 。配置 TIM4_CR0 寄存器的 T4_OCM=0，输出根据 TIM4_DR 寄存器和数值 TIM4_CNTR 的比较结果 (TIM4_CNTR < TIM4_DR) 输出低电平，反之输出高电平。配置 TIM4_CR0 寄存器的 T4_OCM=1，输出根据 TIM4_DR 寄存器和数值 TIM4_CNTR 的比较结果 (TIM4_CNTR < TIM4_DR) 输出高电平，反之输出低电平。

13.1.3.3 中断事件

a) 当 TIM4_CNTR = TIM4_DR，产生比较匹配事件，中断标记 TIM4_CR1 寄存器的 T4IR 置一，计数器接着计数；

b) 当 TIM4_CNTR = TIM4_ARR，产生上溢事件，中断标记 TIM4_CR1 寄存器的 T4IF 置一，计数器清零，根据 TIM4_CR0 寄存器的 T4OPM 是否重新计数，T4OPM=1，停止计数；T4OPM=0，重新计数。

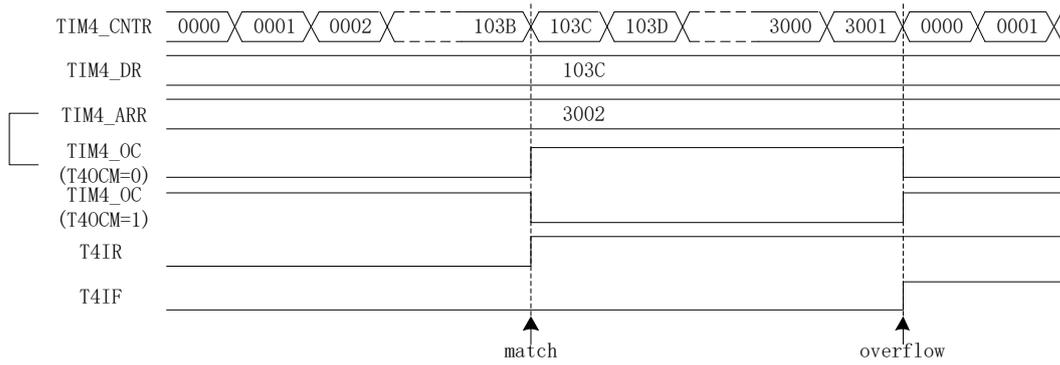


图 13-2 输出模式输出波形

13.1.4 输入信号滤波和边沿检测

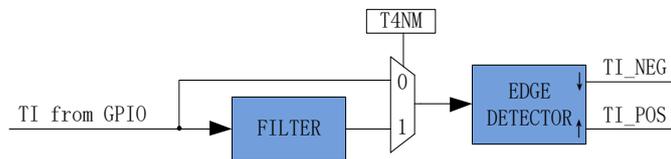


图 13-3 输入信号滤波和边沿检测框图

TIM4 的输入信号由外部 PIN 脚输入，输入可选择是否进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

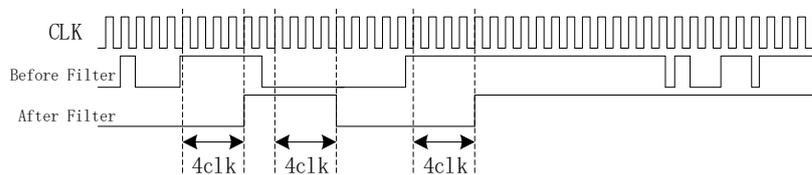


图 13-4 滤波模块时序图

滤波电路可以根据 TIM4_CR1 寄存器的 T4_NM 可以选择滤波脉宽为 4/8/16 时钟周期的输入噪声。使能滤波功能，滤波后的信号比滤波前的信号大概延迟 4/8/16 个时钟周期

13.1.5 输入 timer 模式

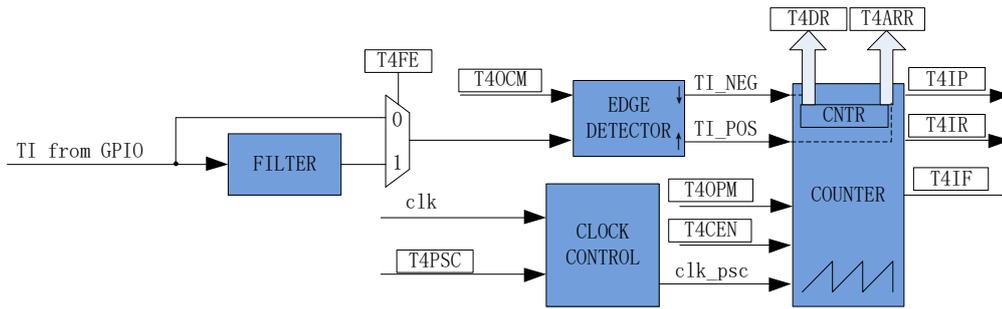


图 13-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号脉宽和一个周期的时长，(根据 T4OCM =0 选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽 (高电平脉宽); T4OCM=1 选择相邻相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽 (低电平脉宽))，分别将计数值 TIM4_CNTR 存在 TIM4_DR 和 TIM4_ARR; 输入信号可选择是否滤波;

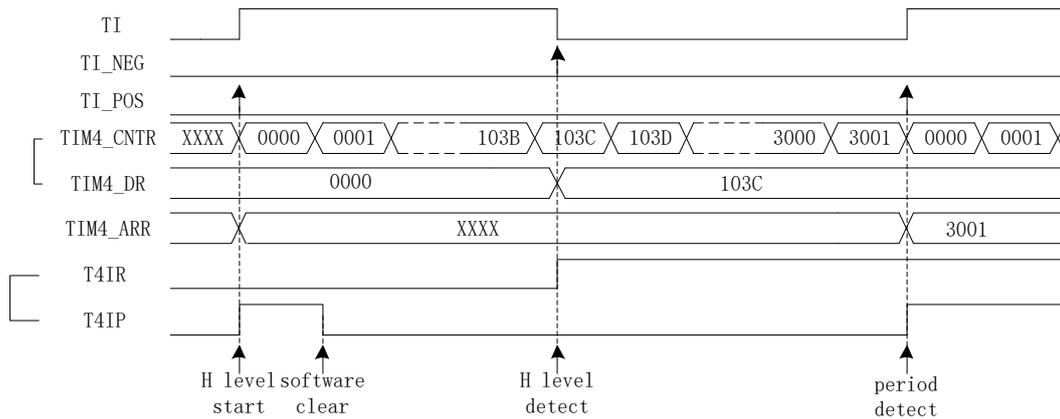


图 13-6 输入 timer 模式(T4OCM=0)时序图

以 T4OCM=0 为例，配置 TIM4_CR1 寄存器的 T4CEN = 1 使能计数器，计数器向上计数;

当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIM4_CNTR 的值存进 TIM4_DR，同时中断标记 TIM4_CR1 寄存器的 T4IR 置一，TIM4_CNTR 接着向上计数;

当检测到输入的第二个上升沿时，当检测到输入的一个 PWM 周期时，此时将 TIM4_CNTR 的值存进 TIM4_ARR，同时中断标记 TIM4_CR1 寄存器的 T4IP 置一，TIM4_CNTR 清零，根据 TIM4_CR0 寄存器的 T4OPM 是否重新计数，T4OPM=1，停止计数; T4OPM=0，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIM4_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIM4_CR1 寄存器的 T4IF 置一，TIM4_CNTR 清零，根据 TIM4_CR0 寄存器的 T4OPM 是否重新计数，T4OPM=1，停止计数; T4OPM=0，重新计数。

13.2 TIM4 寄存器

13.2.1 TIM4_CR0(0x9E)

表 13-2 TIM4_CR0 (0x9E)

位	7	6	5	4	3	2	1	0
名称	RSV	TPSC		TOCM	TIRE	RSV	TOPM	TMOD
类型	R	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	TPSC	计数器时钟分频选择 这些位用于对 MCU 时钟进行 N 分频作为基本计数器的计数时钟，假设 MCU 时钟为 24MHz(41.67ns) 00:0x01 (24MHz) 01:0x04 (6MHz) 10:0x10 (1.5MHz) 11:0x40 (375KHz)						
[4]	TOCM	输出模式：比较模式选择 0: TIM4_CNTR < TIM4_DR, 输出 0; TIM4_CNTR ≥ TIM4_DR, 输出 1 1: TIM4_CNTR < TIM4_DR, 输出 1; TIM4_CNTR ≥ TIM4_DR, 输出 0 输入 timer 模式：周期沿选择 0: 相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽） 1: 相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽）						
[3]	TIRE	输出模式：比较匹配中断使能 输入 timer 模式：脉宽检测中断使能 0: 禁止事件中断; 1: 使能事件中断;						
[2]	RSV	RSV						
[1]	TOPM	单次模式 下列事件发生 输出模式：计数器上溢事件 输入 timer 模式：PWM 周期检测或计数器上溢事件 0: 在发生更新事件时，计数器不停止; 1: 在发生更新事件时，计数器停止(清除 T4CEN)。						
[0]	TMOD	工作模式选择 0: 输入 timer 模式 1: 输出模式						

13.2.2 TIM4_CR1(0x9F)

表 13-3 TIM4_CR1 (0x9F)

位	7	6	5	4	3	2	1	0
名称	TIR	TIP	TIF	TIPE	TIFE	TINM		TEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	TIR	输出模式：比较匹配标记 当计数器值 TIM4_CNTR 与比较值 TIM4_DR 匹配时该位由硬件置 1。它由软件清 0。 输入 timer 模式：脉宽检测标记 timer 检测到输入脉宽（根据 T4OCM 选择即上升沿到下降沿或者下降沿到上升沿），该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[6]	TIP	输出模式：无 输入 timer 模式：PWM 周期检测标记 timer 检测到输入一个 PWM 周期（根据 T4OCM 选择即上升沿到上升沿或者下降沿到下降沿），该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[5]	TIF	输出模式：计数器上溢标记 当计数器值 TIM4_CNTR 与比较值 TIM4_ARR 匹配时，TIM4_CNTR 清零，该位由硬件置 1。它由软件清 0。 输入 timer 模式：计数器上溢标记 Timer 尚未检测到输入一个 PWM 周期（即上升沿到上升沿），而计数器的值 TIM4_CNTR 累加到 0xFFFF，产生上溢事件，TIM4_CNTR 清零，该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[4]	TIPE	输出模式：无 输入 timer 模式：PWM 周期检测中断使能 0：禁止事件中断； 1：使能事件中断						
[3]	TIFE	输出模式：计数器上溢中断使能 输入 timer 模式：计数器上溢中断使能 0：禁止更新事件中断； 1：使能更新事件中断						
[2:1]	TINM	输入噪声脉宽选择，当噪声的脉宽小于设定值，噪声会被滤除 00：不滤波 01：4 个系统时钟周期 10：8 个系统时钟周期						

		11: 16 个系统时钟周期
[0]	T4CEN	基本计数器使能 0: 禁止计数器; 1: 使能计数器

13.2.3 TIM4_CNTR(0x92,0x93)

表 13-4 TIM4_CNTRH (0x93) TIM4_CNTRL (0x92)

TIM4_CNTR(0x93,0x92)								
TIM4_CNTRH (0x93)								
位	7	6	5	4	3	2	1	0
名称	TIM4_CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM4_CNTRL (0x92)								
位	7	6	5	4	3	2	1	0
名称	TIM4_CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM4_CNTR	基本计数器的计数值						

13.2.4 TIM4_DR(0x94,0x95)

表 13-5 TIM4_DRH (0x95) TIM4_DRL (0x94)

TIM4_DR(0x95,0x94)								
TIM4_DRH (0x95)								
位	7	6	5	4	3	2	1	0
名称	TIM4_DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM4_DRL (0x94)								
位	7	6	5	4	3	2	1	0
名称	TIM4_DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM4_DR	输出模式: 比较匹配值 (软件写), FG 模式参考 FG 输出产生 输入 timer 模式: 检测到输入脉宽 (根据 T4OCM 选择即上升沿到下降沿或者下降沿到上升沿) 的计数值 (硬件写)						

13.2.5 TIM4_ARR(0x96,0x97)

表 13-6 TIM4_ARRH (0x97) TIM4_ARRL (0x96)

TIM4__ARR(0x96,0x97)								
TIM4__ARRH (0x97)								
位	7	6	5	4	3	2	1	0
名称	TIM4__ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM4__ARRL (0x96)								
位	7	6	5	4	3	2	1	0
名称	TIM4__ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM4__ARR	输出模式：重载值（软件写），FG 模式参考 FG 输出产生 输入 timer 模式：检测到一个 PWM 周期（根据 T4OCM 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）						

14 SYS_TICK

14.1 操作说明

SYS_TICK 用于固定 1ms 产生中断，使能 DRV_SR 寄存器的 STIE 位即可使 SYS_TICK 工作且产生中断。中断入口为 10。

14.2 寄存器

14.2.1 DRV_SR(0xDF)

表 14-1 DRV_SR (0xDF)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	RSV	DCIF	RSV	RSV	DCIM1	DCIM0
类型	R/W0	R/W	R	R/W0	R	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: SYS TICK 中断产生						
[6]	SYSTIE	SysTick 中断使能 使能后可产生 SYS TICK 中断 0: 不使能 1: 使能						
[5]	RSV	保留						
[4]	DCIF	比较匹配中断标志 当计数值等于 DRV_COMR 时，根据 DCIM 设置判断计数方向，符合则产生中断标记 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: 比较中断产生						
[3]	RSV	保留						
[2]	RSV	保留						
[1:0]	DCIM	比较匹配中断模式配置 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断标记 00: 不产生中断 01: 上升方向 10: 下降方向 11: 上升/下降方向						

15 Driver

15.1 操作说明

15.1.1 简介

FU5821 系列为内置 PreDriver 输出

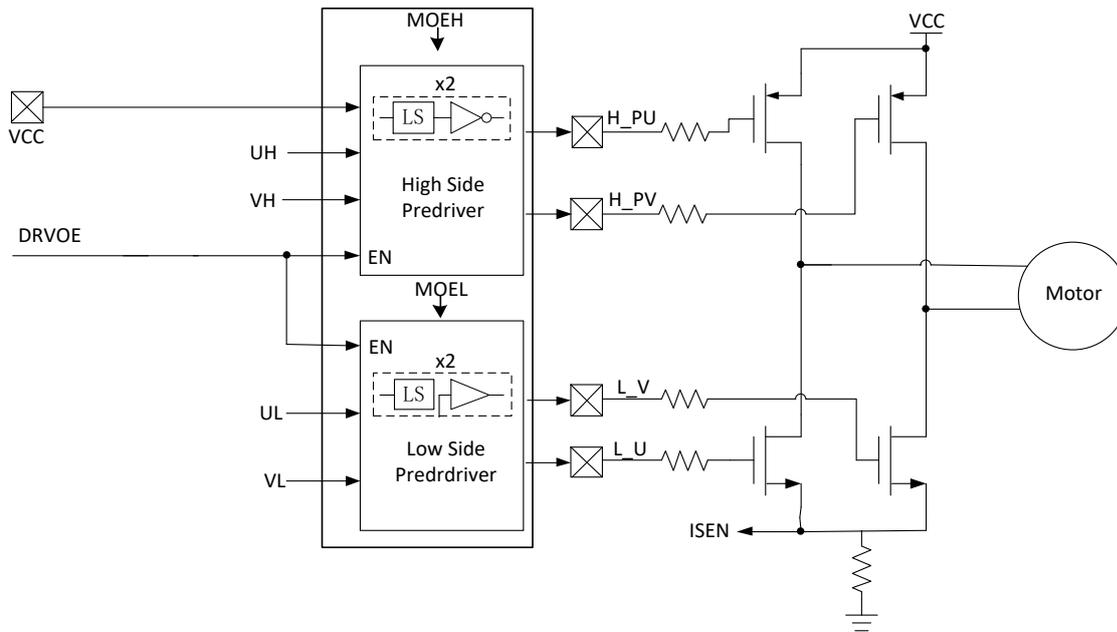


图 15-1 FU5821 PREDRIVER 模块框图

2P2N Predriver 驱动模式时，VCC 为输入信号，在 H_PU/H_PV 及 L_U/L_V 引脚为 Predriver 的输出信号，注意 H_PU/H_PV 与内部信号 UH/VH 为反向关系。DRVOE 为模块的使能端，MOEH，MOEL 为 2P2N 模式下的输出使能端，如图 15-1 所示。

配置寄存器 DRV_CR 的 DRVOE=1，使能 Predriver 输出，此时 UH/VH 分别被反向后送至 H_PU/H_PV 引脚用于驱动 PMOS 的栅极，UL/VL 分别被送至 L_U/L_V 引脚用于驱动 NMOS 的栅极。由 PMOS 和 NMOS 驱动电机运转。

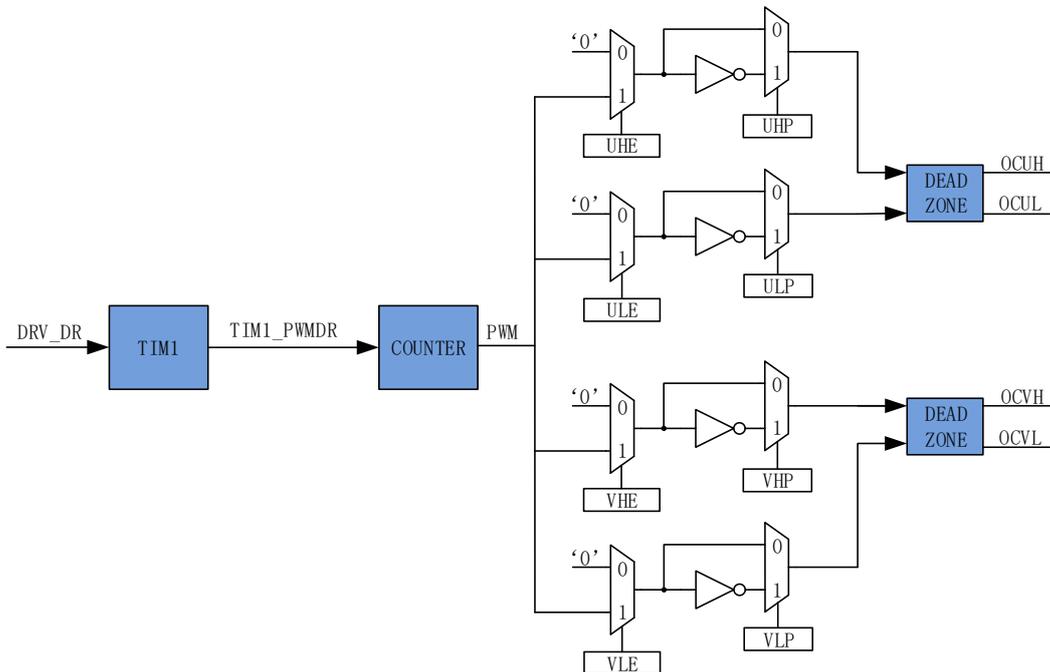
15.1.2 输出控制模块


图 15-2 输出控制模块前级框图

DRV_DR 在输入 TIM1 处理后，得到 PWM 的比较值 TIM1_PWMDR，XHE/XLE 使能即为输出 PWM，XHP/XLP 使能即为输出反相，以 U 相上桥为例：

UHE=0，UHP=0 时，输出 0；

UHE=1，UHP=0 时，输出 PWM；

UHE=0，UHP=1 时，输出 1；

UHE=1，UHP=1 时，输出反相 PWM；

假设需要设置 U 相上桥 PWM，U 相下桥互补输出，V 相下桥常开时，UHE=1，UHP=0；ULE=1，HLP=1；VLE=0，VLP=1；

假设需要设置 U 相上桥 PWM，V 相下桥常开时，UHE=1，UHP=0；VLE=0，VLP=1；

15.1.2.1 计数比较模块

通过 TIM1_PWMDR 计数比较得到 PWM 占空比。

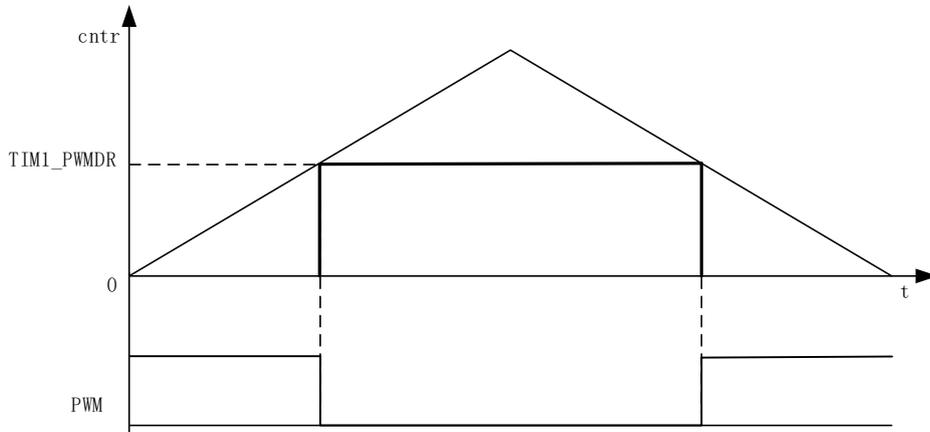


图 15-3 PWM 生成图

占空比 = $TIM1_PWMDR / DRV_ARR \times 100\%$ (假设 $DRV_ARR=750$, $TIM1_PWMDR =375$, 则 PWM 占空比=50%)

15.1.2.2 死区模块

PWM 输出支持死区插入。对于互补输出，如果 DRV_DTR 寄存器不等于 0，就使能了死区插入。通过 DRV_DTR 设置死区时间。当 PWM 上升沿发生时，XH 的实际输出高电平比 PWM 的上升沿延迟 DRV_DTR 设定的时间；当 PWM 下降沿发生时，XL 的实际输出高电平比 PWM 的下降沿延迟 DRV_DTR 设定的时间。如果延迟时间大于实际输出的脉宽，那么对应的通道脉宽不延迟，相反的通道脉宽不产生。

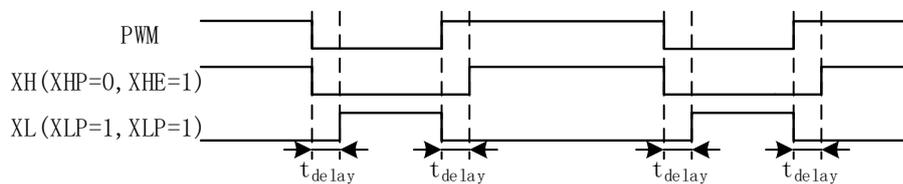


图 15-4 带死区插入的互补输出

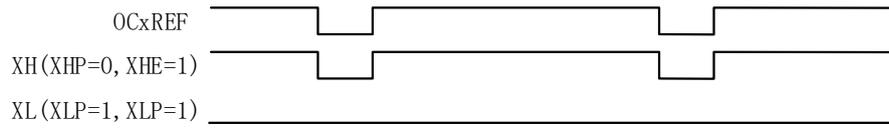


图 15-5 死区时间大于负电平

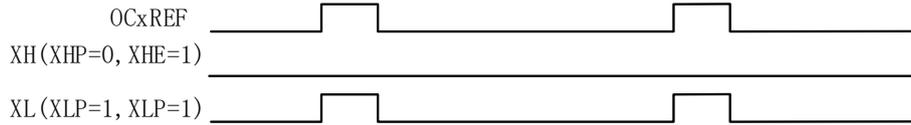


图 15-6 死区时间大于正电平

15.1.2.3 主输出使能 MOE

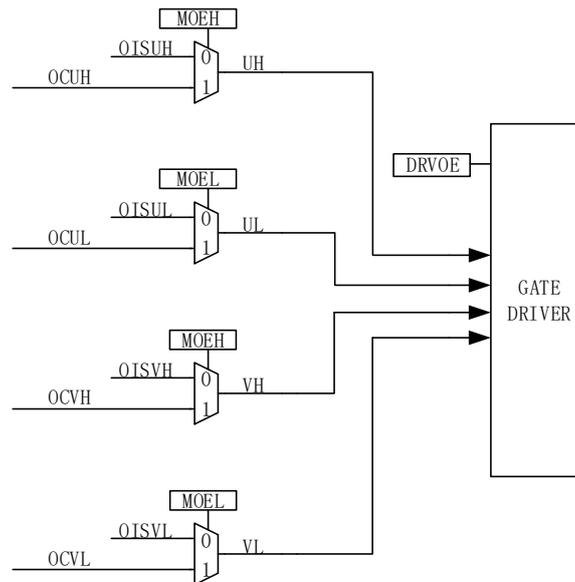


图 15-7 输出控制模块后级框图

使能 MOE 后，输出来源于计数器比较值，用于控制电机输出。禁止 MOE 后，输出来源于软件设置的空闲电平，用于控制电机不输出，即停机状态。

15.1.2.4 中断

15.1.2.4.1 比较匹配中断

设置 DRV_SR 寄存器的 DCIM 配置向上计数或者向下计数时进行比较匹配，设置比较匹配值 DRV_COMR，当计数器的计数值等于 DRV_COMR，符合 DCIM 的设置则产生中断事件，下溢中断标记 DCIF 硬件置 1。软件对 DCIF 写 0 可清中断标记，写 1 无效

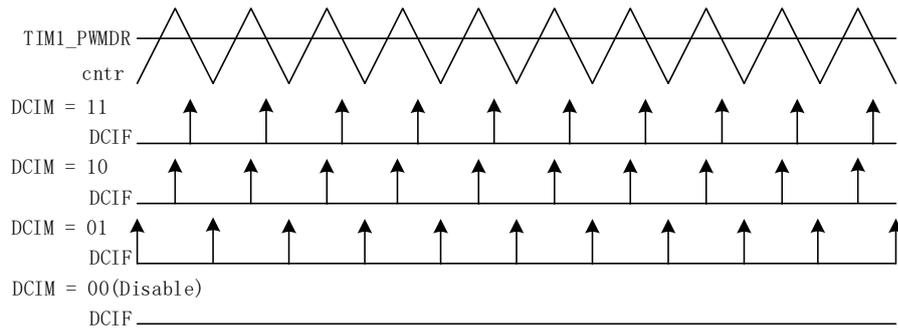


图 15-8 DRV 比较匹配中断

15.2 寄存器

15.2.1 DRV_CR(0xE1)

表 15-1 DRV_CR (0xE1)

位	7	6	5	4	3	2	1	0
名称	DRVEN	RSV	BTIMEN	HREVEN	LREVEN	RSV	RSV	DRVOE
类型	R/W	R	R/W	R/W	R/W	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DRVEN	计数器使能 0: 禁止 1: 使能						
[6]	RSV	保留						
[5]	BTIMEN	基本计数器模块使能 0: 禁止 1: 使能						
[4]	HREVEN	上管反相使能: 0: 正常 1: 反相						
[3]	LREVEN	下管反相使能: 0: 正常 1: 反相						
[1]	RSV	保留						
[0]	DRVOE	Driver 输出使能 0: 禁止 1: 使能						

15.2.2 DRV_SR(0xDF)

表 15-2 DRV_SR (0xDF)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	RSV	DCIF	RSV	RSV	DCIM1	DCIM0
类型	R/W0	R/W	R	R/W0	R	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: SYS TICK 中断产生						
[6]	SYSTIE	SysTick 中断使能 使能后可产生 SYS TICK 中断 0: 不使能 1: 使能						
[5]	RSV	保留						
[4]	DCIF	比较匹配中断标志 当计数值等于 DRV_COMR 时，根据 DCIM 设置判断计数方向，符合则产生中断标记 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: 比较中断产生						
[3]	RSV	保留						
[2]	RSV	保留						
[1:0]	DCIM	比较匹配中断模式配置 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断标记 00: 不产生中断 01: 上升方向 10: 下降方向 11: 上升/下降方向						

15.2.3 DRV_OUT(0xF8)

表 15-3 DRV_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOEH	MOEL	RSV	RSV	OISVH	OISVL	OISUH	OISUL
类型	R/W	R/W	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	MOEH	上管输出使能 该位用于选择 UVW 上桥输出的来源。该位软件可置 1 和清 0，母线电流保护产生（见 31.1.1.1）时，硬件自清零，关闭输出。 0: 禁止，输出来源于空闲电平 OISUH/OISVH 1: 使能，输出来源于计数器比较值						
[6]	MOEL	下管输出使能 该位用于选择 UVW 下桥输出的来源。该位软件可置 1 和清 0，母线电流保护产生（见 31.1.1.1）时，硬件自清零，关闭输出。 0: 禁止，输出来源于空闲电平 OISUL/OISVL 1: 使能，输出来源于计数器比较值						
[5]	RSV	保留						
[4]	RSV	保留						
[3]	OISVH	VH 的输出空闲电平 参考 OISUL 描述						
[2]	OISVL	VL 的输出空闲电平 参考 OISUL 描述						
[1]	OISUH	UH 的输出空闲电平 参考 OISUL 描述						
[0]	OISUL	UL 的输出空闲电平 该位设置输出 UL 的空闲电平。当 MOE=0，输出空闲电平关闭对应的 MOS。 0: 低电平 1: 高电平						

15.2.4 DRV_ARR(0xE4,0xE5)

表 15-4 DRV_ARRH (0xE5) DRV_ARRL (0xE4)

DRV_ARRH (0xE5)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_ARR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_ARRL (0xE4)								
位	7	6	5	4	3	2	1	0
名称	DRV_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_ARR	计数器的重载值，决定载波周期和运算周期（中央对齐模式） DRV 计数器从 0 开始计数到 $DRV_ARR/2 - 1$ ，产生上溢事件，然后向下计数到 0。 计算公式为 注：LSB 恒为 0，不可写 DRV_ARR 的值以时钟 48MHz 计算，取值范围 (0,4095)						

15.2.5 DRV_DR(0xE2,0xE3)

表 15-6 DRV_DRH (0xE3) DRV_DRL (0xE2)

DRV_DRH (0xE3)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_DR[11:8]			
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_DRL (0xE2)								
位	7	6	5	4	3	2	1	0
名称	DRV_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_DR	手动控制输出时设定的比较值 软件写 PWM 占空比 $占空比 = DRV_DR / DRV_ARR \times 100\%$ (假设 $DRV_ARR=750$, $DRV_DR=375$, 则占空比=50%) 注：当使用该寄存器作为比较源时，输出 PWM 以上桥为参考，当同一相对管互补输出，下桥 PWM 反相。 DRV_DR 的值以时钟 48MHz 计算，取值范围 (0,4095)						

15.2.6 DRV_DTR(0xE9)

表 15-7 DRV_DTR (0xE9)

位	7	6	5	4	3	2	1	0
名称	DRV_DTR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DRV_DTR	上下管死区时间 DTR 为插入互补输出之间的死区持续时间 $DT = (DTR + 1) \times 41.67ns$ 注：当 DTR=0，不插入死区						

15.2.7 DRV_CNTR(0xE6,0xE7)

表 15-8 DRV_CNTRH (0xE7) DRV_CNTRL (0xE6)

DRV_CNTRH (0xE7)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_CNTR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_CNTRL (0xE6)								
位	7	6	5	4	3	2	1	0
名称	DRV_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_CNTR	计数器值 $CNTR \text{ 对应的占空比} = DRV_CNTR * 4 / DRV_ARR \times 100\%$ DRV_CNTR 的值以时钟 12MHz 计算，取值范围 (0,4095)						

16 16Watchdog timer (WDT)

看门狗定时器是一个工作在 LS_OSC 时钟域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始运行；当看门狗定时器溢出时，看门狗会发送信号使 MCU 复位，主程序将重新运行。所以，在主程序运行过程中，每隔一段时间就要对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称“喂狗”。

FU5821 的看门狗在启动后就会从 0 开始计时，如果没有“喂狗”操作，当计时到 FFFC 时看门狗会输出一个长度为 4 个 LS_OSC 周期的信号使 MCU 复位，程序从头开始运行；如果程序在运行中定时给看门狗发送“喂狗”信号，那么看门狗定时器将会从设定的初始值开始计数，看门狗将不会令 MCU 复位。

16.1 WDT 使用注意事项

- 1、 MCU 进入待机模式或者睡眠模式时，WDT 将停止计数，但计数值仍会保留。
- 2、 MCU 在仿真过程中，WDT 将会被自动禁用
- 3、 WDT 定时器溢出使 MCU 复位，那么 RST_SR[RSTWDT]将会置一

16.2 WDT 操作说明

- 1、 配置 CCFG1[WDTEN]启动看门狗计数，启动后看门狗会开始计数；
- 2、 设置 WDT_ARR，本步也可以放在启动看门狗之前；
- 3、 在程序的运行中设置 WDT_CR[WDTRF]为 1，即可令看门狗定时器初始化

16.3 WDT 寄存器

16.3.1 WDT_CR (0x4026)

表 16-1 WDT_CSR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV						WDTF	WDTRF
类型	R	R	R	R	R	R	R/W0	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:2]	RSV	保留						
[1]	WDTF	看门狗复位标志						
[0]	WDTRF	看门狗初始化标志 1: 初始化看门狗计数器; 0: 不初始化						

16.3.2 WDT_ARR (0x4027)

表 16-2 WDT_ARR (0x4027)

位	7	6	5	4	3	2	1	0
名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	WDT_ARR	看门狗重载计数器,设置看门狗计数器重新置位后的值的高 8 位。						

16.3.3 CCFG1 (0x401E)

表 16-3 CCFG1 (0x401E)

位	7	6	5	4	3	2	1	0
名称	RSV		WDT_EN	RSV				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	WDT_EN	WDT 使能 0: 禁止 1: 使能						
[4:0]	RSV	保留						

17 RTC 与时钟校准

17.1 RTC 基本功能框图

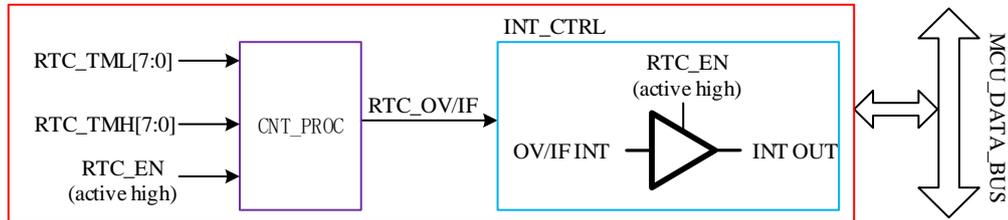


图 17-1RTC 基本功能框图

17.2 RTC 操作说明

写寄存器 RTC_TMH 和 RTC_TML，设置 RTC 计数的重载值；

设置 RTC_STA[RTC_EN]为 1，使能 RTC 计数。

17.3 RTC 寄存器

17.3.1 计数寄存器：RTC_TM (0x402C, 0x402D)

表 17-1RTC_TMH (0x402C) RTC_TML (0x402D)

RTC_TM (0x402C, 0x402D)								
RTC_TMH (0x402C)								
位	7	6	5	4	3	2	1	0
名称	RTC_TMH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML (0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TML							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
字段	名称	描述						
[15:0]	RTC_TM	RTC 计数寄存器。 写入后，RTC 计数器以 32768Hz 从 0 计数到 RTC_TM[15:0]后溢出，中断，并重载为 0 继续计数。 读出值为正在计数的值，为计数瞬间值。						

17.3.2 控制寄存器：RTC_STA (0x402E)

表 17-2 RTC_STA(0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC_IF	ISOSCSEL	ISOSCEN	RSV			
类型	R/W	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
7	RTC_EN	RTC 使能 0: 禁止 1: 使能						
6	RTC_IF	RTC 中断标志 当 RTCIE 为 1 时，此位溢出后将产生中断，MCU 可软件清 0 此位。 当 RTCIE 为 0 时，此位溢出后不会产生中断，但仍有标志，MCU 可读取该标志后将其清 0。						
5	ISOSCSEL	内部慢时钟源选择： 0: 内部时钟源 1: 外部时钟源						
4	ISOSCEN	内部慢时钟使能 0: 内部慢时钟禁止 1: 内部慢时钟使能						
[3:0]	RSV	保留						

17.4 时钟校准

17.4.1 简介

时钟校准模块内部慢时钟校准快时钟功能，其中慢时钟可由寄存器 SCK_SEL 选择慢时钟源，可以是内部慢时钟或者外部慢时钟。校准原理是使用一个长度 12 位的计数器连续累积计 8 个慢时钟周期的长度。

校准方法：MCU 写 CAL_STA=1 开始进行校准过程，读 CAL_BSY 标志位可知校准是否完成，CAL_BSY=0 表示校准结束，MCU 读取 CAL_ARR 的值即是使用快时钟连续累积计 8 个慢时钟的值。

17.4.2 寄存器

表 17-3 CAL_CR0 (0x403E) CAL_CR1 (0x403F)

CAL_CR0、CAL_CR1 (0x403E、0x403F)								
CAL_CR0 (0x403E)								
位	7	6	5	4	3	2	1	0
名称	CAL_STA	RSV			CAL_ARR[11:8]			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
CAL_CR1 (0x403F)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	CAL_STA	CLOCK_CAL 使能 写 1: 启动时钟校准功能。 读 0: 表示校准过程完成。 读 1: 表示校准过程正在进行中。						
[14:13]	RSV	保留						
[12:0]	CAL_ARR	校准计数值 使用快时钟连续累积计数 8 个慢时钟周期的值。 特别地, 当此值为 0 时表示无对应慢时钟输入, 当此值为 1FFF 时表示计数溢出 (原因可能是慢时钟太慢或者快时钟太快)。						

18 IO

18.1 IO 简介

最多可以支持 12 个通用 I/O 引脚，分别为 P0.1~P0.6，P1.1~P1.6。每个 GPIO 端口有相关的控制和配置寄存器用来满足不同应用的需求。

18.2 IO 操作说明

- 1、 端口 P0.1~P0.6，P1.1~P1.6 映射到寄存器 P0，P1。
- 2、 P0_OE，P1_OE 用于配置 P0.1~P0.5 和 P1.1~P1.6 的输入/输出使能，P0.6 只能输入使能。当端口配置为输入时，施密特触发输入使能，所有的 IO 口除 P0.1 都可以选择是否开启上拉，其中 P1.1 还可以选择下拉输入。
- 3、 P0.2~P0.6，P1.1~P1.6 均可使能上拉电阻，配置 P0_PU，P1_PU，对应的位为一。其中 P0.2 的上拉电阻阻值约为 6kΩ，其余 PAD 的上拉电阻阻值约为 35kΩ，复位脚 RSTN 为 35 kΩ 固定上拉；
- 4、 P1.1 可使能下拉电阻，下拉电阻约为 10kΩ，配置 P1_PU[0]选择是否使能。
- 5、 所有 IO 端口在数字输出 0 时上拉电阻会被自动关闭。
- 6、 P0.1/P0.3/P0.4/P0.5/P1.1/P1.2/P1.4/P1.5 可配置为外部中断 0 输入，但是一次只能配置一个，P0.3/P0.4/P0.5/P1.1/P1.2/P1.4/P1.5 可配置为外部中断 1 输入，一次也只能配置一个。INT0 和 INT1 都可以配置为上升沿中断、下降沿中断或者电平改变触发中断。
- 7、 P0.2~P0.6，P1.1，P1.4~P1.6 可配置为模拟 PAD，配置 P0_AN，P1_AN 对应的位为一。PAD 配置为模拟 PAD 后，对应 PAD 的所有数字功能配置失效，寄存器 P0，P1 对应的位检测到的端口状态为 0。
- 8、 P0.2~P0.6，P1.1，P1.4~P1.6 在端口配置为模拟模式后上拉会自动关闭，
- 9、 P1.1 支持防倒灌；
- 10、 U、V 输出的输出源 OCUH/OCVH 和 OCUL/OCVL 来自于 TIMER1 模块。DRV_OUT 寄存器的 MOEH/MOEL 选择寄存器配置的空闲电平（DRV_OUT 寄存器的 OISUH/OISVH 和 OISUL/OISVL）还是输出源 OCUH/OCVH 和 OCUL/OCVL 送进 DRIVER 模块。
- 11、 DRV_OUT 寄存器的 MOEH/MOEL 可以由软件写零和写一，当发生过流保护时硬件会自动清零。
- 12、 IO 优先级:

- a) 对于所有复用端口，GPIO 的优先级最低
- b) P0.1: UART> I2C> TIMER4 > GPIO
- c) P0.4: COP>TIMER2S > GPIO
- d) P1.1: UART >I2C> TIMER3 > GPIO
- e) P1.2: FICE>UART>TIM2>TIM4S > GPIO

18.3 IO 寄存器

18.3.1 P0_OE (0xFC)

表 18-1 P0_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	P0_OE					RSV
类型	R	R	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[5:1]	P0_OE	P0.5~P0.1 的数字输出使能 1: 输出 0: 输入						

18.3.2 P1_OE (0xFD)

表 18-2 P1_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	RSV	P1_OE						RSV
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[6:1]	P1_OE	P1.6~P1.1 的数字输出使能 1: 输出 0: 输入						

18.3.3 P0_AN (0x4031)

表 18-3 P0_AN (0x4031)

位	7	6	5	4	3	2	1	0
名称	RSV	P0_AN					RSV	RSV
类型	R	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[6:2]	P2_AN	P0.6~P0.2 的模拟模式使能 1: 使能 0: 禁止						

18.3.4 P1_AN (0x4030)

表 18-4 P1_AN (0x4030)

位	7	6	5	4	3	2	1	0
名称	RSV	P1_AN			RSV	RSV	RSV	HBMOD
类型	R	R/W	R/W	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:4]	P1_AN	P1.6~P1.4 的模拟模式使能 1: 使能 0: 禁止						
[3:2]	RSV	保留						
[1]	HBMOD	P1.3 模式配置，与 P1_OE.3 组合决定 P1.3 的功能模式。						
		HBMODE	P1_OE.3	P1.3 模式				
		0	0	数字输入				
		0	1	数字输出				
1	0	模拟模式						
1	1	数字强驱动输出，输出高可提供强驱动。						
[0]	RSV	保留						

18.3.5 P0_PU (0x4033)

表 18-5 P0_PU (0x4053)

位	7	6	5	4	3	2	1	0
名称	RSV	P0_PU					RSV	RSV
类型	R	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[6:2]	P0_PU	P0.6~P0.2 的上拉电阻使能 1: 使能 0: 禁止						

18.3.6 P1_PU (0x4034)

表 18-6 P1_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称	LVMOD	P1_PU						P11PL
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	LVMOD	P1.1 1.8V 输入模式使能 1: 使能 0: 禁止						
[6:1]	P1_PU	P16~P1.1 的上拉电阻使能 1: 使能 0: 禁止						
[0]	P11PL	P11 的下拉电阻使能 1: 使能 0: 禁止						

18.3.7 PH_SEL (0x403C)

表 18-7 PH_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	UARTSSEL	UARTEN	T4SSEL	T4SEL	T3SEL	T2SSEL	T2SEL	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	UARTSSEL	端口复用为 UART UART 端口功能转移 0: UART 端口不转移, P1.1, RXD, P0.1, TXD 1: UART 端口转移, P1.1, RXD, P1.2, TXDS						
[6]	UARTEN	端口复用为 UART UART 使能 0: UART1 功能禁止 1: UART1 功能使能						
[5]	T4SSEL	端口复用为 TIM4 TIMER4 端口使能转移 0: P0.1 复用为 TIM4 1: P1.2 复用为 TIM4						
[4]	T4SEL	端口复用为 TIM4 TIMER4 端口使能 0: 不使能 1: P0.1 或 P1.2 (功能转移 PH_SEL[T4SSEL]=1) 作为 TIMER4 的输入输出 注: 端口优先级参考 IO 操作说明						
[3]	T3SEL	端口复用为 TIM3 TIMER3 端口使能 0: 不使能 1: P1.1 作为 TIMER3 的输入输出 注: 端口优先级参考 IO 操作说明						
[2]	T2SSEL	端口复用为 TIM2 TIMER4 端口使能转移 0: P1.2 作为 TIMER2 的输入输出 1: P0.4 作为 TIMER2 的输入输出						
[1]	T2SEL	端口复用为 TIM3S TIMER2 端口 2 使能 0: P1.2 作为 GPIO 1: P1.2 或 P0.4 (功能转移 PH_SEL[T2SSEL]=1) 作为 TIMER2 的输入输出 注: 端口优先级参考 IO 操作说明						
[0]	RSV	保留						

18.3.8 P0 (0x80) /P1 (0x90)

端口输出寄存器 P0/1 支持读写访问, RMW(read-modify-write)指令访问的是寄存器的值(RMW指令参见), 其他指令访问的是 PORT 管脚。

表 18-8 P0/P1

P0 (0x80) /P1 (0x90)								
位	7	6	5	4	3	2	1	0
名称	RSV	GPx[6]	GPx[5]	GPx[4]	GPx[3]	GPx[2]	GPx[1]	RSV
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
寄存器名称	功能描述		R/W		初始值			
P0[6:1]	端口寄存器 0		R/W		0x00			
P1[6:1]	端口寄存器 1		R/W		0x00			

表 18-9 read modify write instructions

指令	功能描述
ANL	Logic AND
ORL	Logic OR
XRL	Logic exclusive OR
JBC	Jump if bit is set and clear
CPL	Complement bit
INC,DEC	Increment, decrement byte
DJNZ	Decrement and jump if not zero
MOV Px,y, C	Move carry bit to bit y of port x
CLR Px,y	Clear bit y of port x
SETB Px,y	Set bit y of port x

19 ADC

19.1 ADC 简介

FU5821 系列的 ADC 是一个 10 位逐次逼近寄存器 (SAR) ADC，内部支持 11 个通道，采样方式为顺序采样 (即从 AD0 依次到 AD10)，采样结果支持右对齐和左次高位对齐。其中 AD0~AD9 为外部引脚 ADC 通道，AD10 为 VCC 引脚经过 1/10 电阻分压比后直接送入 ADC 进行采样。

19.2 ADC 框图

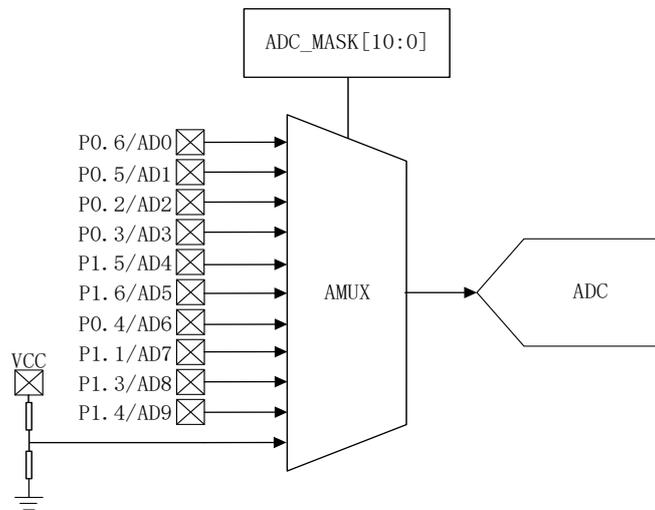


图 19-1 ADC 多路复用器框图

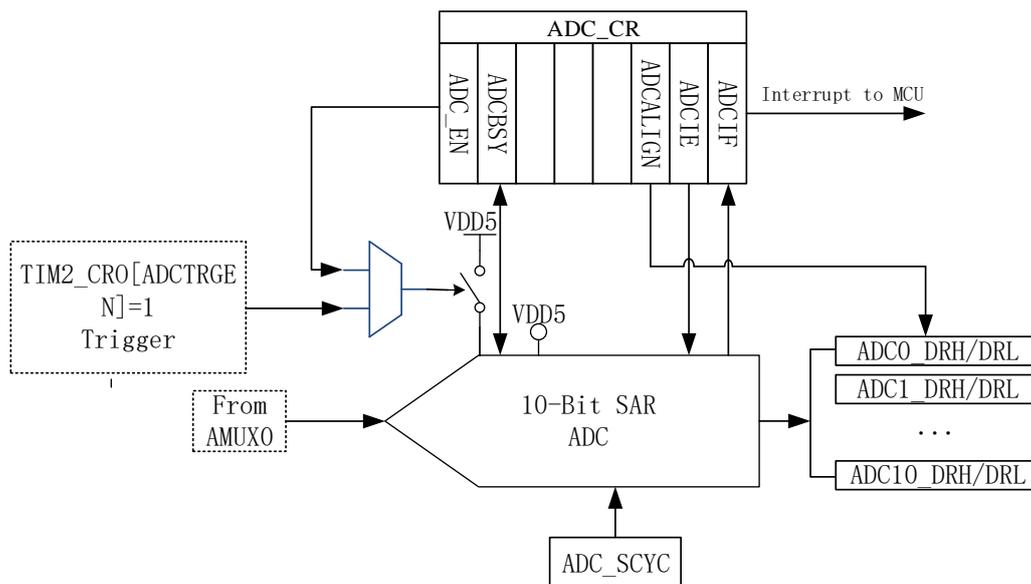


图 19-2 ADC 功能框图

19.3 ADC 操作说明

软件写寄存器 ADC_CR[ADCBSY]置 1 时将进行顺序扫描采样模式。

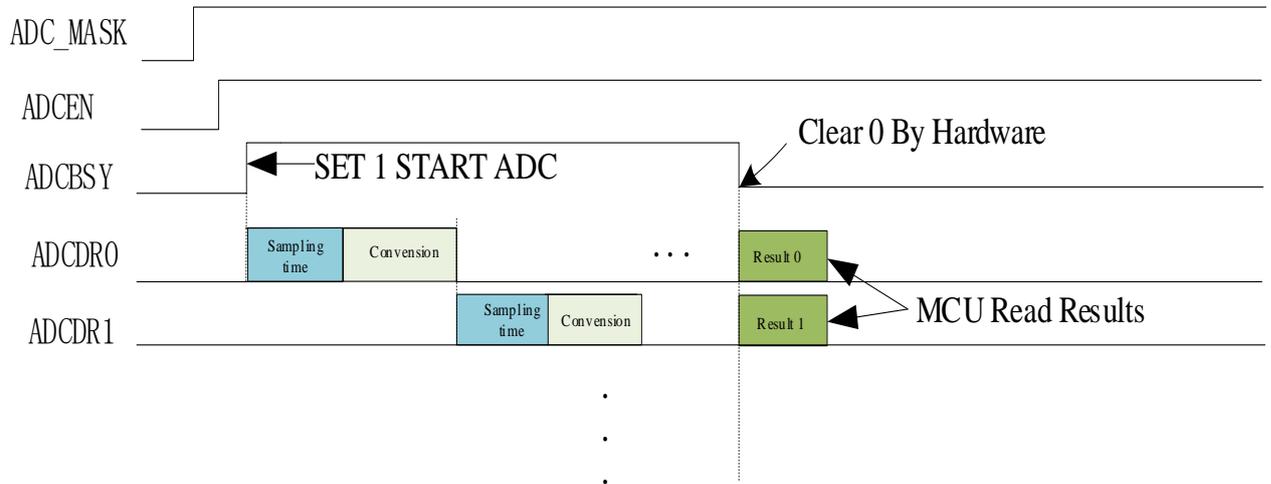


图 19-3 ADC 顺序扫描采样时序图

如图 20-3 所示，启动 ADC 操作

- 设置对应通道的编号即设置寄存器 ADC_MASK
- 设置合适的每个通道的采样时钟周期延时（最小值为 3）
- 设置 ADC_CR 寄存器的 ADCEN 位为 1
- 设置 ADC_CR 寄存器的 ADCBSY 位为 1 后，ADC 开始工作
- 当读取 ADCBSY 为零后可以读取 ADC 转换结果
- ADC 转换顺序根据使能的通道号从低到高（即当使能 CH2/3/4 后，依次采样转换 CH2/3/4，然后在读取 ADCBSY 为零后读取单次转换结果）

19.3.1 输出数据格式

寄存器 ADC_DRH 和 ADC_DRL 包含每次转换完成时 ADC 输出转换代码的高字节和低字节。数据可以根据 ADC_CR[ADCALIGN]选择右对齐或左次高位对齐。输入从 0 到 VDD5，输出数据代码如下表所示。ADC_DRH 和 ADC_DRL 寄存器中未使用的位被置为 0。

输入电压	右对齐	左次高对齐
	ADC_CR[ADCALIGN]=0	ADC_CR[ADCALIGN]=1
0	0x0000	0x0000
VDD5/2	0x0200	0x4000
VDD5	0x03FF	0x7FE0

19.4 ADC 寄存器

19.4.1 ADC_CR (0x4039)

表 19-1 ADC_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	RSV	RSV		ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ADCEN	使能 ADC 0:禁止。 1:使能。						
[6]	ADCBSY	ADC 启动 & ADC 忙标志 MCU 操作 ADC 时应先写 ADCEN 位, 使电路准备好, 再写 ADCBSY 进行转换。MCU 写 1 后开始 ADC 转换, 转换完毕硬件自动清 0。MCU 也可以读取此位以判断 ADC 是否处于转换过程中。若此位已经为 1 时 MCU 再写 1 无意义。此位 MCU 只可写 1, 写 0 无意义, 读出时表示 ADC 状态。 ADC_MASK=0 时此位写 1 无意义。						
[5]	RSV	保留						
[4:3]	RSV	保留						
[2]	ADCALIGN	ADC 数据次高位对齐使能 0: ADC 数据右对齐。 1: ADC 数据次高位对齐。(TRIG 模式不受影响)						
[1]	ADCIE	ADC 中断使能。用于控制 ADCIF 是否向 MCU 发起中断事件。(不包含 TRIG 模式中 断) 0:禁止。 1:使能。						
[0]	ADCIF	ADC 中段标志 当本次 ADC 转换完毕时, 若 ADCIE=1 则向 MCU 发起 ADC 中断事件。此位不受 ADCIE 控制。 0:本次 ADC 转换未完毕。 1:本次 ADC 转换完毕。						

19.4.2 ADC_MASK(0x4036,0x4037)

表 19-2 ADC_MASK={ ADC_MASKH, ADC_MASKL} (0x4036~0x4037)

ADC_MASKH(0x4036)								
位	7	6	5	4	3	2	1	0
名称	RSV	RSV	RSV	RSV	RSV	CH10EN	CH9EN	CH8EN
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
ADC_MASKL(0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CH0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	RSV	保留位						
[14]	RSV	保留位						
[13]	RSV	保留位						
[12]	RSV	保留位						
[11]	RSV	保留位						
[10]	CH10EN	ADC 第 10 通道使能, 片内 VCC 电压						
[9]	CH9EN	ADC 第 9 通道使能						
[8]	CH8EN	ADC 第 8 通道使能,						
[7]	CH7EN	ADC 第 7 通道使能						
[6]	CH6EN	ADC 第 6 通道使能						
[5]	CH5EN	ADC 第 5 通道使能						
[4]	CH4EN	ADC 第 4 通道使能						
[3]	CH3EN	ADC 第 3 通道使能						
[2]	CH2EN	ADC 第 2 通道使能						
[1]	CH1EN	ADC 第 1 通道使能						
[0]	CH0EN	ADC 第 0 通道使能						

19.4.3 ADC_SCYC(0x4038)

表 19-3 ADC_SCYC (0x4038)

ADC_SCYC (0x4038)								
位	7	6	5	4	3	2	1	0
名称	RSV	RSV	ADC_SCYC [5:4]		ADC_SCYC [3:2]		ADC_SCYC [1:0]	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	1	0	1	0	1
字段	名称	描述						
[7:6]	RSV	保留位						
[5:4]	ADC_S CYC [5:4]	ADC 采样周期设置，通道 AD8、AD9、AD10 共用设置。 00: 0.6uS 01: 1.3uS，默认值 10: 2uS 11: 2.6uS						
[3:2]	ADC_S CYC [3:2]	ADC 采样周期设置，通道 AD4、AD5、AD6、AD7 共用设置。 00: 0.6uS 01: 1.3uS，默认值 10: 2uS 11: 2.6uS						
[1:0]	ADC_S CYC [1:0]	ADC 采样周期设置，通道 AD0、AD1、AD2、AD3 共用设置。 00: 0.6uS 01: 1.3uS，默认值 10: 2uS 11: 2.6uS						

19.4.4 ADC0_DR(0x0100,0x0101)

表 19-4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0100~0x0101)

ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0100~0x0101)									
ADC0_DRH (0x0100)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC0_DRL (0x0101)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:12]	RSV	保留							
[11:8]	DH	软件启动 ADC 转换完成后，第 0 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后，第 0 通道的低 8 位数据 注：硬件自动启动的 ADC 结果不会更新至此寄存器							

19.4.5 ADC1_DR(0x0102,0x0103)

表 19-5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0102~0x0103)

ADC1_DR={ADC1_DRH,ADC1_DRL} (0x0102~0x0103)									
ADC1_DRH (0x0102)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC1_DRL (0x0103)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后，第 1 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后，第 1 通道的低 8 位数据 注：硬件自动启动的 ADC 结果不会更新至此寄存器							

19.4.6 ADC2_DR(0x0104,0x0105)

表 19-6 ADC2_DR={ADC2_DRH,ADC2_DRL} (0x0104~0x0105)

ADC2_DR={ADC2_DRH,ADC2_DRL} (0x0104~0x0105)									
ADC2_DRH (0x0104)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC2_DRL (0x0105)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 2 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 2 通道的低 8 位数据 注: 硬件自动启动的 ADC 结果不会更新至此寄存器							

19.4.7 ADC3_DR(0x0106,0x0107)

表 19-7 ADC3_DR={ADC3_DRH,ADC3_DRL}(0x0106~0x0107)

ADC3_DR={ADC3_DRH,ADC3_DRL} (0x0106~0x0107)									
ADC3_DRH (0x0106)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC3_DRL (0x0107)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 3 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 3 通道的低 8 位数据							

19.4.8 ADC4_DR(0x0108,0x0109)

表 19-8 ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0108~0x0109)

ADC4_DR={ADC4_DRH,ADC4_DRL} (0x0108~0x0109)								
ADC4_DRH (0x0108)								
位	7	6	5	4	3	2	1	0
名称	RSV						DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC4_DRL (0x0108)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:10]	RSV	保留						
[9:8]	DH	软件启动 ADC 转换完成后, 第 4 通道的高 2 位 ADC 转换数据						
[7:0]	DL	软件启动 ADC 转换完成后, 第 4 通道的低 8 位数据						

19.4.9 ADC5_DR(0x010A,0x010B)

表 19-9 ADC5_DR={ADC5_DRH, ADC5_DRL} (0x010A~0x010B)

ADC5_DR={ADC5_DRH,ADC5_DRL} (0x010A~0x010B)								
ADC5_DRH (0x010A)								
位	7	6	5	4	3	2	1	0
名称	RSV						DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC5_DRL (0x010B)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:10]	RSV	保留						
[9:8]	DH	软件启动 ADC 转换完成后, 第 5 通道的高 2 位 ADC 转换数据						
[7:0]	DL	软件启动 ADC 转换完成后, 第 5 通道的低 8 位数据						

19.4.10 ADC6_DR(0x010C,0x010D)

表 19-10 ADC6_DR={ADC6_DRH,ADC6_DRL} (0x010C~0x010D)

ADC6_DR={ADC6_DRH,ADC6_DRL} (0x010C~0x010D)									
ADC6_DRH (0x010C)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC6_DRL (0x010D)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 6 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 6 通道的低 8 位数据							

19.4.11 ADC7_DR(0x010E,0x010F)

表 19-11 ADC7_DR={ADC7_DRH, ADC7_DRL} (0x010E~0x010F)

ADC7_DR={ADC7_DRH,ADC7_DRL} (0x010E~0x010F)									
ADC7_DRH (0x010E)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC7_DRL (0x010F)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 7 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 7 通道的低 8 位数据							

19.4.12 ADC8_DR(0x0110,0x0111)

表 19-12 ADC8_DR={ADC8_DRH, ADC8_DRL} (0x010~0x011)

ADC8_DR={ADC8_DRH,ADC8_DRL} (0x0110~0x0111)									
ADC8_DRH (0x0110)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC8_DRL (0x0111)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 8 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 8 通道的低 8 位数据							

19.4.13 ADC9_DR(0x0112,0x0113)

表 19-13 ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0112~0x0113)

ADC9_DR={ADC9_DRH,ADC9_DRL} (0x0112~0x0113)									
ADC9_DRH (0x0112)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC9_DRL (0x0113)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 9 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 9 通道的低 8 位数据							

19.4.14 ADC10_DR(0x0114,0x115)

表 19-14 ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0114~0x0115)

ADC10_DR={ADC10_DRH,ADC10_DRL} (0x0114~0x0115)									
ADC10_DRH (0x0114)									
位	7	6	5	4	3	2	1	0	
名称	RSV						DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC10_DRL (0x0115)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:10]	RSV	保留							
[9:8]	DH	软件启动 ADC 转换完成后, 第 10 通道的高 2 位 ADC 转换数据							
[7:0]	DL	软件启动 ADC 转换完成后, 第 10 通道的低 8 位数据							

20 比较器

20.1 比较器操作说明

20.1.1 比较器 CMP0

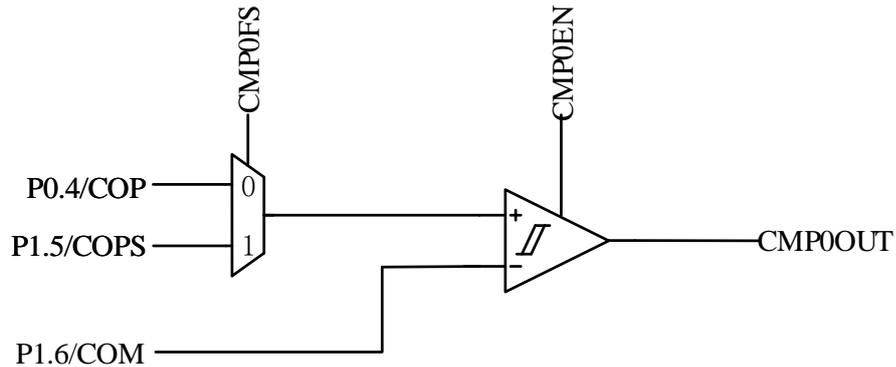


图 20-1 比较器 CMP3 的输入输出相关信号

如果要使能比较器 CMP0，需配置：

1. 配置 CMP_CR0 寄存器的 CMP0FS，选择 P0.4 还是 P0.5 作为正向输入端口。
2. 使能比较器 0，CMP_CR0 寄存器的 CMP0EN=1。

20.1.2 比较器 LOCP

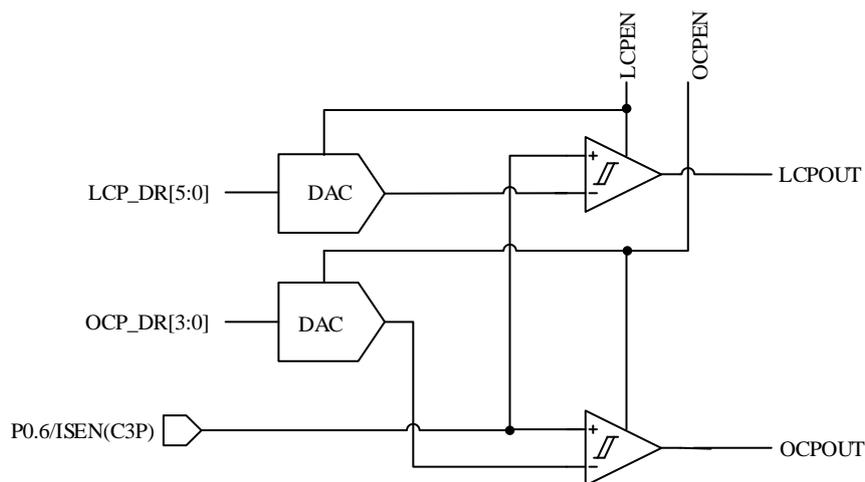


图 20-2 比较器 LCP/OCP 的输入输出相关信号

1. 如果需要使用限流比较器，则需要打开 CMP_CR1 寄存器的 LCP_EN，配置不同 LCP_DR 的值，实现不同的限流比较输出。

2. 如果需要使用过流比较器，则需要打开 CMP_CR2 寄存器的 OCP_EN，配置不同 OCP_DR 的值，实现不同的过流比较输出。

20.1.2.1 母线电流保护

母线电流保护是根据母线电流保护信号的产生，自动关闭电机的输出，以达到保护芯片和电机的目的。配置 CMP_CR2 寄存器的 OCP_IM 为 00 之外的其他值时，上报对应保护中断并自动触发关 MOE 事件，该事件会根据 CMP_CR2 寄存器的 OCP_MOEH_EN、OCP_MOEDL_EN 配置，OCP_MOEH_EN 为 1 时，关闭上桥输出，OCP_MOEL_EN 为 1 时，关掉下桥输出，两者可同时为 1。

母线电流保护事件可以配置 CMP_CR2 寄存器的 OCP_SRC 来选择母线电流保护信号的来源，OCP_SRC=0 时，过流保护信号来源与 OCP 比较器，母线采样电压从 P1.6/ISENSE 管脚输出到 OCP 比较器正端，过流比较阈值通过 OCP_DR 寄存器产生不同的 DAC 电压输入到 OCP 比较器负端，从而实现不同母线电流的过流保护。

母线电流保护事件的输入信号可以配置 CMP_CR2 寄存器的 LOCP，使能滤波功能，通过 CMP_CR2 寄存器的 LOCP=00/01/10/11 选择滤波宽度 4/8/16/32 个时钟周期。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 4~5/8~9/16~17/32~33 时钟周期。

20.1.2.2 逐波限流

逐波限流功能根据母线电流采样产生，配置 CMP_CR1 寄存器的 LCP_IM=01/11，在限流比较器 LCP 上升沿时，自动触发关 MOE 事件，该事件会根据 CMP_CR1 寄存器的 LCP_MOEH_EN、LCP_MOEDL_EN 配置，OCP_MOEH_EN 为 1 时，关闭上桥输出，OCP_MOEL_EN 为 1 时，关掉下桥输出，两者可同时为 1，在 DRV 计数器的上溢下溢事件每隔一段时间后自动使能 MOE，通过控制 CMP_CR1 寄存器的 LCP_MOE_MD=00/01/10/11 选择 40us/20us/9us/4us 后自动使能 MOE。

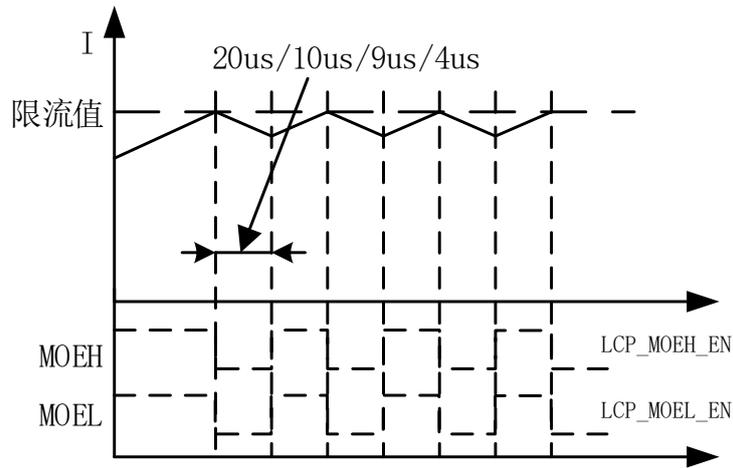


图 20-3 逐波限流

20.1.3 比较器 HALL_COMP

比较器 HALL_COMP 内含三个比较器输出，当 CMP_CR3 寄存器的 HALL_EN=1 时，比较器 HALL_COMP 才使能，HALL_COMP 使能后，如果 CMP_CR3 寄存器的 HALLPN=1，则此时 HALL_COMP 比较器只有 HALLC 使能输出，如果 CMP_CR3 寄存器的 HALLPN=0，则此时 HALL_COMP 比较器 HALLP、HALLC、HALLN 都使能输出；

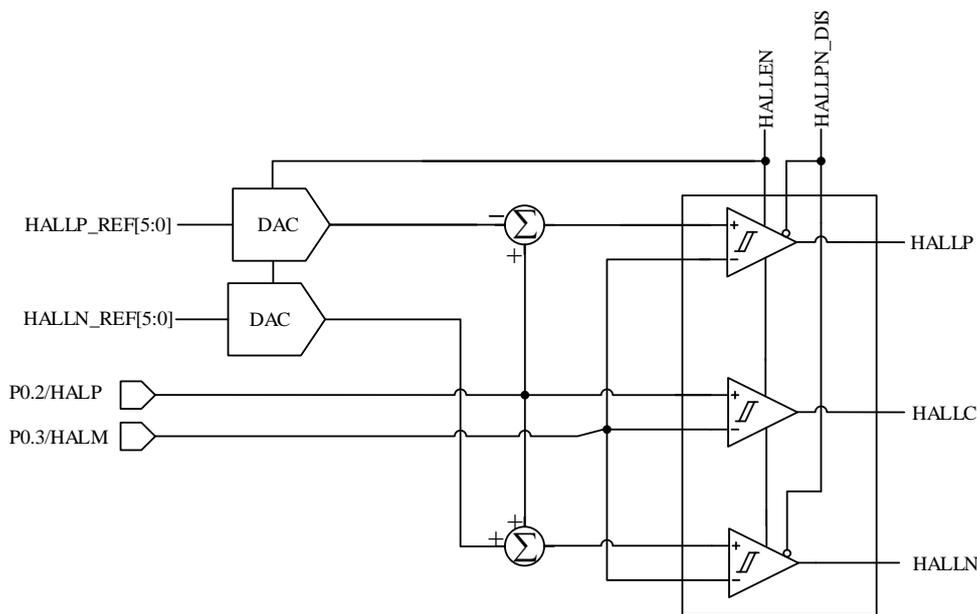


图 20-4 HALL_COMP 模块示意图

当 HALLP、HALLC、HALLN 全使能时，通过配置 TIM1_CR6/TIM1_CR7 中的 HALLP_REF/HALLN_REF，使得 HALLP/HALLN 的输出提前 HALLC 输出。

20.2 比较器寄存器

20.2.1 CMP_CR0(0xD5)

表 20-1 CMP_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	CMP0IM		CMP0HYS		CMP0FS	CMP0EN
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6]	RSV	保留						
[5:4]	CMP0IM	比较器 CMP0 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断						
[3:2]	CMP0HYS	比较器 CMP0 迟滞 00: 0mV 01: 5mV 10: 10mV 11: 15mV						
[1]	CMP0FS	比较器 CMP0 正输入端设置: 0: P0.4/C0P 为比较器 0 正输入端 1: P1.5/C0PS 为比较器 0 正输入端						
[0]	CMP0EN	比较器 CMP0 使能 0: 不使能 1: 使能						

20.2.2 CMP_CR1(0xD6)

表 20-2 CMP_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	LCP_MOE_MD		LCP_IM		LCP_MOEH_EN	LCP_MOEL_EN	RSV	LCP_EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	LCP_MOE_MD	限流模式设置 限流保护后多长时间恢复检测/输出 00: 一个载波周期 01: 半个载波周期 10: 9us 11: 4us						
[5:4]	LCP_IM	比较器 LCP 中断模式和关 MOE 触发 00: 不产生中断 01: 上升沿产生中断和关 MOE 触发 10: 下降沿产生中断和关 MOE 触发 11: 上升沿但不报中断和关 MOE 触发						
[3]	LCP_MOEH_EN	限流触发时，上桥 MOE 关断使能和关 MOE 触发 0: 不使能 1: 使能						
[2]	LCP_MOEL_EN	限流触发时，下桥 MOE 关断使能和关 MOE 触发 0: 不使能 1: 使能						
[1]	RSV	保留						
[0]	LCP_EN	限流比较器 LCP 使能端 0: 不使能 1: 使能						

20.2.3 CMP_CR2(0xD9)

表 20-3 CMP_CR2 (0xD9)

位	7	6	5	4	3	2	1	0
名称	LOCP_DIV		OCP_IM		OCP_MOEH_EN	OCP_MOEL_EN	OCP_SRC	OCP_EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	LOCP_DIV	过流滤波设置 00: 160ns (4 CLK) 01: 320ns (8 CLK) 10: 640ns (16 CLK) 11: 1000ns (24 CLK)						
[5:4]	OCP_IM	比较器 OCP 中断模式和关 MOE 触发 00: 不产生中断 01: 上升沿产生中断和关 MOE 触发 10: 下降沿产生中断和关 MOE 触发 11: 上升/下降沿均产生中断和关 MOE 触发						
[3]	OCP_MOEH_EN	过流触发时, 上桥 MOE 关断使能 0: 不使能 1: 使能						
[2]	OCP_MOEL_EN	过流触发时, 下桥 MOE 关断使能 0: 不使能 1: 使能						
[1]	OCP_SRC	过流信号源选择: 0: 比较器; 1: INTO						
[0]	OCP_EN	过流比较器 OCP 使能端 0: 不使能 1: 使能						

20.2.4 CMP_CR3(0xDA)

表 20-4 CMP_CR3 (0xDA)

位	7	6	5	4	3	2	1	0
名称	HALL_HYS		HCK_SEL	HALL_EN	HALLPN_DIS	CMPSEL		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	HALL_HYS	HALL 比较器迟滞电压设置						
		HALL_HYS[1:0]	HALL 比较器迟滞电压					
		01	30mV					
		10	20mV					
		01	10mV (默认值)					
00	0mV							
[5]	HCK_SEL	HCKSEL HALL_CLK 频率 0: 1.5MHz, 默认值 1: 0.75MHz						
[4]	HALL_EN	HALL 比较器使能端 0: 不使能 1: 使能						
[3]	HALLPN_DIS	HALLPN 比较器使能关闭 0: HALLPN 使能 1: HALLPN 不使能						
[2:0]	RSV	保留						

20.2.5 CMP_SR(0xD7)

表 20-5 CMP_SR(0xD7)

位	7	6	5	4	3	2	1	0
名称	CMPXO_CT	OCPIF	LCPIF	CMP0IF	OVOUT	OCPOUT	LCPOUT	CMP0OUT
类型	R/W	R/W0	R/W0	R/W0	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6]	OCPIF	过流比较 OCP 的中断标记 OCP 中断事件产生，该位由硬件置 1。它由软件清 0。 0: 无事件产生 1: 中断事件产生						
[5]	LCPIF	限流比较 LCP 的中断标记 LCP 中断事件产生，该位由硬件置 1。它由软件清 0。 0: 无事件产生 1: 中断事件产生						
[4]	CMP0IF	比较 CMP0 的中断标记 CMP0 中断事件产生，该位由硬件置 1。它由软件清 0。 0: 无事件产生 1: 中断事件产生						
[3]	OVOUT	过压比较 OV 的比较结果 0: OV 当前的比较结果为 0 1: OV 当前的比较结果为 1						
[2]	OCPOUT	过流比较 OCP 的比较结果 0: OCP 当前的比较结果为 0 1: OCP 当前的比较结果为 1						
[1]	LCPOUT	限流比较 LCP 的比较结果 0: LCP 当前的比较结果为 0 1: LCP 当前的比较结果为 1						
[0]	CMP0OUT	比较 CMP0 的比较结果 0: CMP0 当前的比较结果为 0 1: CMP0 当前的比较结果为 1						

20.2.6 LCP_DR(0x403A)

表 20-6 LCP_DR(0x403A)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV	LCP_DR[5:0]					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6]	RSV	保留						
[5:0]	LCP_DR	LCP 限流保护参考电压设置: 限流 DAC=58mV+4.8mV* LCP_DR[5:0]						

20.2.7 OCP_DR(0x403B)

表 20-7 OCP_DR(0x403B)

位	7	6	5	4	3	2	1	0																																		
名称	RSV	RSV	RSV	RSV	OCP_DR[3:0]																																					
类型	R	R	R	R	R/W	R/W	R/W	R/W																																		
复位值	0	0	0	0	0	0	0	0																																		
字段	名称	描述																																								
[7:4]	RSV	保留																																								
[3:0]	OCP_DR	OCP 过流保护参考电压设置: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>OCP_DA_D[3:0]</th> <th>参考电压 (mV)</th> </tr> </thead> <tbody> <tr><td>0</td><td>78</td></tr> <tr><td>1</td><td>97</td></tr> <tr><td>2</td><td>116</td></tr> <tr><td>3</td><td>135</td></tr> <tr><td>4</td><td>154</td></tr> <tr><td>5</td><td>173</td></tr> <tr><td>6</td><td>192</td></tr> <tr><td>7</td><td>211</td></tr> <tr><td>8</td><td>240</td></tr> <tr><td>9</td><td>269</td></tr> <tr><td>A</td><td>297</td></tr> <tr><td>B</td><td>326</td></tr> <tr><td>C</td><td>354</td></tr> <tr><td>D</td><td>383</td></tr> <tr><td>E</td><td>412</td></tr> <tr><td>F</td><td>440</td></tr> </tbody> </table>							OCP_DA_D[3:0]	参考电压 (mV)	0	78	1	97	2	116	3	135	4	154	5	173	6	192	7	211	8	240	9	269	A	297	B	326	C	354	D	383	E	412	F	440
OCP_DA_D[3:0]	参考电压 (mV)																																									
0	78																																									
1	97																																									
2	116																																									
3	135																																									
4	154																																									
5	173																																									
6	192																																									
7	211																																									
8	240																																									
9	269																																									
A	297																																									
B	326																																									
C	354																																									
D	383																																									
E	412																																									
F	440																																									

20.2.8 TSD_CR(0x402F)

表 20-8 EVT_FILTER(0x402F)

位	7	6	5	4	3	2	1	0
名称	TSDEN	RSV			TSDADJ			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	1	1	1	1
字段	名称	描述						
[7]	TSDEN	温度侦测使能。 0: 不使能 1: 使能。						
[6:4]	RSV	保留位						
[3:0]	TSDADJ	侦测温度阈值调节						
		TSD_ADJ	保护温度(°C)					
		1111	71					
		1110	75					
		1101	80					
		1100	84					
		1011	89					
		1010	94					
		1001	99					
		1000	105					
		0111	111					
		0110	116					
		0101	123					
		0100	131					
		0011	136					
		0010	142					
		0001	148					
0000	155							

21 低压检测

21.1 简介

MCU 低压检测包括三个部分：低电压预警、低电压复位、低电压欠压保护。

21.2 操作说明

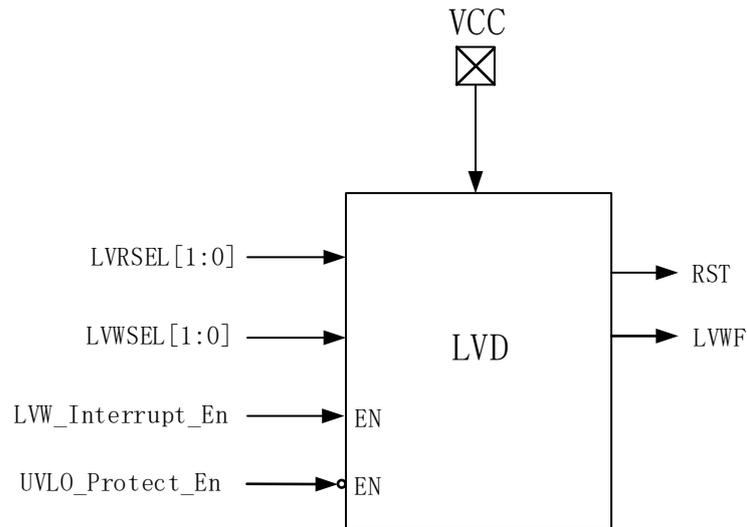


图 21-1 低电压检测模块

低压检测模块操作说明如下：

- 低电压预警和低电压复位这两个模块都是默认一直使能的。
- 低电压预警电压可通过 LVWSEL[1:0] 设置为 7/8/9/10V 四个档位，低电压预警可以使能中断；使能中断后当 VCC 电压低于预警电压设定值时，就会触发中断。
- 低电压复位电压可通过 LVRSEL[1:0] 设置为 2.8/3.0/3.5/3.8V 四个档位。当 VCC 电压低于复位电压设定值后，芯片就会复位。
- 低电压欠压保护使能时，芯片有欠压保护。

21.3 寄存器

21.3.1 LVSR(0xDB)

表 21-1 LVSR(0xDB)

位	7	6	5	4	3	2	1	0
名称	EXT1CFG			EXT0CFG			LVWF	LVWIF
类型	R/W	R/W	R/W	R/W	R/W	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	EXT1CFG	外部中断 1 配置 000: 配置 P1.1 为外部中断 1 接口 001: 配置 P1.2 为外部中断 1 接口 010: 配置 P1.3 为外部中断 1 接口 011: 配置 P1.4 为外部中断 1 接口 100: 配置 P1.5 为外部中断 1 接口 101: 配置 P1.6 为外部中断 1 接口 110: 配置 P0.4 为外部中断 1 接口 111: 配置 P0.5 为外部中断 1 接口						
[4:2]	EXT0CFG	外部中断 0 配置 000: 配置 P0.1 为外部中断 0 接口 001: 配置 P0.3 为外部中断 0 接口 010: 配置 P0.4 为外部中断 0 接口 011: 配置 P0.5 为外部中断 0 接口 100: 配置 P1.1 为外部中断 0 接口 101: 配置 P1.2 为外部中断 0 接口 110: 配置 P1.4 为外部中断 0 接口 111: 配置 P1.5 为外部中断 0 接口						
[1]	LVWF	VCC 低电标记 低电标记反映当前是否处于低电状态 0: 当前没有报警 1: 当前低电检测报警						
[0]	LVWIF	VCC 低电中断标记 该位表示是否曾经发生低电事件，当低电压检测中断使能，产生低电检测中断后，该位置一，同时进入中断。该位硬件置一，软件写零清零。低电检测中断不使能，该位不会硬件置一。 0: 无事件发生 1: 发生低电压检测报警						

22 FLASH

22.1 简介

MCU 片内提供了 6k 字节的空间。不仅支持全芯片擦除/写入，还支持扇区擦除。

主要特性：

- 每个扇区为 128 字节，共计 48 个扇区
- 最后一扇区（地址范围：0x1780~0x17FF）任何时刻不会被擦除。
- 任何处于非保护区域的指令在访问（包括读、写、擦除操作）保护区域时，都会使 MCU 复位
- 扇区擦除和芯片擦除时间约需要 120~150ms

22.2 操作说明

为确保对 FLASH 操作的安全性，强烈建议在自烧录前禁止所有中断事件，以免中断处理中的 MOVX 指令对 FLASH 进行误操作。

- FLASH 在执行擦除和编程操作之前需要先解锁 FLASH，向 FLASH 编程开锁寄存器 FLA_KEY 依次写入 0x5a, 0x1f 后开启软件编程 FLASH 功能。若顺序不对或者写其它值将使此功能冻结，直到下一次复位。开锁后，任何一次写 FLA_CR 的动作都将会使 FLA_KEY 再次上锁。
- 为确保用户程序安全，在进行自写操作前，务必关闭所有中断。以防止 movx 操作误写了 rom_code。

22.3 FLASH 寄存器

22.3.1 FLA_CR

表 22-1 FLA_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV		FLAERR	RSV	FLAPRE	FLAERS	FLAEN
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	RSV	保留						
[4]	FLAERR	编程出错标志，可读 0: 对 FLASH 自写时，编程或预编程操作成功。 1: 对 FLASH 自写时，编程或预编程操作失败。						
[3]	RSV	保留						
[2]	FLA_SEC_PRE	扇区预编程使能，高有效（扇区擦除前须先对本扇区预编程） 0: 禁止 1: 使能 注意：只有在 FLAEN 为 1 时，FLA_SEC_PRE 才起作用						
[1]	FLAERS	扇区擦除使能 0: 禁止 1: 使能 注意：只有在 FLAEN 为 1 时，FLAERS 才起作用						
[0]	FLAEN	编程使能 0: 禁止 1: 使能						

22.3.2 FLA_KEY

表 22-2 FLA_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
名称	RSV						FLAKSTA	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FLA_KEY	写: FLASH 擦除/编程开锁寄存器 读: 高 6 位返回的是 0x00 读: 最低 2 位反应的是 FLASH 解锁状态位 FLAKSTA 00: 上锁 01: 0x5A 已经写入, 等待 0x1F 写入 11: 开锁 10: 冻结						

23 CRC (循环冗余校验计算单元)

23.1 CRC 功能框图

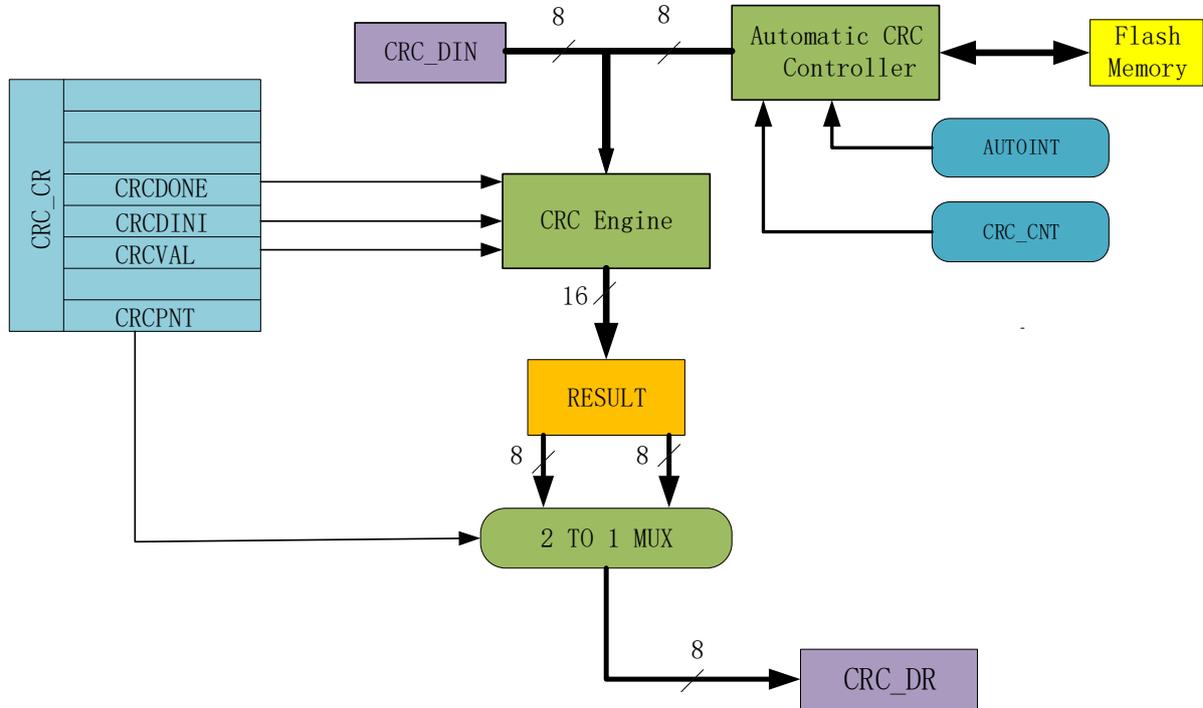


图 23-1 CRC 功能框图

CRC (循环冗余校验计算单元) 是根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 23-1 所示, CRC 接收 CRC_DIN 寄存器的 8 位数据, 计算完成后将 16 位结果发送至内部寄存器, 通过 CRCPNT 和 CRC_DR 间接访问内部结果寄存器。

表 23-1 CRC 标准与生成多项式

序号	CRC 标准	生成多项式	16 进制表示
1	CRC12	$x^{12}+x^{11}+x^3+x^2+x+1$	80F
2	CRC16	$x^{16}+x^{15}+x^2+1$	8005
3	CRC16-CCITT	$x^{16}+x^{12}+x^5+1$	1021
4	CRC32	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^9+x^5+x^4+x+1$	04C11DB7

23.2 CRC16 生成多项式

FU5821 选择基于 CRC16-CCITT 标准的生成多项式: $X^{16} + X^{12} + X^5 + 1$ 。

23.3 CRC16 基本逻辑图

如图 23-2 所示是串行 CRC16 电路原理图, FU5821 采用并行算法实现, 对每个输入字节 MCU

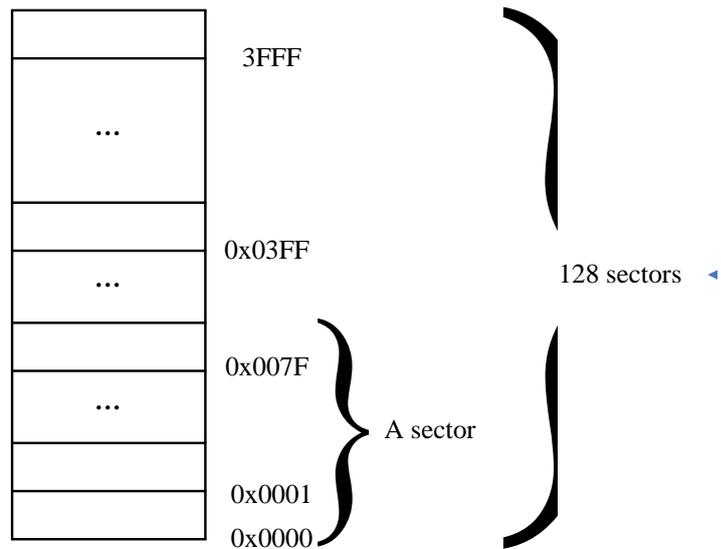


图 23-3 ROM 访问分区图

如图 23-3 所示。整个 ROM 共 16K 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 128 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC0BEG 可以是 0x00~0x7F 之间的任何值，包括 0x00 和 0x7F；需要计算的 sector 总数的数值 CRC0CNT 可以是 0x00~0x7F，包括 0x00 和 0x7F。

需要注意的是，随着 CRC_BEG 的值的增大，CRC_CNT 的值应该相应减小。例如，如果 CRC_BEG 的值为 0x7F，则 CRC_CNT 的值只能是 0x00，即只能计算最后一个 sector 中数据的 CRC 值。此时，如果不小心将 CRC_CNT 的值设置为 0x01 或更大的值，则 CRC 控制器硬件会自动限制计算的字节数，使 CRC 引擎只计算最后一个 sector 中数据的 CRC 值。

23.5 CRC 寄存器

23.5.1 控制寄存器：CRC_CR(0x4022)

表 23-2 CRC_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDONE	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	1	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留						
[4]	CRCDONE	自动 CRC 计算完成标志。 在自动 CRC 计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。						
[3]	CRCDINI	CRC 结果初始化使能 0：初始化无效 1：初始化有效； 当软件向这一位写 1 时，硬件并没有真正将 1 写入此位，而是同步产生一个时钟周期的高电平脉冲，送到 CRC 引擎，作为 CRC 结果初始化的条件。所以，不管软件向这一位写入什么值，读取时总是返回 0。						
[2]	CRCVAL	CRC 结果初始化选择位。 0：将 CRC 结果初始化为 0x0000 1：将 CRC 结果初始化为 0xFFFF						
[1]	AUTOINT	CRC 自动计算使能。 当向此位写 1 时，会自动对 Flash 的某片连续的块中的数据进行 CRC 计算。计算的起始块为 CRC0BEG，共计算 CRC0CNT 个块。 注：在启用自动 CRC 计算功能之前，应先将其它位配置好，再将这一位写 1。换句话说，这一位不能与其它位同时配置。						
[0]	CRCPNT	CRC 结果指针。 0：读取 CRC0DATA 寄存器时，访问的是 16 位 CRC 结果的低字节(7-0 位) 1：读取 CRC0DATA 寄存器时，访问的是 16 位 CRC 结果的高字节(15-8 位)						

注：由于 CRC 计算过程分为两大类，一类是单个字节的 CRC 计算，一类是 ROM 数据批量 CRC 自动计算。向控制寄存器 CRC0STA 的 bit[1]写入 1，会立即启动 CRC 自动计算过程。如果要计算软件写入 CRC0DIN 寄存器中的单个字节的 CRC 值，则 CRC0STA 寄存器的 bit[1]只能为 0。

23.5.2 输入数据寄存器：CRC_DIN(0x4021)

表 23-3 CRC0DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DIN	CRC 模块输入数据。 每次向此寄存器写入一个数据时，CRC 模块就自动在现有 CRC 结果的基础上，根据输入数据计算出新的 CRC 结果，并覆盖原 CRC 结果。 注：此寄存器是一个虚拟寄存器，写入的数据并不保存。读取此地址时返回 0x00。						

23.5.3 结果输出寄存器：CRC_DR(0x4023)

表 23-4 CRC_DAT (0x4023)

位	7	6	5	4	3	2	1	0
名称	CRC_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DR	CRC 结果输出。 每次读、写此寄存器时，会根据控制寄存器 CRC0STA 中的结果指针 CRC0PNT 来决定访问的是 CRC 结果的高字节还是低字节。						

注：由于此寄存器的值除了直接由软件决定以外，还可由其它信号导致发生变化，所以直接放在 CRC 模块内部，而不放在寄存器专用模块里。

23.5.4 自动计算起点寄存器：CRC_BEG(0x4024)

表 23-5 CRC_BEG (0x4024)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_BEG						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称	描述						
[7]	RSV	保留						
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始 sector。 例如：如果 CRC0BEG[7:0]的值是 1，每个 Sector size 是 256 个字节，则自动 CRC 计算的起始地址是：1×256=256，实际上是从第二个 sector 的第一个字节开始						

23.5.5 自动计算块数寄存器：CRC_CNT(0x4025)

表 23-6 CRC_CNT (0x4025)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_CNT						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称	描述						
7	RSV	保留						
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移。 此值定义了需要计算 CRC 值的 ROM 扇区的偏移，通过此值可决定自动 CRC 计算的结束扇区。						

24 休眠模式

24.1 简介

FU5821 系列提供了三种工作模式：正常，待机和睡眠。通过设置寄存器 PCON 的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 24-1 所示：

表 24-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关掉的外设，其他模块全速工作	NA	功耗较高，性能最好。
待机	CPU 时钟被门控，其他功能模块关闭或工作，由其控制位决定。 看门狗时钟被门控住。	任何中断 外部/Debug 复位	功耗低 性能灵活
睡眠	FLASH Deep-Sleep。 模拟快时钟电路关闭，MCU 软件应注意在进入睡眠前，确保 ADC、TIM1、电机控制/驱动电路已处于空闲。 看门狗时钟被关闭。	外部中断， 外部/Debug 复位	功耗很低 性能灵活

24.2 PCON 寄存器

表 24-2 PCON (0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	LDO5	STOP	IDLE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	GF3	通用标志位 3						
[4]	GF2	通用标志位 2						
[3]	GF1	通用标志位 1						
[2]	LDO5	LDO5 深度睡眠选择 0 : STOP 睡眠时 LDO5 正常工作。 1 : STOP 睡眠时 LDO5 低功耗模式。						
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0						
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0 功耗模式： {STOP, IDLE} =1x, 系统睡眠 {STOP, IDLE} =01, 系统待机 {STOP, IDLE} =00, 系统正常工作						

25 代码保护

25.1 简介

MCU 提供了一种 FLASH 全芯片加密的方式用于保护客户的软件知识产权。此功能可以很好的保护软件免受非法的用户操作。当 FLASH 被加密后，里面的数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

25.2 操作说明

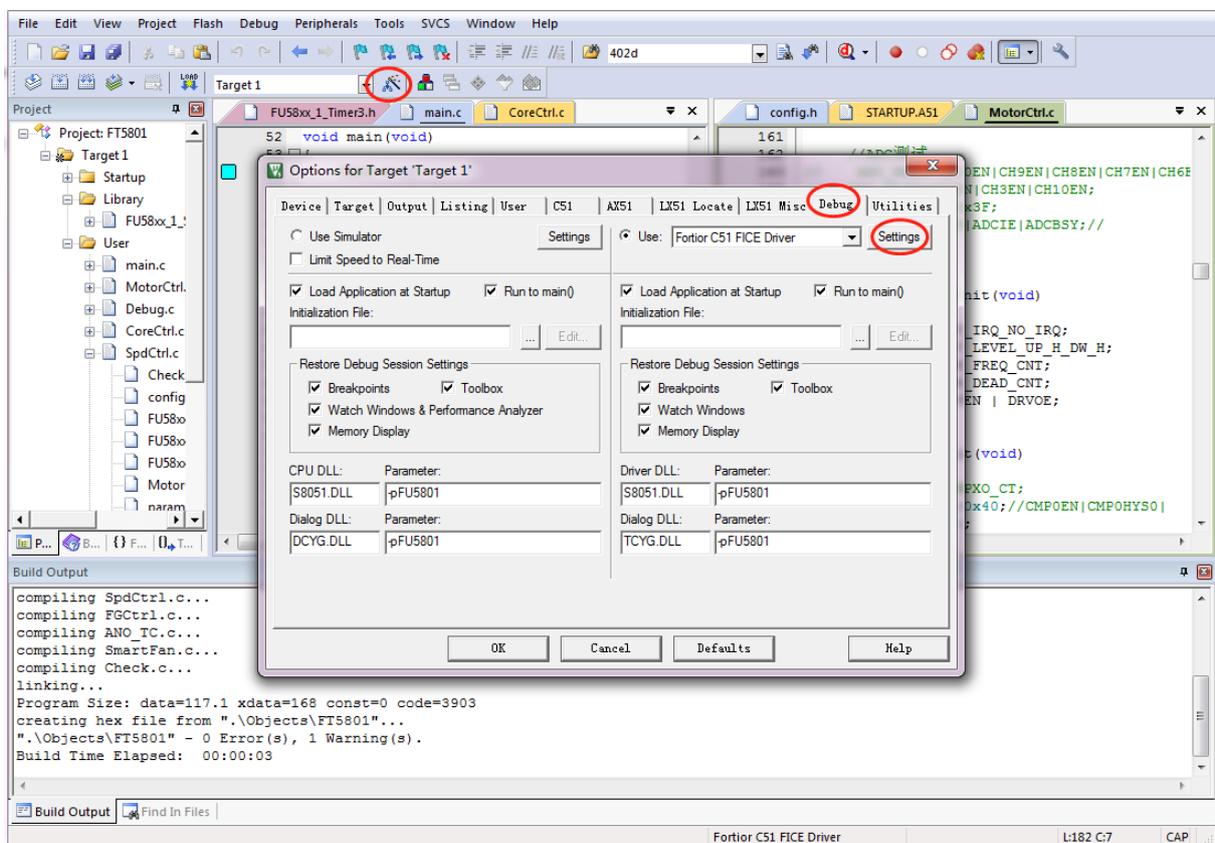


图 25-1 代码保护配置



图 25-2 代码保护 全保护模式

芯片支持用户对烧录到 FLASH 的代码加密进行知识产权保护，方法及步骤依次如图 25-1 和图 25-2 所示：

步骤一：

打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 25-1 所示进行选择，并点击 Settings 进入下一步设置。

步骤二：

按照图 25-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到的.BIN 文件，烧录到 FLASH 中之后即可达到代码保护的效果。

需要说明的是，芯片具有全代码保护模式，图 25-2 所示设置为全代码保护模式，设置之后 FLASH 中的所有代码都会被保护。

每扇区大小为 128 字节。

Copyright Notice

Copyright by Fortior Technology (Shenzhen) Co., Ltd. All Rights Reserved.

Right to make changes —Fortior Technology (Shenzhen) Co., Ltd RSVs the right to make changes in the products - including circuits, standard cells, and/or software - described or contained herein in order to improve design and/or performance. The information contained in this manual is provided for the general use by our customers. Our customers should be aware that the personal computer field is the subject of many patents. Our customers should ensure that they take appropriate action so that their use of our products does not infringe upon any patents. It is the policy of Fortior Technology (Shenzhen) Co., Ltd. to respect the valid patent rights of third parties and not to infringe upon or assist others to infringe upon such rights.

This manual is copyrighted by Fortior Technology (Shenzhen) Co., Ltd. You may not reproduce, transmit, transcribe, store in a retrieval system, or translate into any language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise, any part of this publication without the expressly written permission from Fortior Technology (Shenzhen) Co., Ltd.

Fortior Technology(Shenzhen) Co.,Ltd.

Room203,2/F, Building No.11,Keji Central Road2,
SoftwarePark, High-Tech Industrial Park, Shenzhen, P.R. China 518057
Tel: 0755-26867710
Fax: 0755-26867715
URL: <http://www.fortiortech.com>

Contained herein

Copyright by Fortior Technology (Shenzhen) Co.,Ltd all rights Reserved.