

N32WB03x系列蓝牙芯片

数据手册

N32WB03x系列采用32位ARM Cortex-M0内核，最高工作主频64MHz，支持BLE 5.1，发射电流4.2mA，接收电流3.8mA，最大发射功率+6dBm，接收灵敏度-94dBm @BLE 1Mbps，支持SIG Mesh

关键特性

- 内核CPU
 - 32位ARM Cortex-M0内核
 - 最高主频64MHz
- 存储
 - 256K/512K字节Flash
 - 48K字节SRAM
- 功耗
 - 接收电流：3.8mA@3.3V
 - 发射电流：4.2mA @0dBm/3.3V
 - Sleep模式(48KB RAM保持)：1.4μA@3V
 - PD模式：130nA
- 射频规格
 - BLE 1Mbps接收灵敏度：-94dBm
 - BLE 2Mbps接收灵敏度：-91dBm
 - 可编程的发射机功率，最大+6dBm
 - 单端天线口
- 时钟
 - HSE：32MHz外部高速晶体
 - LSE：32.768KHz外部低速晶体
 - HSI：内部高速RC64MHz
 - LSI：内部低速RC32KHz
 - 支持1路时钟输出，可配置为不同的时钟，4分频后输出
- 复位
 - 支持上下电/外部引脚复位

- 支持看门狗复位

- 通信接口

- 2个USART接口, 最高速率4 Mbps(可配置为ISO7816, IrDA, LIN)
- 1个LPUART接口, 支持低功耗特性, Sleep模式下最高通讯速率9600bps, 支持低功耗唤醒
- 2个SPI接口, 最高速率16MHz, 主从模式可配, 可配置为I2S
- 1个I2C接口, 最高速率1 MHz, 主从模式可配

- 定时计数器

- 1个16位高级定时计数器, 支持输入捕获、输出比较、PWM输出以及正交编码输入等功能; 有4个独立的通道, 其中3个通道支持6路互补PWM输出
- 1个16位通用定时计数器, 支持输入捕获、输出比较、PWM输出、单脉冲输出, 有4个独立的通道
- 1个16位基本定时计数器
- 1个24位系统时间定时器
- 1个7位窗口看门狗(WWDG)
- 1个12位独立看门狗(IWDG)

- 模拟接口

- 1个10位1.33Msps ADC(可配置为16位16Ksps), 支持5路外部单端通道, 1路差分MIC通道, 2路内部通道
- 内置PGA, 支持最大128倍放大
- MIC BIAS电压支持1.6V-2.3V可调

- 21个支持复用功能的GPIO

- 1个高速5通道DMA控制器

- 1个IR发送控制器, 支持可配置红外遥控协议

- 1个KEYSCAN模块, 支持8/10/13个GPIO可配置为44/65/104个按键功能

- RTC实时时钟, 支持闰年万年历, 闹钟事件, 周期性唤醒

- 支持硬件CRC16、CRC32运算

- 工作条件

- 工作电压范围: 1.8V/2.32V~3.6V
- 工作温度范围: -40°C~85°C
- ESD: ±2KV(HBM)

- 封装

➤ QFN32(4mm×4mm)

● 订购型号

系列	型号	版本
N32WB03x	N32WB031KEQ6	N32WB031KEQ6-1/2
N32WB03x	N32WB031KCQ6	N32WB031KCQ6-1

NATIONS CONFIDENTIAL

目录

1	产品简介.....	9
1.1	命名规则.....	10
1.2	器件一览.....	10
2	功能简介.....	12
2.1	处理器内核.....	12
2.2	存储器	12
2.2.1	Flash	12
2.2.2	SRAM.....	12
2.3	低功耗模式.....	12
2.4	时钟系统.....	13
2.5	通用输入输出接口(GPIO)	14
2.6	外部中断/事件控制器(EXTI).....	15
2.7	直接存储器存取(DMA)	15
2.8	循环冗余校验计算单元(CRC).....	15
2.9	定时器和看门狗.....	16
2.9.1	基本定时器(TIM6)	16
2.9.2	通用定时器(TIM3)	16
2.9.3	高级控制定时器(TIM1)	17
2.9.4	系统时基定时器(Systick).....	17
2.9.5	看门狗定时器(WDG)	18
2.10	模拟/数字转换器(ADC).....	18
2.11	I2C总线接口(I2C)	19
2.12	通用同步异步收发器(USART).....	20
2.13	串行外设接口(SPI)	22
2.14	串行音频接口(I2S)	23
2.15	实时时钟(RTC).....	24
2.16	红外控制器(IRC).....	24
2.17	按键自动扫描(KEYSCAN)	24
2.18	串行SWD调试口(SWD).....	25
3	定义和描述.....	26
3.1	封装示意图.....	26
3.1.1	QFN32	26
3.2	引脚复用定义.....	27
4	电气特性.....	30
4.1	测试条件.....	30
4.1.1	最小和最大数值	30
4.1.2	典型数值	30
4.1.3	典型曲线	30

4.1.4	负载电容	30
4.1.5	引脚输入电压	30
4.1.6	供电方案	31
4.1.7	电流消耗测量	32
4.2	绝对最大额定值	33
4.3	工作条件	34
4.3.1	通用工作条件	34
4.3.2	上电和掉电时的工作条件	34
4.3.3	内嵌复位和电源控制模块特性	34
4.3.4	DCDC特性	35
4.3.5	供电电流特性	35
4.3.6	外部时钟源特性	37
4.3.7	内部时钟源特性	39
4.3.8	从低功耗模式唤醒的时间	40
4.3.9	FLASH存储器特性	40
4.3.10	绝对最大值(电气敏感性)	41
4.3.11	I/O端口特性	41
4.3.12	RESET引脚特性	44
4.3.13	TIM定时器特性	45
4.3.14	I2C接口特性	45
4.3.15	SPI接口特性	47
4.3.16	温度传感器(TS)特性	49
4.3.17	ADC特性	50
4.3.18	PGA特性	51
4.3.19	KEYSCAN特性	51
4.3.20	BLE特性	52
5	封装尺寸	54
5.1	QFN32	54
6	版本历史	55
7	声明	56

表目录

表 1-1 N32WB03x系列资源配置.....	10
表 3-1 管脚定义.....	27
表 4-1 电压特性.....	33
表 4-2 电流特性.....	33
表 4-3 温度特性.....	33
表 4-4 通用工作条件.....	34
表 4-5 上电和掉电时的工作条件.....	34
表 4-6 内嵌复位和电源控制模块特性 ⁽¹⁾⁽²⁾	34
表 4-7 内嵌DCDC电源管理模块特性 ⁽¹⁾	35
表 4-8 睡眠模式下的典型电流消耗 ⁽¹⁾	36
表 4-9 运行模式下的典型电流消耗.....	36
表 4-10 BLE功耗.....	36
表 4-11 HSE 32MHz振荡器特性 ⁽¹⁾⁽²⁾	37
表 4-12 LSE振荡器特性($f_{LSE}=32.768kHz$) ⁽¹⁾	38
表 4-13 HSI振荡器特性 ⁽¹⁾⁽²⁾	39
表 4-14 LSI振荡器特性 ⁽¹⁾	39
表 4-15 低功耗模式的唤醒时间.....	40
表 4-16 存储器特性.....	40
表 4-17 闪存存储器寿命和数据保存期限.....	40
表 4-18 ESD绝对最大值.....	41
表 4-19 电气敏感性.....	41
表 4-20 I/O静态特性 ⁽¹⁾⁽²⁾	41
表 4-21 I/O输出电压.....	42
表 4-22 输入输出交流特性 ⁽¹⁾	43
表 4-23 NRST引脚特性.....	44
表 4-24 TIMx ⁽¹⁾⁽²⁾ 特性.....	45
表 4-25 I2C接口特性 ⁽¹⁾	46
表 4-26 SPI特性 ⁽¹⁾	47
表 4-27 温度传感器特性.....	50
表 4-28 ADC特性.....	50

表 4-29 PGA特性..... 51

表 4-30 KEYSCAN特性 51

表 4-31 BLE接收特性⁽¹⁾ 52

表 4-32 BLE发送特性⁽¹⁾ 52

NATIONS CONFIDENTIAL

图目录

图 1-1 N32WB03x系列框图.....	9
图 1-2 N32WB03x系列订货代码信息图示.....	10
图 2-1 存储器映射图.....	12
图 2-2 时钟树.....	14
图 3-1 N32WB03x系列QFN32引脚分布.....	26
图 4-1 引脚的负载条件.....	30
图 4-2 引脚输入电压.....	30
图 4-3 供电方案.....	31
图 4-4 电流消耗测量方案.....	32
图 4-5 使用32MHz晶体的典型应用.....	37
图 4-6 使用32.768kHz晶体的典型应用.....	39
图 4-7 输入输出交流特性定义.....	44
图 4-8 建议的NRST引脚保护.....	44
图 4-9 I2C总线交流波形和测量电路 ⁽¹⁾	46
图 4-10 SPI时序图 – 从模式和CPHA=0.....	48
图 4-11 SPI时序图 – 从模式和CPHA=1 ⁽¹⁾	49
图 4-12 SPI时序图 – 主模式 ⁽¹⁾	49
图 5-1 QFN32封装尺寸.....	54

1 产品简介

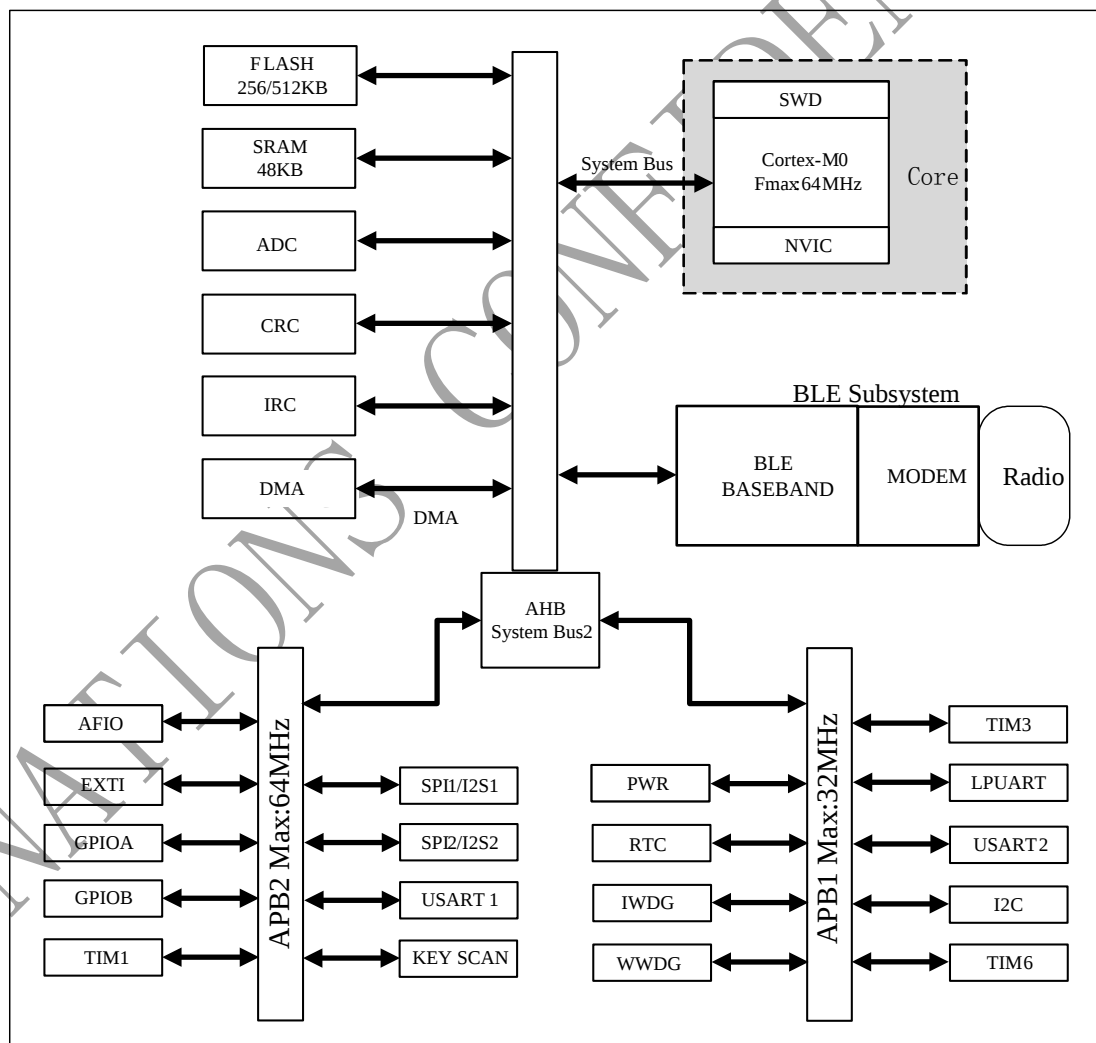
N32WB03x系列蓝牙芯片是国民技术新一代高性能、超低功耗的蓝牙5.1芯片，采用32位ARM Cortex®-M0内核，最高工作主频64MHz，片上集成48KB SRAM，256/512KB Flash。

集成先进的BLE5.1射频收发器，符合蓝牙BLE5.1规范，可配置为标准的1Mbps BLE模式，2Mbps增强BLE模式，125kbps BLE远程模式(S8)，500kbps BLE远程模式(S2)。在BLE 1M或2M模式下，支持AOA(到达角)和AOD(离去角)，支持RSSI(接收器信号强度指示)，支持主从角色，支持多连接，支持数据包长度扩展，支持KEYSCAN，IRC，10位1.33Msps ADC(可配置为16位16Ksps)，支持模拟MIC输入，PGA放大，支持基本、通用、高级TIMER，RTC，WWDG，IWDG，LPUART，USART，SPI，I2C等外设。

适用于蓝牙KEY，OBU，数传模块，蓝牙语音遥控器，智能家居等多种应用场景。

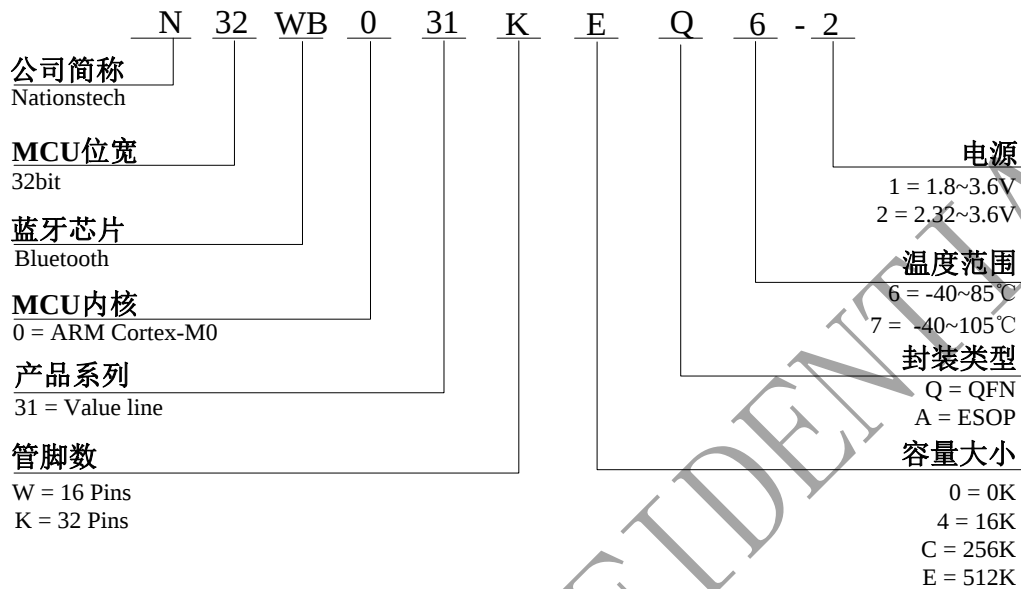
图 1-1给出了该系列产品的框图。

图 1-1 N32WB03x系列框图



1.1命名规则

图 1-2 N32WB03x系列订货代码信息图示



1.2器件一览

表 1-1 N32WB03x系列资源配置

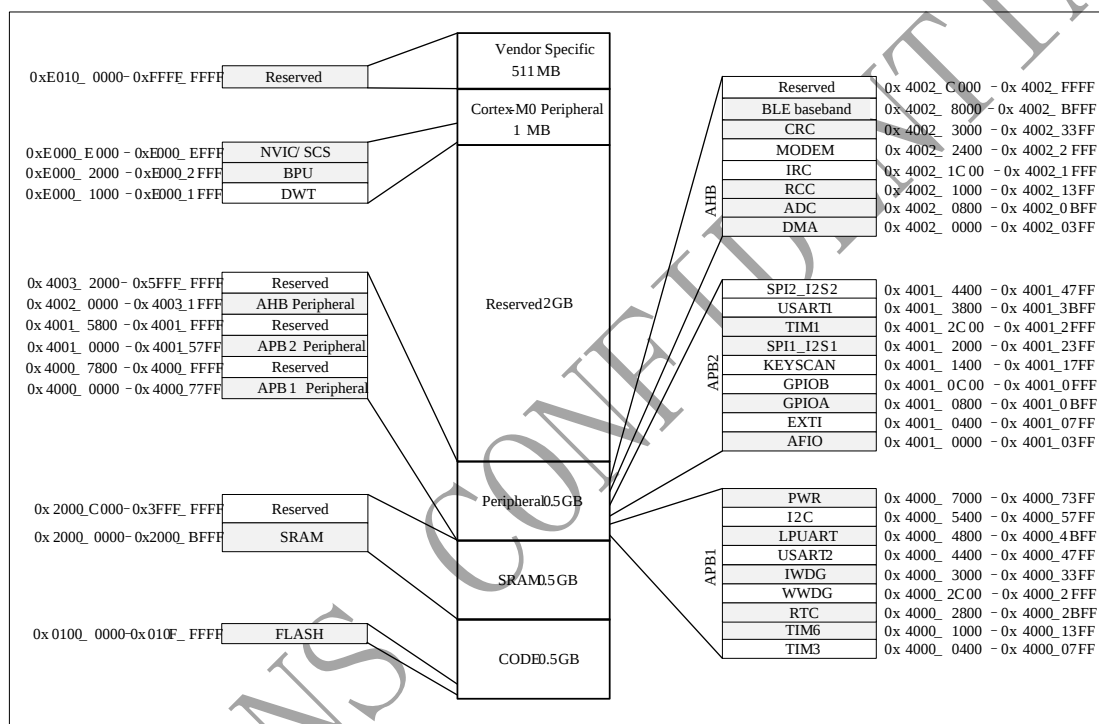
器件型号		N32WB031KEQ6	N32WB031KCQ6
蓝牙协议		BLE5.1	
Flash容量(KB)		512	256
SRAM容量(KB)		48	
CPU频率		ARM Cortex-M0 @64MHz	
工作环境		1.8V/2.32V~3.6V/-40~85°C	
定时器	通用	1个(TIM3)	
	高级	1个(TIM1)	
	基本	1个(TIM6)	
	RTC	1个(RTC)	
通讯接口	SPI	2个(SPI1、SPI2)	
	I2S	2个(I2S1、I2S2)	
	I2C	1个(I2C)	
	USART	2个(USART1、USART2)	
	LPUART	1个(LPUART)	
GPIO		21	
DMA(通道数)		1(5)	
10位ADC(通道数)		1(8)	

AMIC通道	1
KEYSCAN	8/10/13个GPIO分别支持44/65/104个按键
IRC	1个
CRC	CRC16/CRC32
封装	QFN32(4mm * 4mm)

NATIONS CONFIDENTIAL

N32WB03x系列集成了ARM Cortex®-M0处理器。

图 2-1 存储器映射图



256K或512K字节的Flash，程序存储最大空间256K字节，其他空间可做数据存储。

48K字节的SRAM，Sleep模式下可以全保持。

N32WB03x系列产品支持四种低功耗模式。

只有CPU停止，所有外设处于工作状态并可在发生中断/事件时唤醒CPU。

- Standby模式

电源正常运行，CORE电源域关电，BLE可运行。

- Sleep模式

高速时钟关闭，电源运行在低功耗模式，CORE电源域关电，BLE关电。

- PD模式

所有系统关闭，仅WAKEUP IO及RESET可唤醒。

2.4时钟系统

2个高速时钟：

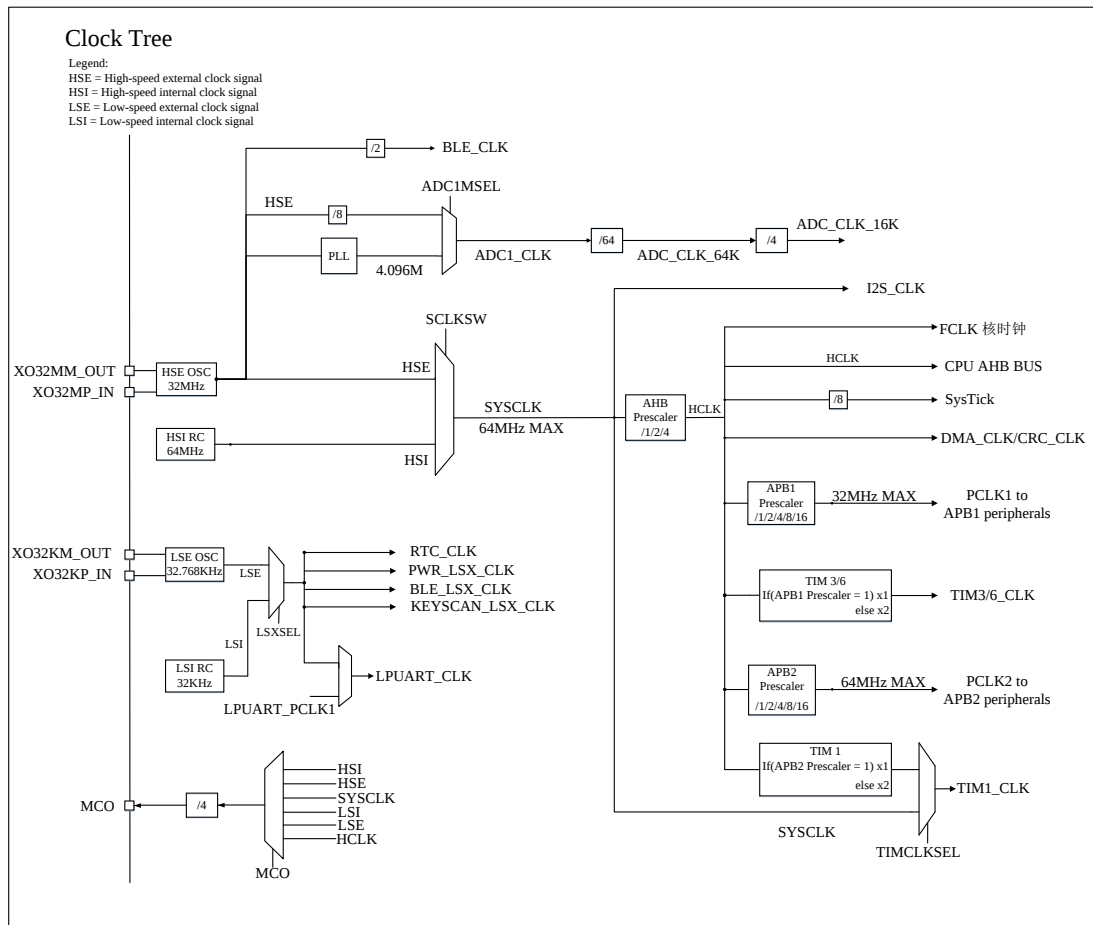
- HSI振荡器时钟(64MHz)
- HSE振荡器时钟(32MHz)

2个二级时钟源：

- LSI振荡器时钟(32KHz)
- LSE振荡器时钟(32.768KHz)

在系统上电复位后，HSI和HSE默认使能，系统时钟默认选择HSI；LSI可用于驱动独立看门狗IWDG和通过程序选择驱动RTC、KEYSCAN和LPUART；LSE可通过程序选择驱动RTC、KEYSCAN和LPUART。LSI/LSE可用于从Idle /Standby/Sleep/PD模式下自动唤醒系统。当不被使用时，任一个时钟源都可被独立地启动或关闭，由此优化系统功耗。

图 2-2 时钟树



2.5通用输入输出接口(GPIO)

GPIO (General purpose input/output) 即通用型I/O, AFIO (Alternate-function input/output) 即复用功能I/O。芯片最多支持21个GPIO, 共被分为2组(GPIOA/GPIOB), A组7个端口, B组共14个。GPIO端口和其他的复用外设共用引脚, 用户可以根据需求灵活配置。每个GPIO引脚都可以独立配置成输出、输入或复用的外设功能端口, 以及大电流通过能力。

GPIO主要特性描述如下:

➤ GPIO端口可由软件分别配置成以下模式:

- ◆ 输入浮空
- ◆ 输入上拉
- ◆ 输入下拉
- ◆ 模拟功能
- ◆ 开漏输出
- ◆ 推挽式输出

- ◆ 推挽式复用功能
- ◆ 开漏复用功能
- 单独的位设置或位清除功能
- 所有IO支持外部中断功能
- 所有IO支持低功耗模式唤醒，上升或下降沿可配置
- 8个EXTI可用于SLEEP模式唤醒，所有I/O可复用为EXTI
- PB3可用作PD模式唤醒IO，上升沿唤醒。
- 支持软件重新映射I/O复用功能
- 支持GPIO锁定机制，复位方式清除锁定状态
- 每个I/O端口寄存器位可以任意编程，但必须按照32位字访问(不允许16位半字或8位字节访问)。

2.6外部中断/事件控制器(EXTI)

外部中断/事件控制器包含14个边沿检测电器，用于产生中断/事件请求。每个中断线可以独立地配置为事件或中断，以及上升沿、下降沿或者双边沿3种触发类型，也可以独立地被屏蔽。挂起寄存器保持着状态线的中断请求，可通过在挂起寄存器的对应位写‘1’，清除中断请求。

2.7直接存储器存取(DMA)

集成1个通用5通道DMA控制器，可以管理存储器到存储器、外设到存储器和存储器到外设的数据传输；

每个通道都有专门的硬件DMA请求逻辑，同时可以由软件触发每个通道；可通过软件单独设置每个通道的传输的长度、传输的源地址和目标地址。

DMA可以用于主要的外设：SPI、I2S、I2C、USART，通用、基本和高级控制定时器TIMx和ADC。

2.8循环冗余校验计算单元(CRC)

集成了CRC32和CRC16功能，循环冗余校验(CRC)计算单元是根据固定的生成多项式得到任一CRC计算结果。在众多应用中，基于CRC的技术被应用于验证数据传输或存储的一致性。在EN/IEC 60335-1标准的范围内，它提供了一种检测闪存存储器错误的手段，CRC计算单元可以用于实时地计算软件的签名，并与在链接和生成该软件时产生的签名对比。

CRC的主要特性如下：

- CRC16：支持多项式 $X^{16}+X^{15}+X^2+X^0$
- CRC16计算时间：1个AHB时钟周期(HCLK)
- CRC32：支持多项式 $X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$
- CRC32计算时间：4个AHB时钟周期(HCLK)
- 循环冗余计算初始值可配置

- 支持DMA方式

2.9 定时器和看门狗

包含1个高级控制定时器、1个普通定时器和1个基本定时器，以及2个看门狗定时器和1个系统嘀嗒定时器。

2.9.1 基本定时器(TIM6)

基本定时器(TIM6)包含一个16位自动装载计数器，由可编程预分频器进行驱动。可以为通用定时器提供时间基准。

基本定时器的主要功能如下：

- 16位自动重装载累加计数器
- 16位可编程(可实时修改)预分频器，用于对输入的时钟按系数为1~65536之间的任意数值分频
- 在更新事件(计数器溢出)时产生中断/DMA请求

2.9.2 通用定时器(TIM3)

通用定时器包含一个16位的自动加载递增/递减计数器、一个16位的预分频器和4个独立的通道，每个通道都可用于输入捕获(用于测量脉冲宽度)、输出比较、PWM和单脉冲模式输出；

通用定时器的主要功能包括：

- 16位向上、向下、向上/向下自动装载计数器
- 16位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为1~65536之间的任意数值
- 4个独立通道：
 - ◆ 输入捕获
 - ◆ 输出比较
 - ◆ PWM生成(边缘或中间对齐模式)
 - ◆ 单脉冲模式输出
- 使用外部信号控制定时器和定时器互连的同步电路
- 如下事件发生时产生中断/DMA：
 - ◆ 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部触发)
 - ◆ 触发事件(计数器启动、停止、初始化或者由内部触发计数)
 - ◆ 输入捕获
 - ◆ 输出比较
- 支持针对定位的增量(正交)编码器和霍尔传感器电路
- 触发输入作为外部时钟或者按周期的电流管理

2.9.3 高级控制定时器(TIM1)

高级控制定时器通过可编程预分频器驱动的16位自动装载计数器构成。支持多种功能，包含测量输入信号的脉冲宽度(输入捕获)，或者产生输出波形(输出比较、PWM、嵌入死区时间的互补PWM输出等)。使用定时器预分频器和RCC时钟控制预分频器，可以实现脉冲宽度和波形周期从几个微秒到几个毫秒的调节。

高级定时器的主要功能包括：

- 16位向上、向下、向上/下自动装载计数器
- 16位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为1~65536之间的任意数值
- 支持最高64MHz作为定时器输入时钟
- 多达4个独立通道：
 - ◆ 输入捕获
 - ◆ 输出比较
 - ◆ PWM生成(边缘或中间对齐模式)
 - ◆ 单脉冲模式输出
- 触发时间点可在PWM整个周期内可软件配置
- 死区时间可编程的互补输出
- 使用外部信号控制定时器或多个定时器互联时的同步电路
- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器
- Break输入信号可以将定时器输出信号置于复位状态或者一个已知状态
- 如下事件发生时产生中断/DMA：
 - ◆ 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发)；
 - ◆ 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数)；
 - ◆ 输入捕获；
 - ◆ 输出比较；
 - ◆ Break信号输入；
- 支持针对定位的增量(正交)编码器和霍尔传感器电路；
- 触发输入作为外部时钟或者按周期的电流管理

在调试模式下，计数器可以被冻结，同时PWM输出被禁止，从而切断由这些输出所控制的开关。很多功能都与标准的TIM定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与TIM定时器协同操作，提供同步或事件链接功能。

2.9.4 系统时基定时器(Systick)

这个定时器是专用于实时操作系统，也可当成一个标准的递减计数器。它具有下述特性：

- 24位的递减计数器

- 自动重加载功能
- 当计数器为0时能产生一个可屏蔽系统中断
- 可编程时钟源

2.9.5 看门狗定时器(WDG)

支持两个看门狗，独立看门狗(IWDG)和窗口看门狗(WWDG)。两个看门狗提供了更高的安全性、时间的精确性和使用的灵活性。

独立看门狗(IWDG)

独立看门狗是基于一个12位的递减计数器和一个8位的预分频器，由独立的低速RC振荡器驱动，即使主时钟发生故障它也仍然有效。IWDG一旦被激活，如果不在设定的时间内喂狗(清除看门狗计数器)，则在计数器计数至0x000时产生复位，它可以用于在应用程序发生问题时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。

窗口看门狗(WWDG)

窗口看门狗通常被用来监测由外部干扰或不可预见的逻辑条件造成的应用程序背离正常的运行序列而产生的软件故障。除非递减计数器的值在T6位变成0前被刷新，否则看门狗电路在达到预置的时间周期时，会产生一个芯片复位。在递减计数器达到窗口寄存器数值之前，如果7位的递减计数器数值(在控制寄存器中)被刷新，那么也将产生一个芯片复位。这表明递减计数器需要在一个有限的时间窗口中被刷新。

主要特点:

- WWDG由APB1时钟分频后得到的时钟驱动
- 可编程的自由运行递减计数器
- 条件复位
- 当递减计数器的值小于0x40，(若看门狗被启动)则产生复位；
- 当递减计数器在窗口外被重新装载，(若看门狗被启动)则产生复位；
- 如果启动了看门狗并且允许中断，当递减计数器等于0x40时产生早期唤醒中断(EWI)，它可以被用于重装计数器以避免WWDG复位。

2.10 模拟/数字转换器(ADC)

支持10位1.33Msps ADC(可配置为16位16Ksps)，支持单端或差分AMIC，内置PGA，增益最大42dB。

提供电压可调节的MICBIAS给MIC供电，输出1.6V~2.3V可选。

有多达8个通道，5个外部单端，1个差分MIC和2个内部通道。内部通道包括VCC检测通道和温度传感器通道。5个外部通道，通道1(PB10)，2(PB9)检测范围0.150V-0.850V，通道3(PB8)，4(PB7)，5(PB6)检测范围0.6V-3.4V，其中通道3(PB8)，4(PB7)，5(PB6)的输入电压 $\leq VCC+300mV$ 。

在音频模式下，利用内置的可编程增益放大器(PGA)和麦克风偏置，MIC信号通过PGA放大，然后通过模拟ADC转换为数字信号，通过音频输入控制(低通抽取滤波及可选的能量与过零检测)后，音频数据通过DMA存储到系统RAM中，最终输出16位16kHz音频信号格式数据。

ADC主要特性描述如下:

- 支持AMIC输入, 麦克风偏置可调
- PGA支持单端或差分输入, 增益可调
- 支持1个ADC, 可测量5个外部单端, 1个差分MIC和2个内部通道, 输入通道可选
- 内部通道支持TempSensor、VCC
- 10位1.33Msps ADC(可配置为16位16Ksps)
- 支持数字抽取滤波到16位, 支持噪声滤波
- 支持单次和连续转换模式
- 通道转换期间可配有DMA请求产生
- 模拟看门狗特性允许应用程序检测输入PB10电压是否超出用户定义的高/低阈值
- 转换结束、发生模拟看门狗事件时产生中断
- 音频模式下, 滤波器输出数据存储在16位数据寄存器中, 通用模式下, 数据右对齐方式存储在16位数据寄存器中
- 音频模式下16位16Ksps有符号单声道PCM格式输出, 通用模式下10位1.33Msps无符号输出

2.11 I2C总线接口(I2C)

I2C总线接口, 它提供多主机功能, 控制所有I2C总线特定的时序、协议、仲裁和定时。支持多种通信速率模式(最高支持1MHz), 支持DMA操作, 同时与SMBus 2.0兼容。I2C模块有多种用途, 包括CRC码的生成和校验、SMBus(系统管理总线—System Management Bus)和PMBus(电源管理总线—Power Management Bus)。

I2C接口的主要功能描述如下:

- 多主机功能: 该模块既可做主设备也可做从设备
- I2C主设备功能
 - ◆ 产生时钟
 - ◆ 产生起始和停止信号
- I2C从设备功能
 - ◆ 可编程的地址检测
 - ◆ I2C接口支持7位或10位寻址, 7位从模式时支持双从地址响应能力
 - ◆ 停止位检测
- 产生和检测7位/10位地址和广播呼叫
- 支持不同的通讯速度
 - ◆ 标准速度(高达100kHz)
 - ◆ 快速(高达400kHz)

- ◆ 快速+(高达1MHz)
- 支持多种状态标志
 - ◆ 发送器/接收器模式标志
 - ◆ 字节发送结束标志
 - ◆ I2C总线忙标志
- 支持多种错误标志
 - ◆ 主模式时的仲裁丢失
 - ◆ 地址/数据传输后的应答(ACK)错误
 - ◆ 检测到错位的起始或停止条件
 - ◆ 禁止拉长时钟功能时的上溢或下溢
- 1个中断向量:
 - ◆ 事件中断和错误中断共用一个中断向量
- 可选的拉长时钟功能
- 具单字节缓存器的DMA
- 可配置的PEC(信息包错误检测)的产生或校验
 - ◆ 发送模式中PEC值可以作为最后一个字节传输
 - ◆ 用于最后一个接收字节的PEC错误校验
- 兼容SMBus 2.0
 - ◆ 25ms时钟低超时延时
 - ◆ 10ms主设备累积时钟低扩展时间
 - ◆ 25ms从设备累积时钟低扩展时间
 - ◆ 带ACK控制的硬件PEC产生/校验
 - ◆ 支持地址分辨协议(ARP)
- 兼容SMBus

2.12 通用同步异步收发器(USART)

集成了3个串行收发接口,包括2个通用同步/异步收发器(USART1、USART2),和1个通用异步收发器LPUART。2个通用同步/异步收发器提供同步/异步通信、支持IrDA SIR ENDEC传输编解码、多处理器通信模式、单线半双工通信模式和LIN主/从功能。

USART1、USART2接口具有硬件的CTS和RTS信号管理、兼容ISO7816的智能卡模式单线等模式,所有接口都可以使用DMA操作。

USART主要特性如下:

- 全双工异步通信
- 单线半双工通信
- NRZ标准格式
- 分数波特率发生器系统, 波特率可编程, 用于发送和接收, 最高达4Mbits/s
- 可编程数据字长度(8位或9位)
- 可配置的停止位, 支持1或2个停止位
- LIN主发送同步断开符的能力以及LIN从检测断开符的能力, 当USART硬件配置成LIN时, 生成13位断开符, 检测10/11位断开符
- 输出发送时钟用于步传输
- IRDA SIR 编码器解码器, 在正常模式下支持3/16位的持续时间
- 智能卡模拟功能
 - ◆ 智能卡接口支持ISO7816-3标准里定义的异步智能卡协议
 - ◆ 智能卡用到的0.5和1.5个停止位
- 单线半双工通信
- 可配置的使用DMA的多缓冲器通信, 在SRAM里利用集中式DMA缓冲接收/发送字节
- 独立的发送器和接收器使能位
- 检测标志
 - ◆ 接收缓冲器满
 - ◆ 发送缓冲器空
 - ◆ 传输结束标志
- 校验控制
 - ◆ 发送校验位
 - ◆ 对接收数据进行校验
- 四个错误检测标志
 - ◆ 溢出错误
 - ◆ 噪音错误
 - ◆ 帧错误
 - ◆ 校验错误
- 10个带标志的USART中断源

- ◆ CTS改变
 - ◆ LIN断开符检测
 - ◆ 发送数据寄存器空
 - ◆ 发送完成
 - ◆ 接收数据寄存器满
 - ◆ 检测到总线为空闲
 - ◆ 溢出错误
 - ◆ 帧错误
 - ◆ 噪音错误
 - ◆ 校验错误
- 多处理器通信，如果地址不匹配，则进入静默模式
 - 从静默模式中唤醒(通过空闲总线检测或地址标志检测)
 - 两种唤醒接收器的方式：地址位(MSB，第9位)，总线空闲
 - 模式配置：

通信模式	USART1	USART2	LPUART
异步模式	支持	支持	支持
硬件流控控制	支持	支持	支持
多缓存通讯(DMA)	支持	支持	支持
多处理器通讯	支持	支持	不支持
同步	支持	支持	不支持
半双工(单线模式)	支持	支持	不支持
智能卡	支持	支持	不支持
IrDA	支持	支持	不支持
LIN	支持	支持	不支持

2.13 串行外设接口(SPI)

支持2个SPI接口，SPI允许芯片与外部设备以半/全双工、同步、串行方式通信。此接口可以被配置成主模式，并为外部从设备提供通信时钟(SCK)。接口还能以多主配置方式工作，还可使用CRC校验的可靠通信。

SPI接口的主要功能如下：

- 全双工同步传输
- 带或不带第三根双向数据线的双线单工同步传输
- 8或16位传输帧格式选择
- 支持主模式或从模式
- 支持多主模式
- 主模式和从模式的快速通信
- 主模式和从模式下均可以由软件或硬件进行NSS管理：主/从操作模式的动态改变
- 可编程的时钟极性和相位
- 可编程的数据顺序，MSB在前或LSB在前
- 可触发中断的专用发送和接收标志
- SPI总线忙状态标志
- 支持可靠通信的硬件CRC
 - ◆ 在发送模式下，CRC值可以被作为最后一个字节发送
 - ◆ 在全双工模式中对接收到的最后一个字节自动进行CRC校验
- 可触发中断的主模式故障、过载以及CRC错误标志
- 支持DMA功能的单字节发送和接收缓冲器：产生发送和接受请求
- 接口最高速度：16Mbps

2.14 串行音频接口(I2S)

I2S是一种3引脚的同步串行接口通讯协议，可以工作于主或从模式，可以配置为16位、24位或32位传输，亦可配置为输入或输出通道，支持音频采样频率从8kHz到96kHz。它支持四种音频标准，包括飞利浦I2S标准，MSB和LSB对齐标准，以及PCM标准。

它在半双工通讯中，可以工作在主和从2种模式下。当它作为主设备时，通过接口向外部的从设备提供时钟信号。

I2S接口的主要功能如下：

- 半双工通信(同一时刻仅发送或接收)
- 主或者从操作
- 8位线性可编程预分频器，获得精确的音频采样频率(8kHz到96kHz)
- 数据格式可以是16位，24位或者32位
- 音频信道固定数据包帧为16位(16位数据帧)或32位(16、24或32位数据帧)
- 可编程的时钟极性(稳定态)
- 从发送模式下的下溢标志位和主/从接收模式下的溢出标志位

- 16位数据寄存器用来发送和接收，在通道两端各有一个寄存器
- 支持的I2S协议
 - ◆ I2S飞利浦标
 - ◆ MSB对齐标准(左对齐)
 - ◆ LSB对齐标准(右对齐)
 - ◆ PCM标准(16位通道帧上带长或短帧同步或者16位数据帧扩展为32位通道帧)
- 数据方向总是MSB在先
- 发送和接收都具有DMA能力

2.15 实时时钟(RTC)

实时时钟(RTC)具有一组独立连续计数的BCD定时器/计数器。在相应软件配置下，可提供日历的功能。同时RTC提供一个带有可编程的闹钟中断。

两个32位寄存器包含十进制格式(BCD)表示亚秒、秒、分钟、小时(12或24小时格式)、天(星期几)、日(几号)、月和年。

亚秒值以二进制格式作为单独的32位寄存器提供。另外的32位寄存器包含可编程的秒、分钟、小时、天、日、月和年。

RTC提供了在低功耗模式下自动唤醒的功能。

2.16 红外控制器(IRC)

红外控制器可以软件配置不同的编码实现不同的红外协议信号，支持软件红外自学习功能。

主要特性：

- 载波频率范围：30kHz~60kHz
- 支持脉冲宽度编码和脉冲距离编码
- 支持曼切斯特编码
- 支持无载波模式
- 支持mark码和space码的任意组合
- 提供了深度16x21bit宽的Code FIFO用于编码命令储存
- 支持命令重复发送功能
- 传输完成后产生中断

2.17 按键自动扫描(KEYSCAN)

支持8/10/13个IO 口，分别对应支持44/65/104个按键。

支持按键消抖可配。

支持自动扫描，软件扫描，低功耗扫描三种模式。

- 自动模式：可配置固定时间间隔启动的自动扫描模式
- 低功耗模式：检测按键按下时启动一轮共计三次的扫描模式
- 软件模式：软件触发的扫描模式

2.18 串行SWD调试口(SWD)

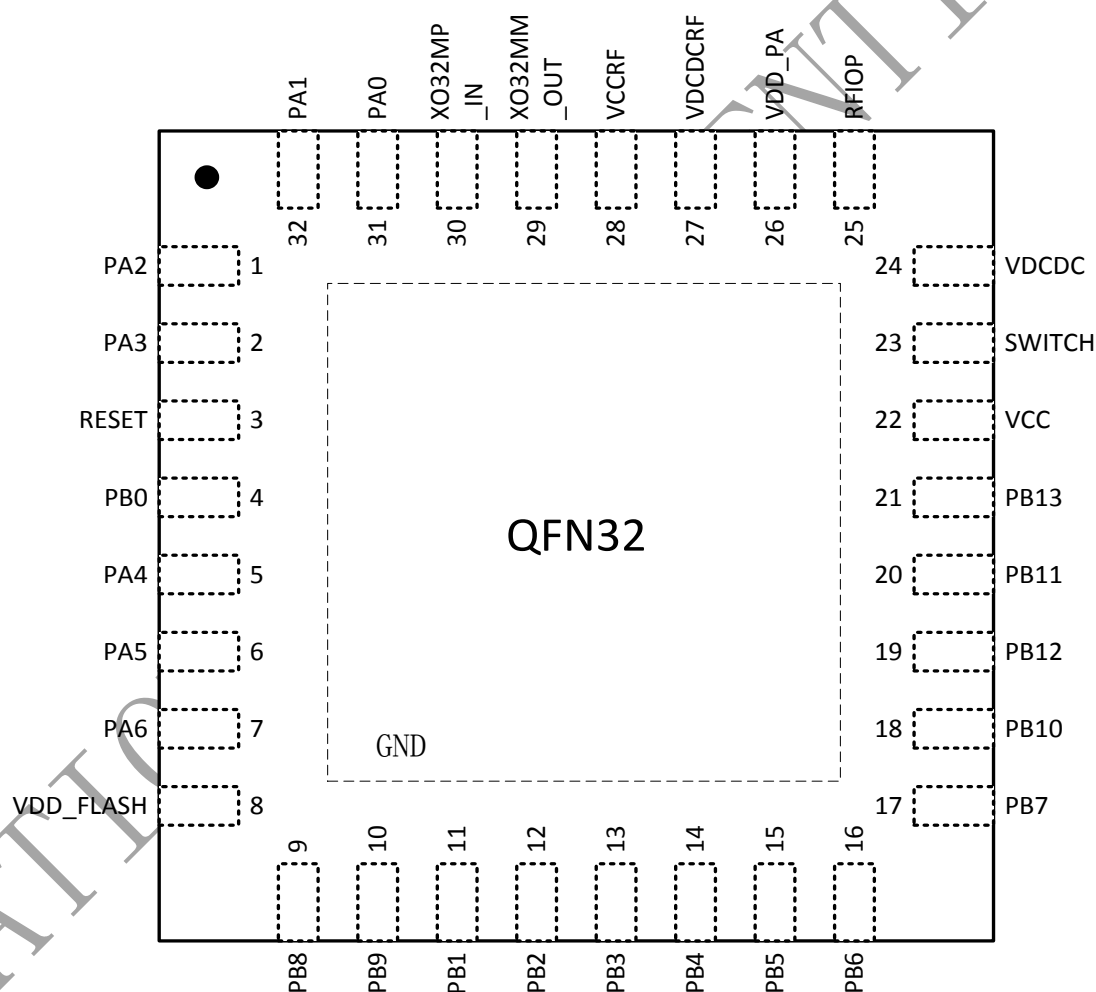
内嵌ARM的SWJ-DP接口，这是一个结合了JTAG和串行单线调试的接口，可以实现串行单线调试接口或JTAG接口的连接。JTAG的TMS和TCK信号分别与SWDIO和SWCLK共用引脚。

3 定义和描述

3.1 封装示意图

3.1.1 QFN32

图 3-1 N32WB03x系列QFN32引脚分布



3.2引脚复用定义

表 3-1 管脚定义

引脚编号 (QFN32)	管脚名称 (默认功能)	类型	复用功能	功能说明
1	PA2	I/O	SPI1_MOSI(I2S1_SD) KEY3	
2	PA3	I/O	SPI1_MISO(I2S1_MCK) KEY4	
3	RESET	AIO		
4	PB0	I/O	TIM1_CH1 SPI2_NSS(I2S2_WS) USART1_RTS LPUART_RTS KEY11	
5	PA4 (SWDCLK)	I/O	TIM1_CH3N USART1_TXD(7816_TX1) KEY9	
6	PA5 (SWDIO)	I/O	TIM1_ETR USART1_RXD(7816_RST1) KEY10	
7	PA6	I/O	TIM1_BKIN USART2_TXD USART1_CK(7816_CLK1) KEY5	
8	VDD_FLASH	S		外挂2.2uF电容
9	PB8 (XO32KP_IN)	I/O	TIM1_CH1 IIC_SDA USART1_RTS KEY7	ADC3
10	PB9 (XO32KM_OUT)	I/O	TIM1_CH2 IIC_SCL USART1_CTS KEY8	ADC2
11	PB1	I/O	TIM1_CH2 SPI2_CLK(I2S2_CLK) USART1_CTS LPUART_TXD KEY12 ANT_SW4	
12	PB2	I/O	TIM1_CH3 SPI2_MOSI	

			LPUART_RXD KEY13 ANT_SW5	
13	PB3	I/O	TIM1_CH4 SPI2_MISO(I2S_MCK) LPUART_CTS PA_LDO_EN ANT_SW1	WAKEUP
14	PB4	I/O	SPI2_CLK(I2S2_CLK) TIM3_CH1(IRC_TX) USART2_TXD(7816_TX2) ANT_SW6	
15	PB5	I/O	SPI2_MISO(I2S2_MCK) TIM3_CH2(IRC_RX) USART2_RXD(7816_RST2) RCC_MCO ANT_SW7	
16	PB6	I/O	SPI2_MOSI(I2S2_SD) TIM3_CH3 IIC_SDA USART1_TXD SWDCLK ANT_SW2	ADC5
17	PB7	I/O	SPI2_NSS(I2S2_WS) TIM3_CH4 IIC_SCL USART1_RXD SWDIO ANT_SW3	ADC4
18	PB10	I/O	TIM1_CH3 LPUART_RTS USART2_RXD IIC_SMBA KEY6	ADC1
19	PB12	I/O	TIM1_CH1N LPUART_TXD USART2_CTS	AMIC_BIAS
20	PB11	I/O	TIM1_CH4 LPUART_RXD USART2_RTS IIC_SMBA	AMIC_N
21	PB13	I/O	TIM1_CH2N LPUART_CTS USART2_CK	AMIC_P

22	VCC	S		芯片电源
23	SWITCH	S		DCDC外部接口
24	VDCDC	S		DCDC输出
25	RFIOP	AIO		天线端口
26	VDD_PA	S		PA电源
27	VDCDCRF	S		DCDC输出, 与 VDCDC接在一起
28	VCCRF	S		芯片电源
29	XO32MM_OUT	AIO		外部32MHz晶体
30	XO32MP_IN	AIO		外部32MHz晶体
31	PA0	I/O	SPI1_NSS(I2S1_WS) KEY1	
32	PA1	I/O	SPI1_CLK(I2S1_CLK) KEY 2	
33	GND	S		地

I = 输入, O = 输出, S = 电源, AIO = 模拟IO

复位后, I/O端口被配置成模拟输入模式。但有以下几个例外的信号:

- RESET默认上拉输入
- PA4: SWCLK置于输入下拉模式
- PA5: SWDIO置于输入上拉模式

4 电气特性

4.1 测试条件

除非特别说明，所有电压都以 V_{SS} 为基准。

4.1.1 最小和最大数值

除非特别说明，在生产线上通过对100%的产品在环境温度 $T_A=25\text{ }^{\circ}\text{C}$ 和 $T_A=T_{Amax}$ 下执行的测试（ T_{Amax} 与选定的温度范围匹配），所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过实验室测试、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在实验室测试的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布（ $\text{平均} \pm 3\Sigma$ ）得到。

4.1.2 典型数值

除非特别说明，典型数据是基于 $T_A=25\text{ }^{\circ}\text{C}$ 和 $V_{CC}=3.3\text{V}$ （ $1.8\text{V}/2.32\text{V} \leq V_{CC} \leq 3.6\text{V}$ 电压范围）。这些数据仅用于设计指导而未经测试。

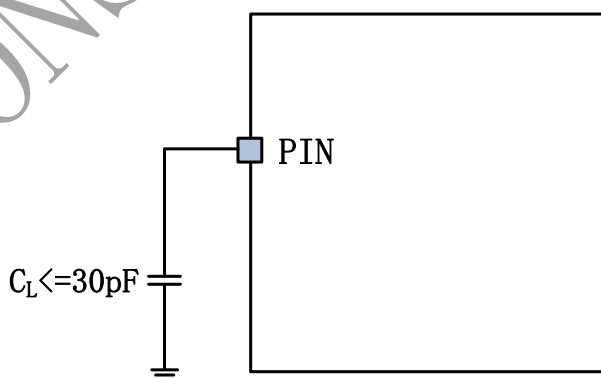
4.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

4.1.4 负载电容

测量引脚参数时的负载条件示于图 4-1中。

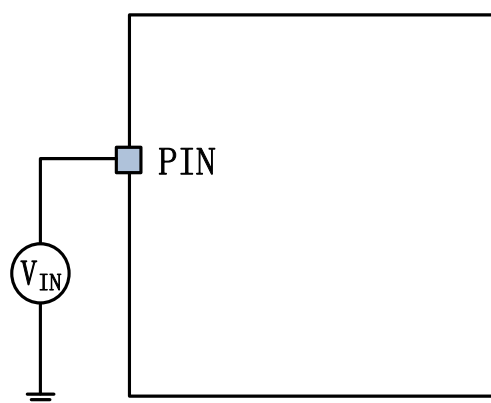
图 4-1 引脚的负载条件



4.1.5 引脚输入电压

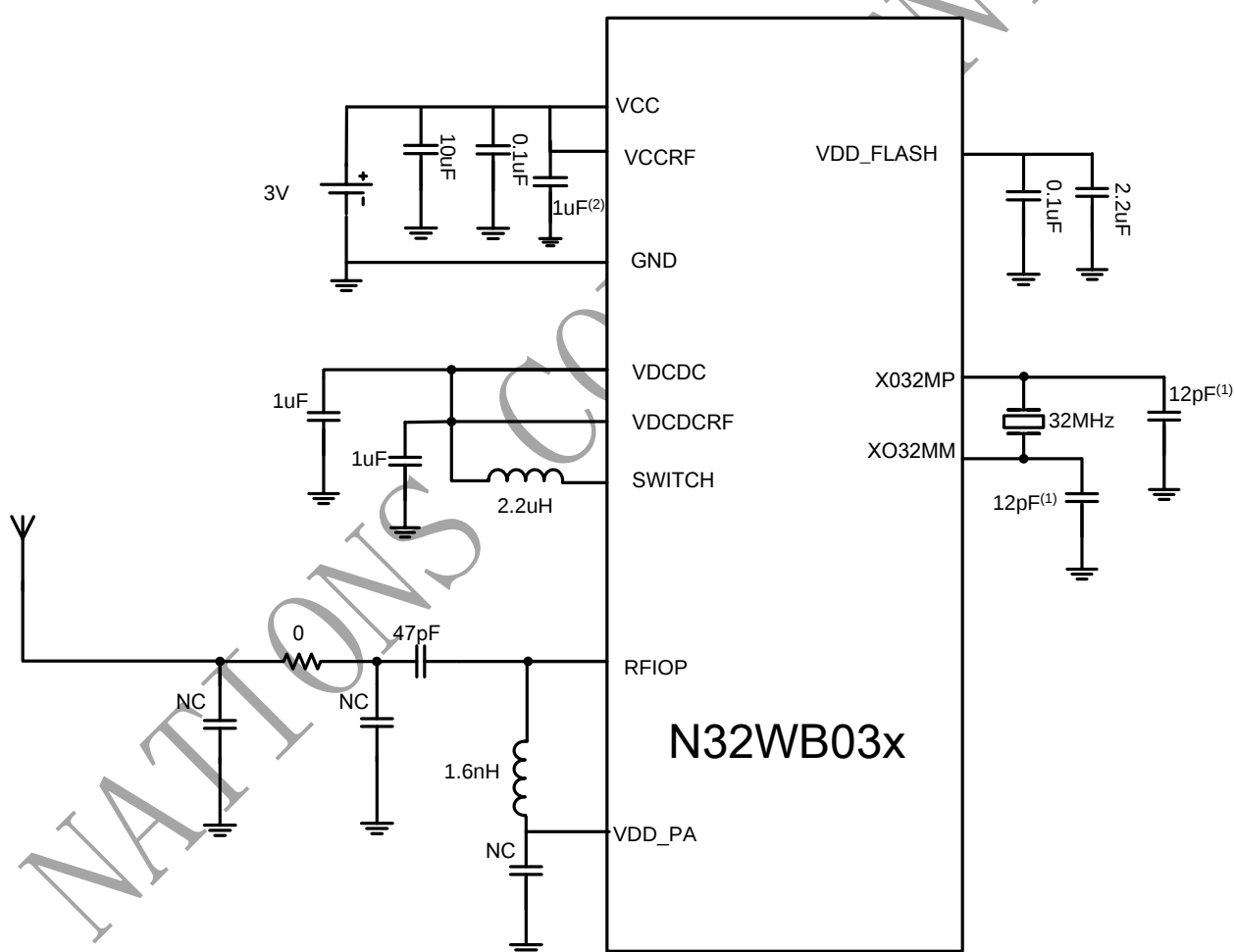
引脚上输入电压的测量方式示于图 4-2中。

图 4-2 引脚输入电压

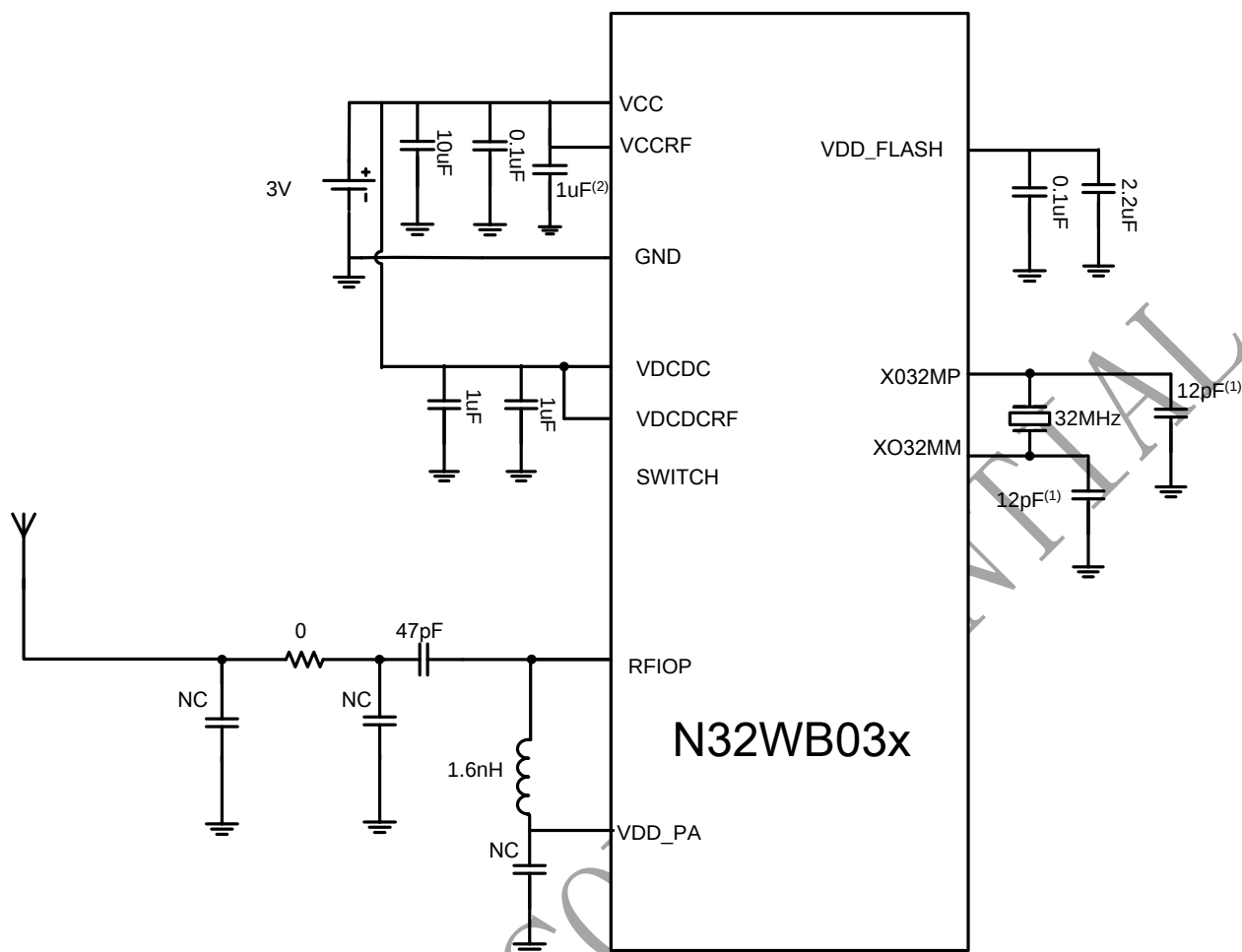


4.1.6 供电方案

图 4-3 供电方案



(a) VDCDC/VDCDCRF 采用内部 DCDC 供电



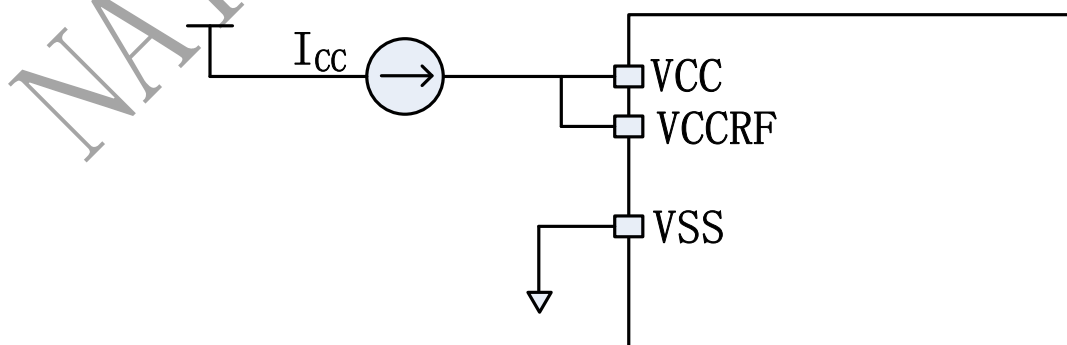
(b)VDCDC/VDCDCrF采用外部电源供电

(1)不同晶体或谐振器所需要的负载电容 C_L 通常不同， C_L 的选择必须与所用晶体或谐振器相匹配，具体参考4.3.6章节。

(2)对纹波要求不高的情况下，1uF电容可以不用焊接。

4.1.7 电流消耗测量

图 4-4 电流消耗测量方案



4.2绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表(表4-1、表4-2、表4-3)中给出的值,可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷,并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4-1 电压特性

符号	描述	最小值	最大值	单位
VCC-VSS	外部主供电电压VCC ⁽¹⁾	-0.3	3.6	V
V _{IN}	在其它引脚上的输入电压 ⁽²⁾	VSS-0.3	VCC+0.3	
V _{ESD(HBM)}	ESD静电放电电压(人体模型)	参见第4.3.10节		

(1)所有的电源(VCC)和地(VSS)引脚必须始终连接到外部允许范围内的供电系统上。

(2) $I_{INJ(PIN)}$ 绝对不可以超过它的极限(见表 4-2),即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值,也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} < VSS$ 时,有一个反向注入电流。

表 4-2 电流特性

符号	描述	最大值(1)	单位
I _{VCC}	经过VCC/VCCRF电源线的总电流(供应电流) ⁽¹⁾	150	mA
I _{VSS}	经过VSS地线的总电流(流出电流) ⁽¹⁾	150	
I _{IO}	任意I/O和控制引脚上的输出灌电流	12	
	任意I/O和控制引脚上的输出电流	-12	
I _{INJ(PIN)} ⁽²⁾⁽³⁾	RESET引脚的注入电流	+/-5	
	HSE的OSC_IN引脚和LSE的OSC_IN引脚的注入电流	+/-5	
	其他引脚的注入电流 ⁽⁴⁾	+/-12	
$\sum I_{INJ(PIN)}$ ⁽²⁾	所有I/O和控制引脚上的总注入电流 ⁽⁴⁾	+/-150	

(1)所有的电源(VCC, VCCRF)和地(VSS)引脚必须始终连接到外部允许范围内的供电系统上。

(2) $I_{INJ(PIN)}$ 绝对不可以超过它的极限,即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值,也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。

(3)当几个I/O口同时有注入电流时, $\sum I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

表 4-3 温度特性

符号	描述	数值	单位
T _{STG}	储存温度范围	-40 ~ + 125	℃
T _J	最大结温度	105	℃

4.3 工作条件

4.3.1 通用工作条件

表 4-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部AHB时钟频率			64	MHz
f _{PCLK1}	内部APB1时钟频率			32	
f _{PCLK2}	内部APB2时钟频率			64	
VCC	标准工作电压		1.8 ⁽¹⁾	3.6	V
VCCRF	模拟部分工作电压		1.8 ⁽¹⁾	3	V
T _A	环境温度		-40	85	℃
T _J	结温度范围		-40	105	℃

(1)VCC/VCCRF上电压有波动时，N32WB031KEQ6-2必须保证电压波动的最小值大于2.32V。

4.3.2 上电和掉电时的工作条件

下表中给出的参数是依据表 4-4列出的环境温度下测试得出。

表 4-5 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
T _{VCC}	VCC上升速率	VCC=3.3V	20	∞	μs/V
	VCC下降速率		100	∞	

4.3.3 内嵌复位和电源控制模块特性

下表中给出的参数是依据表 4-4列出的环境温度下和VCC供电电压下测试得出。

表 4-6 内嵌复位和电源控制模块特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V _{BOR}	VCC上电阈值电压	T _A =25℃		1.65 ⁽²⁾		V
	VCC下电阈值电压	T _A =25℃		1.60 ⁽²⁾		
V _{BORhyst}	BOR迟滞	T _A =25℃		20		mV

(1) 由设计保证，不在生产中测试。

(2) N32WB031KEQ6-2 VCC上电阈值电压2.27V，下电阈值电压2.25V。

4.3.4 DCDC特性

DCDC为内部电压产生模块，下表中给出的参数是依据表 4-4列出的环境温度下和VCC供电电压下测试得出。

表 4-7 内嵌DCDC电源管理

模块特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
VCC	供电电压			3.3		V
VDCDC	DCDC输出电压			1.15		V
I _{load}	DCDC负载电流能力	输出电流@ VDCDC=1.15V			20	mA
η	DCDC转化效率 ⁽²⁾			82.5		%
V _{RPL}	DCDC输出电压波动			10		mV
L	DCDC负载电感		1	2.2	10	μH
C _{OUT}	DCDC负载电容		0.5	2	10	μF
t _{STAR}	DCDC输出电压建立时间			90		μS

(1)由设计保证，不在生产中测试。

(2)测试使用的的电感型号为FDK MIPSZ1608G2R2PA，不同型号电感会导致DCDC效率有差异。

4.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O引脚的负载、产品的软件配置、工作频率、I/O脚的翻转速率、程序在存储器中的位置以及执行的代码等。

电流消耗的测量方法说明，详见图 4-4。

4.3.5.1 典型的电流消耗

表 4-8 睡眠模式下的典型电流消耗⁽¹⁾

符号	参数	条件	最小值	典型值 ⁽¹⁾	最大值 ⁽¹⁾	单位
I _{CC}	待机模式(Sleep)下的电流	低速时钟开启, 48K SRAM保持, I/O状态保持		1.6	3.8	uA
	PD模式下的电流	VCC保持, WAKEUP IO及RESET可唤醒		0.13	1.0	uA

(1)测试条件是T_A=25℃、VCC=3.3V。

4.3.5.2 运行模式下典型电流消耗

芯片处于下述条件下:

- 所有的I/O引脚都处于复位状态。
- 所有的外设都处于关闭状态, 除非特别说明。
- 环境温度和VCC供电电压条件列于表 4-4。

表 4-9 运行模式下的典型电流消耗

符号	参数	条件	典型值 ⁽¹⁾	最大值	单位
I _{CC}	运行模式下的供应电流	内部高速RC 振荡器(HSI) ⁽²⁾	2.0		mA

(1)典型值是在T_A=25℃、VCC=3.3V时测试得到。

(2)内部高速时钟为64MHz。

表 4-10 BLE功耗

符号	参数	条件	典型值 ⁽¹⁾	最大值	单位
I _{CC}	运行模式下的供应电流	发射功率为0dbm, VCC电流	4.2		mA
		最小灵敏度接收, VCC电流	3.8		mA
		1s广播间隔, VCC平均电流	13		uA
		100ms广播间隔, VCC平均电流	109		uA
		100ms连接间隔, VCC平均电流	70		uA

(1)典型值是在T_A=25℃、VCC=3.3V时测试得到。

4.3.6 外部时钟源特性

4.3.6.1 使用一个晶体/陶瓷谐振器产生的高速外部时钟

高速外部时钟(HSE)可以使用一个32MHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。(这里提到的晶体谐振器就是我们通常说的无源晶振)

注意：对于 C_{L1} 和 C_{L2} ，建议使用瓷介电容器，并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。晶体制造商通常以 C_{L1} 和 C_{L2} 的串行组合给出负载电容CL的参数，不同晶体或谐振器所需要的所需的负载电容CL通常不同， C_{L1} 和 C_{L2} 的选择必须与所用晶体或谐振器相匹配。

负载电容CL由下式计算： $CL = C_{L1} \times C_{L2} / (C_{L1} + C_{L2}) + C_{stray}$ ，其中 C_{stray} 是引脚的电容和PCB板或PCB相关的电容，它的典型值是介于2pF至7pF之间。

表 4-11 HSE 32MHz振荡器特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{OSC_IN}	振荡器频率			32		MHz
C_{L1} $C_{L2}^{(3)}$	建议的负载电容			12 ⁽³⁾		pF
$R_S^{(4)}$	晶体串行阻抗(R_S) ⁽⁴⁾		60		100	Ohm
I_D	HSE驱动电流	VCC=3.3V, 12pF负载		0.2		mA
$t_{SU(HSE)}^{(5)}$	启动时间			0.2		ms

(1)谐振器的特性参数由晶体/陶瓷谐振器制造商给出。

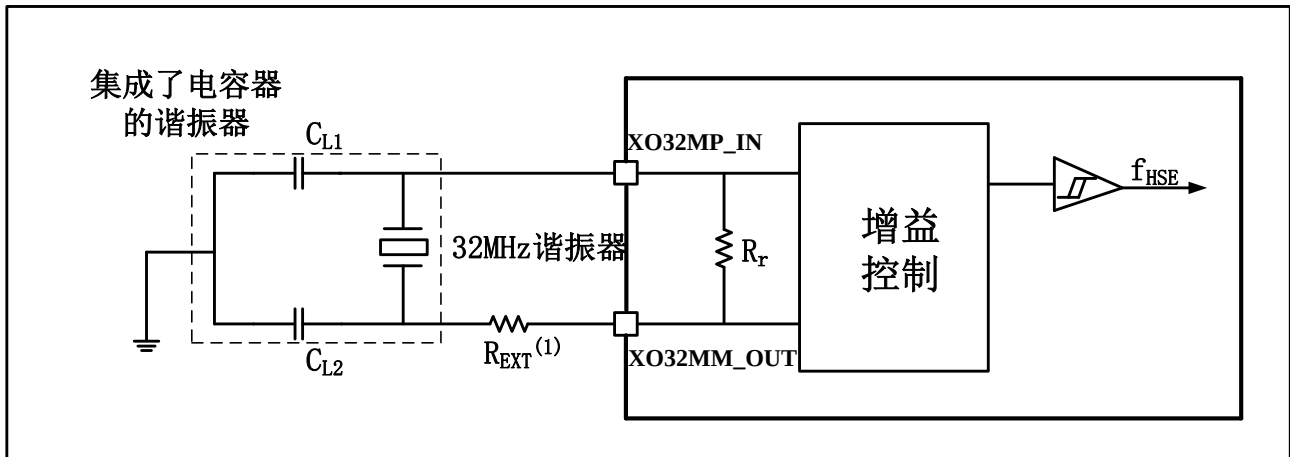
(2)由实验室测试得出，不在生产中测试。

(3)对于 C_{L1} 和 C_{L2} ，建议使用高质量的、为射频应用而设计的瓷介电容器，并挑选符合要求的晶体或谐振器。 C_{L1} 和 C_{L2} 根据晶体制造商的给定的负载电容计算出后还需根据射频频率特性进行调整。在选择 C_{L1} 和 C_{L2} 时，PCB和芯片引脚的容抗应该考虑在内。

(4)RS值详情请咨询晶体制造商。

(5) $t_{SU(HSE)}$ 是启动时间，是从软件使能HSE开始测量，直至得到稳定的32MHz振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

图 4-5 使用32MHz晶体的典型应用



(1) R_{EXT} 数值由晶体的特性决定。

4.3.6.2 使用一个晶体/陶瓷谐振器产生的低速外部时钟

低速外部时钟(LSE)可以使用一个32.768kHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件,通过综合特性评估得到的结果。在应用中,谐振器和负载电容必须尽可能地靠近振荡器的引脚,以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等),请咨询相应的生产厂商。(这里提到的晶体谐振器就是我们通常说的无源晶振)

注意:对于 C_{L1} 和 C_{L2} ,建议使用8pF~20pF之间的瓷介电容器,并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。晶体制造商通常以 C_{L1} 和 C_{L2} 的串行组合给出负载电容的参数,不同晶体或谐振器所需要的所需的负载电容 CL 通常不同, C_{L1} 和 C_{L2} 的选择必须与所用晶体或谐振器相匹配。

负载电容 CL 由下式计算: $CL = C_{L1} \times C_{L2} / (C_{L1} + C_{L2}) + C_{stray}$,其中 C_{stray} 是引脚的电容和PCB板或PCB相关的电容,它的典型值是介于2pF至7pF之间。

表 4-12 LSE振荡器特性($f_{LSE}=32.768kHz$)(¹)

符号	参数	条件	最小值	典型值	最大值	单位
C_{L1} $C_{L2}^{(2)}$	建议的负载电容与对应的晶体串行阻抗(RS)(³)	$RS: 30K\Omega \sim 90K\Omega$		10		pF
I_2	LSE驱动电流	$VCC=3.3V, C_{L1}=C_{L2}=10Pf,$ $RS=30K\Omega$		0.2		μA
$t_{SU(LSE)}^{(4)}$	启动时间			0.84		s

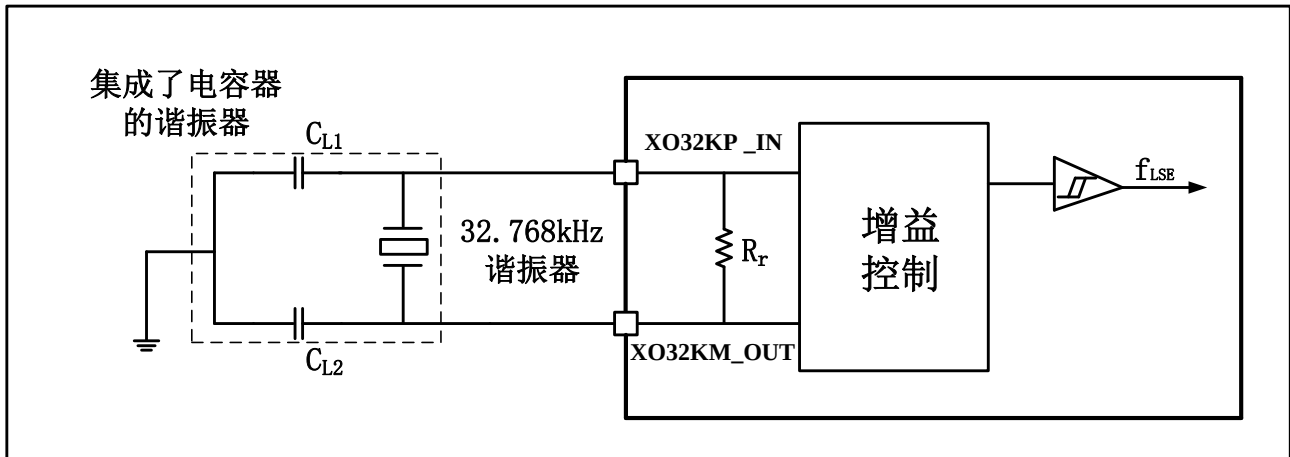
(1)由实验室测试得出,不在生产中测试。

(2)参见本表格上方的注意段落。

(3)选择具有较小 RS 值的高质量振荡器,可以优化电流消耗。详情请咨询晶体制造商。

(4) $t_{SU(LSE)}$ 是启动时间,是从软件使能LSE开始测量,直至得到稳定的32.768KHz振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到,它可能因晶体制造商的不同而变化较大。

图 4-6 使用32.768kHz晶体的典型应用



4.3.7 内部时钟源特性

下表中给出的特性参数是使用环境温度和供电电压符合表 4-4的条件测量得到。

高速内部(HSI)RC振荡器

表 4-13 HSI振荡器特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	频率	$T_A = 25^{\circ}\text{C}$	63.36	64	64.64	MHz
ACC_{HSI}	HSI振荡器的温漂	$T_A = -40\sim 105^{\circ}\text{C}$, 温漂	-3		3	%
		$T_A = -10\sim 85^{\circ}\text{C}$, 温漂	-2		2	%
		$T_A = 0\sim 70^{\circ}\text{C}$, 温漂	-1		1	%
$t_{SU(HSI)}$	HSI振荡器启动时间				0.3	μs
$I_{CC(HSI)}$	HSI振荡器功耗			180	260	μA

(1) $V_{CC} = 3.3\text{V}$, $T_A = -40\sim 105^{\circ}\text{C}$ 。

(2)由设计保证, 不在生产中测试。

低速内部(LSI)RC振荡器

表 4-14 LSI振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSI}^{(2)}$	输出频率	25 $^{\circ}\text{C}$ 校准后	31.9	32	32.2	KHz
		$T_A = -40\sim 85^{\circ}\text{C}$, 温漂	-1		1	%

$t_{SU(LSI)}^{(3)}$	LSI振荡器启动时间				200	μs
$I_{CC(LSI)}^{(3)}$	LSI振荡器功耗			0.23		μA

(1) $V_{CC} = 3.3V$, $T_A = -40 \sim 85^\circ C$ 。

(2) 由实验室测试得出，不在生产中测试。

(3) 由设计保证，不在生产中测试。

4.3.8 从低功耗模式唤醒的时间

表 4-15列出的唤醒时间是在一个64MHz的HSI RC振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

Sleep或PD模式：时钟源是RC振荡器

所有的时间是使用环境温度和供电电压符合表 4-4的条件测量得到。

表 4-15 低功耗模式的唤醒时间

符号	参数	最小值	典型值	最大值	单位
$t_{WUSLEEP}^{(1)}$	从Sleep模式唤醒		0.2		ms
$t_{WUPD}^{(1)}$	从PD模式唤醒		42		

(1) 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

4.3.9 FLASH存储器特性

除非特别说明，所有特性参数是在 $T_A = -40 \sim 85^\circ C$ 得到。

表 4-16 存储器特性

符号	参数	条件	最小值	典型值 ⁽¹⁾	最大值 ⁽¹⁾	单位
t_{PP}	页(256 字节)编程时间	$T_A = -40 \sim 85^\circ C$		2	3	ms
t_{PE}	页(256字节)擦除时间	$T_A = -40 \sim 85^\circ C$		16	30	ms
t_{SE}	扇区(4K字节)擦除	$T_A = -40 \sim 85^\circ C$		16	30	ms
t_{CE}	整片擦除时间	$T_A = -40 \sim 85^\circ C$		16	30	ms

(1) 由设计保证，不在生产中测试。

表 4-17 闪存存储器寿命和数据保存期限

符号	参数	条件	最小值 ⁽¹⁾	单位
----	----	----	--------------------	----

N_{END}	寿命(注：擦写次数)	$T_A = -40 \sim 85\text{ }^{\circ}\text{C}$	10	万次
t_{RET}	数据保存期限	$T_A = 105\text{ }^{\circ}\text{C}$	20	年

(1)由实验室测试得出，不在生产中测试。

4.3.10 绝对最大值(电气敏感性)

基于三个不同的测试(ESD, LU), 使用特定的测量方法, 对芯片进行强度测试以决定它的电气敏感性方面的性能。

静电放电(ESD)

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上, 样品的大小与芯片上供电引脚数目相关(3片 x (n+1)供电引脚)。这个测试符合MIL-STD-883K、ESDA/JEDEC JS -002-2018标准。

表 4-18 ESD绝对最大值

符号	参数	条件	类型	最小值 ⁽¹⁾	单位
$V_{ESD(HBM)}$	静电放电电压(人体模型)	$T_A = +25\text{ }^{\circ}\text{C}$, 符合MIL-STD-883K	2	所有的 PIN(除 RFIOP)2000, RFIOP 1700	V
$V_{ESD(CDM)}$	静电放电电压(充电设备模型)	$T_A = +25\text{ }^{\circ}\text{C}$, 符合ESDA/JEDEC JS - 002-2018	II	1000	

(1)由实验室测试得出，不在生产中测试。

静态栓锁

为每个电源引脚, 提供超过极限的供电电压。

在每个输入、输出和可配置的I/O引脚上注入电流。

这个测试符合JEDEC78E集成电路栓锁标准。

表 4-19 电气敏感性

符号	参数	条件	类型
LU	静态栓锁类	$T_A = +25/+85\text{ }^{\circ}\text{C}$, 符合JEDEC78E	II 类A

4.3.11 I/O端口特性

通用输入/输出特性

除非特别说明, 下表列出的参数是按照表 4-4的条件测量得到。所有的I/O端口都是兼容CMOS和TTL。

表 4-20 I/O静态特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	最大值	单位
V _{IL}	输入低电平电压	VCC=3.3V	VSS	0.8	V
		VCC=2.5V	VSS	0.7	
V _{IH}	输入高电平电压	VCC=3.3V	2	VCC	
		VCC=2.5V	1.7	VCC	
V _{hys}	施密特触发器电压迟滞 ⁽¹⁾	VCC=3.3V/2.5V	200		mV
I _{lkg}	输入漏电流 ⁽³⁾	V _{PAD} =0	-1	1	μA
		V _{PAD} =VCC			
R _{PU}	弱上拉等效电阻 ⁽⁴⁾	VCC=3.3V V _{IN} = V _{IL}	120	140	kΩ
R _{PD}	弱下拉等效电阻 ⁽⁴⁾	VCC=3.3V V _{IN} = V _{IH}	120	140	kΩ
C _{IO}	I/O引脚的电容			0.1	pF

(1)(2)施密特触发器开关电平的迟滞电压。由实验室测试得出，不在生产中测试。

(3)如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值。

输出驱动电流

GPIO(通用输入/输出端口)可以吸收或输出最大+/-12mA电流。

输出电压

表 4-21 I/O输出电压

符号	参数	条件	最小值	最大值	单位
V _{OL}	输出低电平	VCC=3.3, I _{OH} =2mA, 4mA, 8mA, 12mA	VSS	0.4	V
		VCC=2.5, I _{OH} =2mA, 4mA, 8mA, 12mA	VSS	0.4	
V _{OH}	输出高电平	VCC =3.3V, I _{OH} = -2mA, -4mA, -8mA, -12mA	2.4	VCC	

		VCC =2.5V, I _{OH} = -2mA, -4mA, -8mA, -12mA	2	VCC	
--	--	---	---	-----	--

输入输出交流特性

输入输出交流特性的定义和数值在表 4-22给出。

除非特别说明，参数是使用环境温度和供电电压符合表 4-4的条件测量得到。

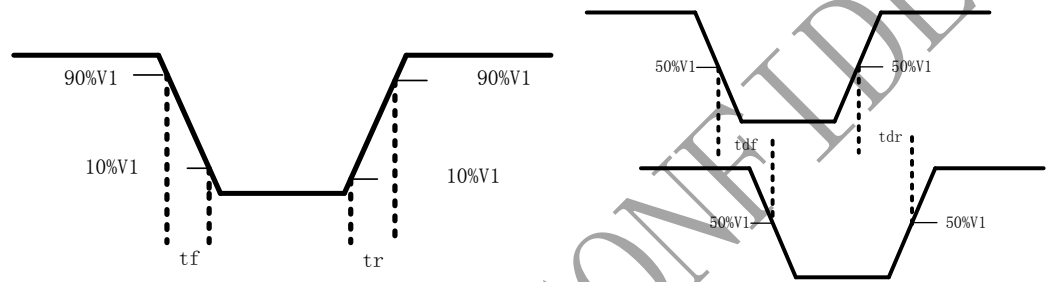
表 4-22 输入输出交流特性⁽¹⁾

寄存器	符号	参数	条件	最小值	最大值	单位
配置						
00 (2mA)	f _{max(IO)out}	最大频率	C _L =5pF, VCC =3.3V		64	MHz
			C _L =5pF, VCC =2.5V		50	
	t _{(IO)out}	输出延时	C _L =5pF, VCC =3.3V		3.66	ns
			C _L =5pF, VCC =2.5V		4.72	
	t _{(IO)in}	输入延时	C _L =50fF, VCC =2.97V		1.2	ns
			VCC= 2.5V			
01 (4mA)	f _{max(IO)out}	最大频率	C _L =10pF, VCC =3.3V		64	MHz
			C _L =10pF, VCC =2.5V		60	
	t _{(IO)out}	输出延时	C _L =10pF, VCC =3.3V		3.5	ns
			C _L =10pF, VCC =2.5V		4.5	
	t _{(IO)in}	输入延时	C _L =50fF, VCC =2.97V		1.2	ns
			C _L =50fF, VCC=2.5V			
10 (8mA)	f _{max(IO)out}	最大频率	C _L =20pF, VCC =3.3V		64	MHz
			C _L =20pF, VCC =2.5V		50	
	t _{(IO)out}	输出延时	C _L =20pF, VCC =3.3V		3.42	ns
			C _L =20pF, VCC =2.5V		4.73	
	t _{(IO)in}	输入延时	C _L =50fF, VCC =2.97V		1.2	ns

			$C_L=50\text{fF}$, $V_{CC}=2.5\text{V}$			
11 (12mA)	$f_{\text{max(IO)out}}$	最大频率	$C_L=30\text{pF}$, $V_{CC}=3.3\text{V}$		64	MHz
			$C_L=30\text{pF}$, $V_{CC}=2.5\text{V}$		50	
	$t_{\text{(IO)out}}$	输出延时	$C_L=30\text{pF}$, $V_{CC}=3.3\text{V}$		3.34	ns
			$C_L=30\text{pF}$, $V_{CC}=2.5\text{V}$		4.26	
	$t_{\text{(IO)in}}$	输入延时	$C_L=50\text{fF}$, $V_{CC}=2.97\text{V}$		1.2	ns
			$C_L=50\text{fF}$, $V_{CC}=2.5\text{V}$			

(1)由设计保证，不在生产中测试。

图 4-7 输入输出交流特性定义



4.3.12 RESET引脚特性

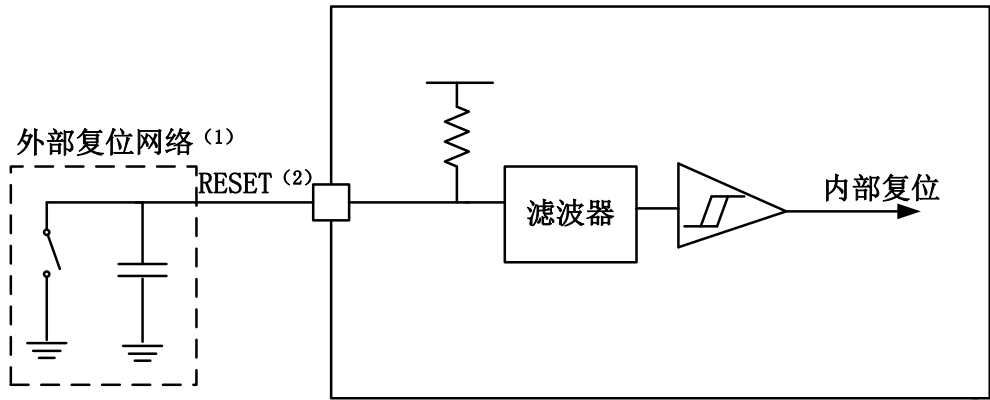
RESET引脚输入驱动使用CMOS工艺，它连接了一个不能断开的上拉电阻 R_{PU} 。除非特别说明，表 4-23列出的参数是使用环境温度和供电电压符合表 4-4的条件测量得到。

表 4-23 RESET引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(\text{RESET})}^{(1)}$	RESET输入低电平电压	$V_{CC}=3.3\text{V}$	V_{SS}	-	0.8	V
$V_{IH(\text{RESET})}^{(1)}$	RESET输入高电平电压	$V_{CC}=3.3\text{V}$	2	-	V_{CC}	
$V_{hys(\text{RESET})}^{(1)}$	RESET施密特触发器电压迟滞	-	-	200	-	mV
R_{PU}	弱上拉等效电阻	$V_{CC}=3.3\text{V}$	40	50	60	$k\Omega$
$V_F(\text{RESET})^{(1)}$	RESET输入滤波脉冲	-	-	-	500	ns
$V_{NF(\text{RESET})}^{(1)}$	RESET输入非滤波脉冲	-	5	-	-	μs

(1)由设计保证，不在生产中测试。

图 4-8 建议的RESET引脚保护



(1)外部复位网络是为了防止寄生复位。

(2)用户必须保证RESET引脚的电位能够低于表 4-23中列出的最大 $V_{IL(RESET)}$ 以下，否则芯片不能得到复位。

4.3.13 TIM定时器特性

表 4-24列出的参数是使用环境温度和供电电压符合表 4-4的条件测量得到。

表 4-24 TIMx⁽¹⁾⁽²⁾特性

符号	参数	条件	最小值	最大值	单位	
$t_{res(TIM)}$	定时器分辨率时间	$f_{TIMxCLK}= 64MHz$	1		$t_{TIMxCLK}$	
			15.625		ns	
f_{EXT}	CH1至CH4的定时器外部时钟频率		0	$f_{TIMxCLK}/2$	MHz	
			0	32	MHz	
Re_{TIM}	定时器分辨率			16	位	
$t_{COUNTER}$	当选择了内部时钟时, 16位计数器时钟周期		1	65536	$t_{TIMxCLK}$	
			0.015625	1024	μs	
t_{MAX_COUNT}	最大可能的计数			65536x65536	$t_{TIMxCLK}$	
				67.1	s	

(1)TIMx是一个通用的名称，代表TIM1/TIM3/TIM6。

(2)参数由设计保证。

4.3.14 I2C接口特性

除非特别说明，参数是使用环境温度， f_{PCLK1} 频率和VCC供电电压符合表 4-4的条件测量得到。

I2C接口符合标准I2C通信协议，但有如下限制：SDA和SCL不是“真”开漏的引脚，当配置为开漏输出时，在

引出脚和VCC之间的PMOS管被关闭，但仍然存在。

I2C接口特性见下表，有关输入输出复用功能引脚(SDA和SCL)的特性详情，参见第4.3.11节。

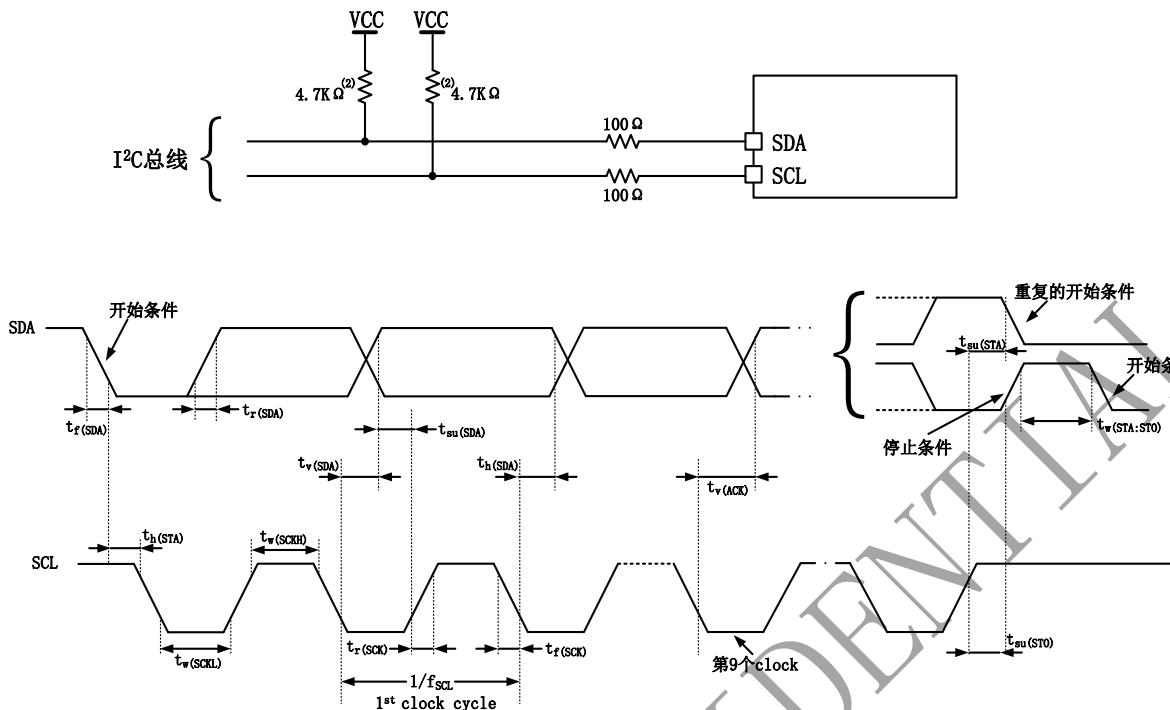
表 4-25 I2C接口特性⁽¹⁾

符号	参数	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
f_{SCL}	I2C接口频率		100		1000	KHz
$t_h(STA)$	开始条件保持时间	4.0		0.6		μs
$t_w(SCLL)$	SCL时钟低时间	4.7		1.3		μs
$t_w(SCLH)$	SCL时钟高时间	4.0		0.6		μs
$t_{su}(STA)$	重复的开始条件建立时间	4.7		0.6		μs
$t_h(SDA)$	SDA数据保持时间		3.4		0.9	μs
$t_{su}(SDA)$	SDA建立时间	250.0		100		ns
$t_r(SDA)$ $t_r(SCL)$	SDA和SCL上升时间		1000	20	300	ns
$t_f(SDA)$ $t_f(SCL)$	SDA和SCL下降时间		300		300	ns
$t_{su}(STO)$	停止条件建立时间	4.0		0.6		μs
$t_w(STO:STA)$	停止条件至开始条件的时间(总线空闲)	4.7		1.3		μs
C_b	每条总线的容性负载		400		100	pf
$t_v(SDA)$	数据有效时间	3.45		0.9		μs
$t_v(ACK)$	应答有效时间	3.45		0.9		μs

(1)由设计保证，不在生产中测试。

(2)为达到标准模式I2C的最大频率， f_{PCLK1} 必须大于2MHz。为达到快速模式I2C的最大频率， f_{PCLK1} 必须大于10MHz。

图 4-9 I2C总线交流波形和测量电路⁽¹⁾



(1)测量点设置于CMOS电平：0.3VCC和0.7VCC。

4.3.15 SPI接口特性

除非特别说明，SPI参数使用环境温度， f_{PCLK2} 频率和VCC供电电压符合表 4-4的条件测量得到。
有关输入输出复用功能引脚(NSS、SCLK、MOSI、MISO)的特性详情，参见第4.3.11节。

表 4-26 SPI特性⁽¹⁾

符号	参数	条件		最小值	最大值	单位
f _{SCLK}	SPI时钟频率	主模式		-	16	MHz
1/t _c (SCLK)		从模式		-	16	
t _r (SCLK)t _f (SCLK)	SPI时钟上升和下降时间	负载电容：C = 30pF		-	8	ns
DuCy _(SCK)	SPI从输入时钟占空比	SPI从模式		30	70	%
t _{su} (NSS) ⁽¹⁾	NSS建立时间	从模式		4t _{PCLK}	-	ns
t _h (NSS) ⁽¹⁾	NSS保持时间	从模式		2t _{PCLK}	-	ns
t _w (SCLKH) ⁽¹⁾ t _w (SCLKL) ⁽¹⁾	SCLK高和低的时间	主模式		t _{PCLK} - 2	t _{PCLK} + 2	ns
t _{su} (MI) ⁽¹⁾	数据输入建立时间	主模式	SPI1	5	-	ns

			SPI2	6		
$t_{su(SI)}^{(1)}$		从模式	SPI1	5		
			SPI2	6		
$t_{h(MI)}^{(1)}$	数据输入保持时间	主模式		4		ns
$t_{h(SI)}^{(1)}$		从模式		3		
$t_{a(SO)}^{(1)(2)}$	数据输出访问时间	从模式, $f_{PCLK} = 32MHz$		0	$3t_{PCLK}$	ns
$t_{dis(SO)}^{(1)(3)}$	数据输出禁止时间	从模式		2	10	ns
$t_{v(SO)}^{(1)}$	数据输出有效时间	从模式(使能边沿之后)	SPI1		16	ns
			SPI2		20	
主模式(使能边沿之后)		SPI1		8		
		SPI2		10		
$t_{h(SO)}^{(1)}$	数据输出保持时间	从模式(使能边沿之后)		2		ns
$t_{h(MO)}^{(1)}$		主模式(使能边沿之后)		0		

(1)由实验室测试得出，不在生产中测试。

(2)最小值表示驱动输出的最小时间，最大值表示正确获得数据的最大时间。

(3)最小值表示关闭输出的最小时间，最大值表示把数据线置于高阻态的最大时间。

图 4-10 SPI时序图 – 从模式和CPHA=0

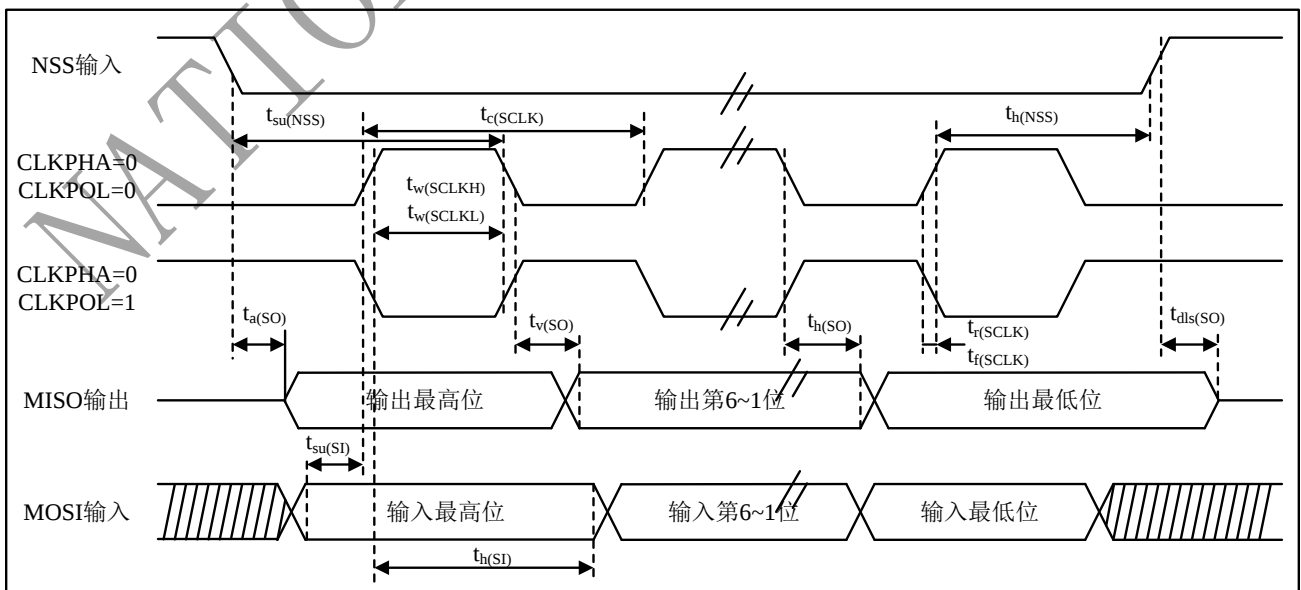
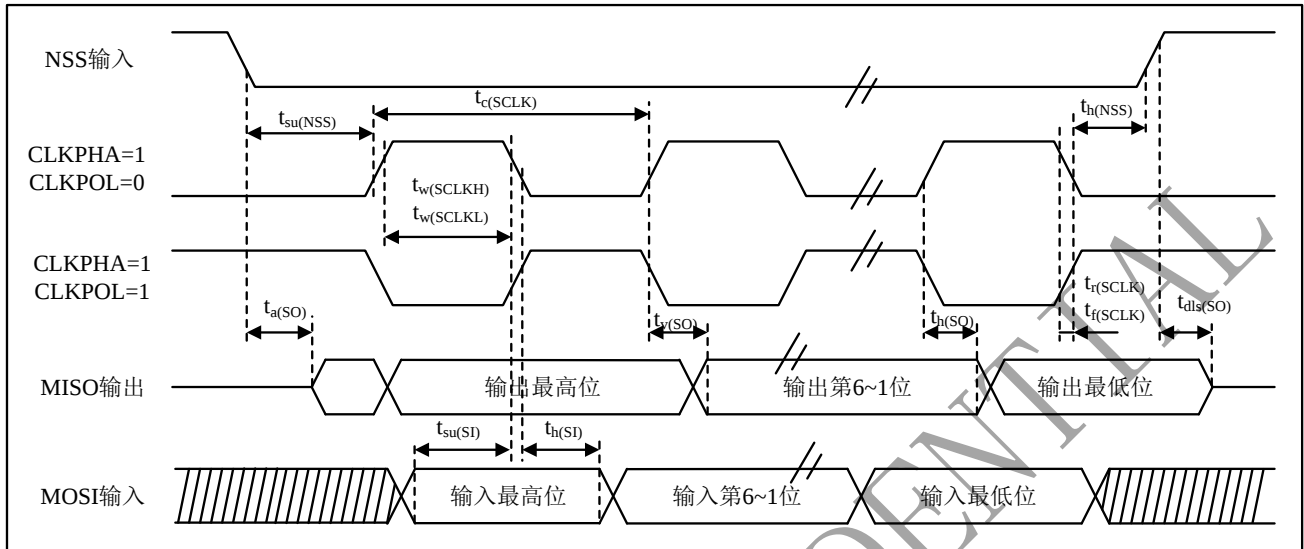
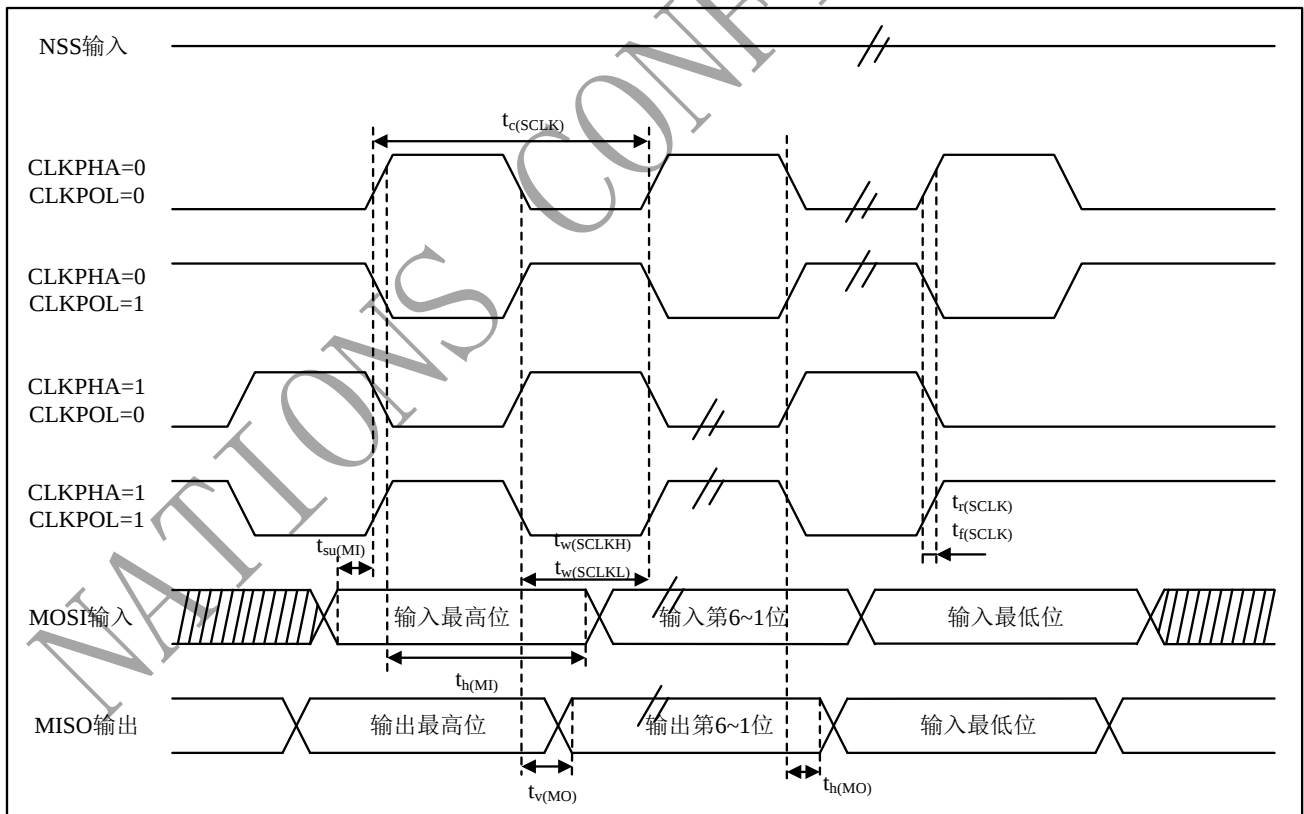


图 4-11 SPI时序图 – 从模式和CPHA=1⁽¹⁾



(1)测量点设置于CMOS电平：0.3VCC和0.7VCC。

图 4-12 SPI时序图 – 主模式⁽¹⁾



(1)测量点设置于CMOS电平：0.3VCC和0.7VCC。

4.3.16 温度传感器(TS)特性

除非特别说明，参数是使用符合表 4-4的条件的环境温度、 f_{HCLK} 频率和VCC供电电压测量得到。

表 4-27 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
$T_L^{(1)}$	V_{SENSE} 相对于温度的线性度		± 4		$^{\circ}\text{C}$
Avg_Slope ⁽¹⁾	平均斜率		2.14 ⁽²⁾		mV/ $^{\circ}\text{C}$
$t_{START}^{(1)}$	建立时间			10	μs

(1)由设计保证，不在生产中测试。

(2)由实验室测试得出，不在生产中测试。

4.3.17 ADC特性

除非特别说明，参数是使用符合表 4-4的条件的环境温度、 f_{HCLK} 频率和VCC供电电压测量得到。

表 4-28 ADC特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{REF+}	正参考电压			1.0		V
f_{ADC}	ADC采样速率				1.33	MHz
V_{AIN}	转换电压范围，外部低压通路		0 ⁽²⁾		1000 ⁽³⁾	mV
	转换电压范围，外部高压通路		0 ⁽²⁾	-	3600 ⁽³⁾	mV
R_{ADC}	采样开关电阻					k Ω
C_{ADC}	内部采样和保持电容					pF
SNDR	Ingal noise distortion ration	输入频率=1.03KHz, VCC=3.3V, $T_A=25^{\circ}\text{C}$ $f_{ADC}=1\text{Msps}$		46		dBFS
SNDR	Ingal noise distortion ration	输入频率=0.98KHz, VCC=3.3V, $T_A=25^{\circ}\text{C}$ $f_{ADC}=16\text{Ksps}$		58		dBFS
$t_{STAB}^{(1)}$	上电时间			16		μs
$t_{CONV}^{(1)}$	转换时间		752			ns
DNL	微分线性误差	VCC=3.3V, $T_A=25^{\circ}\text{C}$,	-1		6	LSB

INL	积分线性误差	VCC=3.3V, T _A =25 °C	-8		2	LSB
-----	--------	---------------------------------	----	--	---	-----

(1) 由实验室测试得出，不在生产中测试。

(2) N32WB031KEQ6-2低压通路最小值为150mV，高压通路最小值为600mV。

(3) N32WB031KEQ6-2低压通路最大值为850mV，高压通路最大值为3400mV；高压通路最大值必须≤VCC+300mV。

4.3.18 PGA特性

除非特别说明，参数是使用符合表 4-4的条件的环境温度和VCC供电电压测量得到。

表 4-29 PGA特性

符号	参数	测试条件	最小值	典型值	最大值	单位
GAIN	PGA增益		0		42	dB
GAIN STEP	PGA增益步长			6		dB
THD+N ⁽¹⁾	Gain=0dB		73	82	85	dB
	Gain=42dB		73	83	87	dB
In-band ripple ⁽¹⁾	300~3400Hz频带内增益波动			0.78		dB
T _{PGA} ⁽¹⁾	PGA建立时间			15		ms
MIC_BIAS voltage	MIC偏置电压, step=0.1v		1.6		2.3	V
MIC_BIAS Noise ⁽¹⁾	20Hz to 8kHz A-weighted with 4.7uF			-92		dBV

(1)由实验室测试得出，不在生产中测试。

4.3.19 KEYSCAN特性

除非特别说明，参数是使用符合表 4-4的条件的环境温度和VCC供电电压测量得到。

表 4-30 KEYSCAN特性

符号	参数	测试条件	最小值	典型值	最大值	单位
T _{WTS}	每轮键盘扫描时间间隔			32	224	ms
T _{DTS}	按键消抖时间		10		640	ms
I _{CC} ⁽¹⁾	自动扫描模式功耗(104按键)	T _{DTS} =40ms, T _{WTS} =32ms		2.9		uA

		VCC=3.3V, T _A =25 ℃				
	低功耗模式功耗(104按键)	VCC=3.3V, T _A =25 ℃		2.3		uA

(1)由实验室测试得出，不在生产中测试。

4.3.20 BLE特性

除非特别说明，参数是使用符合表 4-4的条件的环境温度和VCC供电电压测量得到。

表 4-31 BLE接收特性⁽¹⁾

序号	参数	测试条件	最小值	典型值	最大值	单位
1	灵敏度, 1Mbps	VCC=3.3V, T _A =25 ℃		-94		dBm
2	灵敏度, 2Mbps			-91		dBm
3	同道干扰			8		dB
4	邻近信道干扰, +-1MHz			1		dB
5	邻近信道干扰, +-2MHz			-31		dB
6	邻近信道干扰, >=+-3MHz			-40		dB
7	镜像信道干扰			-24		dB
8	邻近镜像信道干扰, +-1MHz			-28		dB
9	最大输入功率				6	dBm

(1)由实验室测试得出，不在生产中测试。

表 4-32 BLE发送特性⁽¹⁾

序号	参数	测试条件	最小值	典型值	最大值	单位
1	输出功率	VCC=3.3V, T _A =25 ℃			6	dBm
2	频率精度			7.5		kHz
3	频率漂移速率			-9.4		kHz/50us
4	频率漂移			-15.1		kHz
5	初始频率漂移			-13.2		kHz
6	Δf _l 平均			258		kHz

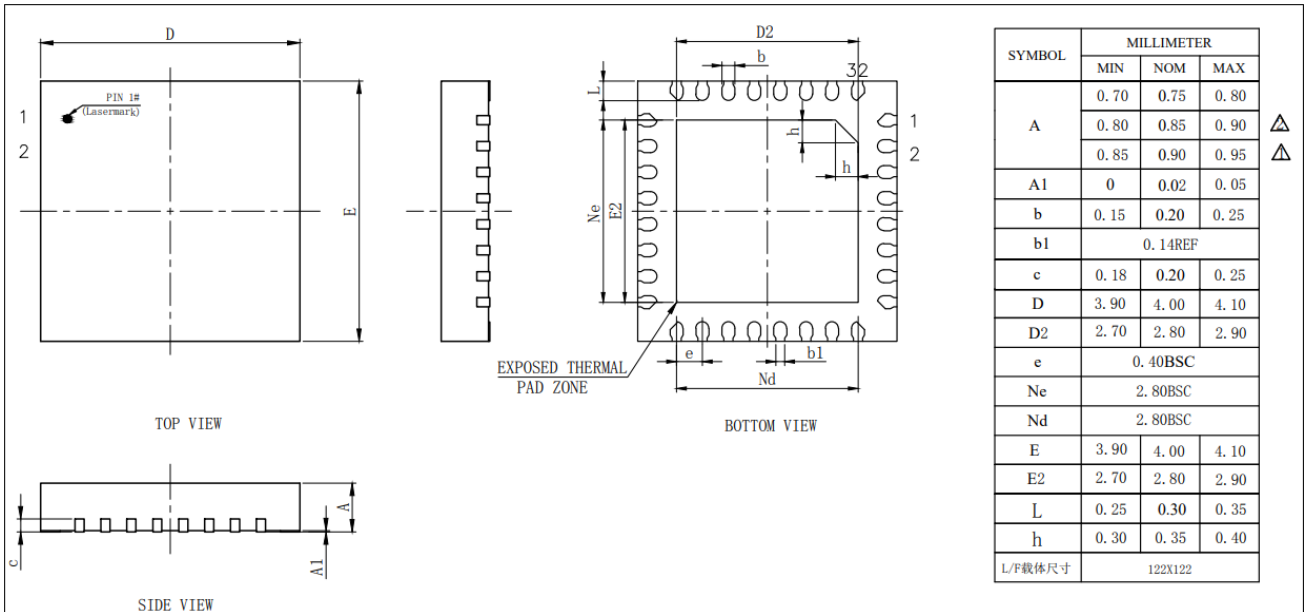
7	Δf_2 99.9%			218		kHz
8	$\Delta f_2/\Delta f_1$			1.06		-
9	谐波功率，二次谐波			-26		dBm
10	谐波功率，三次谐波			-28		dBm
11	谐波功率，四次谐波			-54		dBm
12	谐波功率，五次谐波			-55		dBm

(1)由实验室测试得出，不在生产中测试。

5 封装尺寸

5.1QFN32

图 5-1 QFN32封装尺寸



6 版本历史

日期	版本	修改
2021.09.18	V1.0	初始版本
2021.12.01	V1.1	1. 表3-1管脚定义 PB11的LPUART3_RXD修正为LPUART_RXD。 2. PB3可用作PD模式唤醒IO，增加“上升沿唤醒”。 3. 修改ADC通道输入范围以及高压通道$V_{in} \leq V_{CC} + 300mV$。 4. NRST 名称统一改成 RESET
2022.05.06	V1.2	1. 首页睡眠功耗增加3V供电描述。 2. 章节3.2管脚定义PB4管脚功能IRX_TX改为IRC_TX。 3. 章节4.3.1移除VCCRF必须和VCC相同供电说明，修改VCCRF电压范围。 4. 章节4.3.3供电最低电压，上电和下电阈值电压增加不同电压型号芯片说明。 5. 章节4.3.5.2增加100ms间隙蓝牙连接的VCC功耗。 6. 章节4.3.6更新供电参考图默认为3V 6. 章节4.3.17增加ADC输入范围不同电压型号芯片说明。 7. 章节4.3.18和章节4.3.19移除PGA和KEYSCAN模块特性的供电说明。

7 声明

国民技术股份有限公司（以下简称国民技术）保有不事先通知而修改的权利。国民技术认为提供的信息准确可信，尽管这样，国民技术对准确性和可靠性不承担任何责任。购买前请获取器件说明的最新版本。在法律允许的最大范围内，任何明示、暗示或保证，包括但不限于适销性、特定用途适用性和第三方知识产权侵权责任，国民技术概不承担不承认。在任何情况下，国民技术均不对因使用本产品而产生的任何直接、间接、偶然、特殊、惩戒性或后果性损害负责，即使已告知可能发生此类损害。不建议应用于与生命相关的设备和系统。国民技术对本手册拥有专属产权。未经明确许可，任何人不得以任何理由对本手册的全部或部分进行使用、复制、修改、抄录、传播。

NATIONS CONFIDENTIAL