

概述

- 内核
 - 32-bit Cortex-M0
 - 最高主频 48MHz
 - 单周期乘法器 (32bit*32bit=32bit)
 - 串行调试接口 SWD
- 存储
 - 64 Kbyte 的 FLASH
 - 6 Kbyte 的 SRAM
- 电源及系统复位
 - 工作电压范围为 2.4 V~5.5V
 - 集成上电复位、软件复位、看门狗复位、外部复位、低电压复位
 - 集成 32 档低压检测电路
- 时钟
 - 可外接 4~16MHz 晶振
 - 内置 48MHz 高频时钟，出厂精度 ±1%(typ)
 - 内置 40KHz 低频时钟，可供看门狗使用
- 12bit SAR-ADC
 - 14 个外部输入通道+2 个内部通道
 - 支持单端或差分采样
 - 2Msps 采样速率
 - 单次转换或连续转换
- DMA
 - 8 个可配置请求通道
 - 4 个请求优先级权限设置
 - 支持 RAM 到 FLASH, FLASH 到 RAM
 - 支持外设 SPI、I2C、UART、ADC、CRC、TIMER
- 高级定时器
 - 16bit 自动重载计数器
 - 4 个独立通道可用于输入捕捉、输出比较、PWM、单脉冲输出
 - 6 路（或 3 对）可编程死区插入的互补 PWM 输出，用于电机驱动
 - 支持与其他定时器级联
 - 支持刹车信号
- 通用定时器 1 (GTIM0)
 - 1 个独立 16 bit 自动重载计数器
 - 包含 4 路输出/捕获通道
 - 输入捕捉、输出比较、PWM（边缘或中心对齐模式）、单脉冲输出
 - 支持与其他定时器级联
- 通用定时器 2 (GTIM1)
 - 1 个独立 32 bit 自动重载计数器
 - 包含 4 路输出/捕获通道
 - 输入捕捉、输出比较、PWM（边缘或中心对齐模式）、单脉冲输出
 - 支持与其他定时器级联
- 通用定时器 3 (GTIM2/GTIM3/GTIM4)
 - 1 个独立 16 bit 自动重载计数器
 - 包含 1 路互补输出/捕获通道
 - 输入捕捉、输出比较、PWM、单脉冲输出
- 低功耗定时器
 - 32 bit 递增计数器
 - 时钟源多样性可选
 - 支持比较/捕捉寄存器、连续/单触发模式、PWM 输出
- 通信接口
 - 1 路独立 I2C（最高可达到 1Mb/s）



- 2 路独立 UART 模块
- 1 路 SPI
- 128 bit 芯片唯一标识码
- 封装: LQFP32、LQFP44、LQFP48

PRELIMINARY



目录

概述.....	1
目录.....	3
产品说明.....	7
资源列表.....	8
管脚分配.....	9
管脚分配图.....	9
MR82F003A(B)J/048P 管脚分配图(LQFP48).....	9
MR82F003A(B)J/044P 管脚分配图(LQFP44).....	10
MR82F003A(B)J/032P 管脚分配图(LQFP32).....	11
管脚定义列表.....	12
管脚描述.....	14
系统框图.....	16
外设资源.....	17
存储架构.....	17
SRAM.....	19
Flash.....	19
CRC.....	20
概述.....	20
中断系统.....	21
概述.....	21



外部中断 EXTI.....	24
概述	24
电源管理	25
电源	25
电压检测(VD)与低压复位	26
时钟管理	27
概述	27
时钟树	28
复位管理	29
概述	29
看门狗 IWDT.....	30
概述	30
DMA.....	31
概述	31
高级定时器	32
概述	32
通用定时器 1	33
概述	33
通用定时器 2	34
概述	34
通用定时器 3	35
概述	35

低功耗定时器	36
概述	36
I2C	37
概述	37
UART	38
概述	38
SPI	39
概述	39
GPIO	40
概述	40
ADC	41
概述	41
调试接口 SWD	42
概述	42
128 bit 芯片唯一标识码	43
概述	43
极限参数	44
电气参数（除非特指，典型值在 25°C 下获取）	45
工作电压及电流	45
IO 特性	46
上电复位及电压检测	47
时钟特性	50



ADC 特性.....	51
FLASH 特性	52
ESD/latchup 特性.....	53
封装图纸.....	54
LQFP48 封装信息	54
LQFP44 封装信息	55
LQFP32 封装信息	56
典型应用图.....	57
修改记录.....	58
免责声明.....	59

PRELIMINARY

产品说明

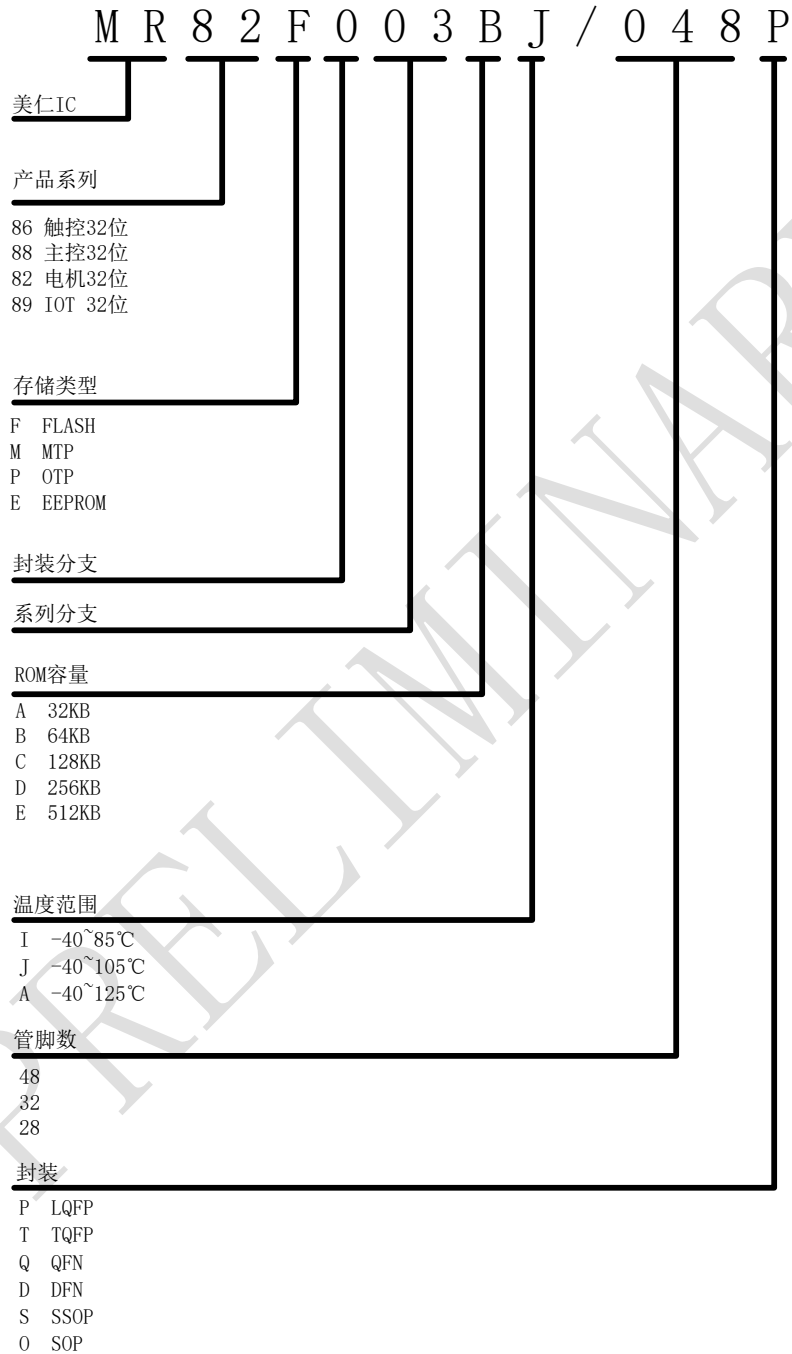


图 1 命名规则

资源列表

表格 1 资源列表

外设	LQFP48	LQFP44	LQFP32
Flash	64/32 Kbytes	64/32 Kbytes	64/32 Kbytes
SRAM	6/4 Kbytes	6/4 Kbytes	6/4 Kbytes
高级定时器	1	1	1
通用定时器 1	1	1	1
通用定时器 2	1	1	1
通用定时器 3	3	3	3
低功耗定时器	1	1	1
SPI	1	1	1
I2C	1	1	1
UART	2	2	2
GPIO	41	36	26
ADC 通道数	14+2	13+2	14+2
外部中断	11	11	8
DMA 通道	8	8	8
CPU 主频	48MHz	48MHz	48MHz
工作电压	2.4~5.5V	2.4~5.5V	2.4~5.5V

管脚分配

管脚分配图

MR82F003A(B)J/048P 管脚分配图(LQFP48)

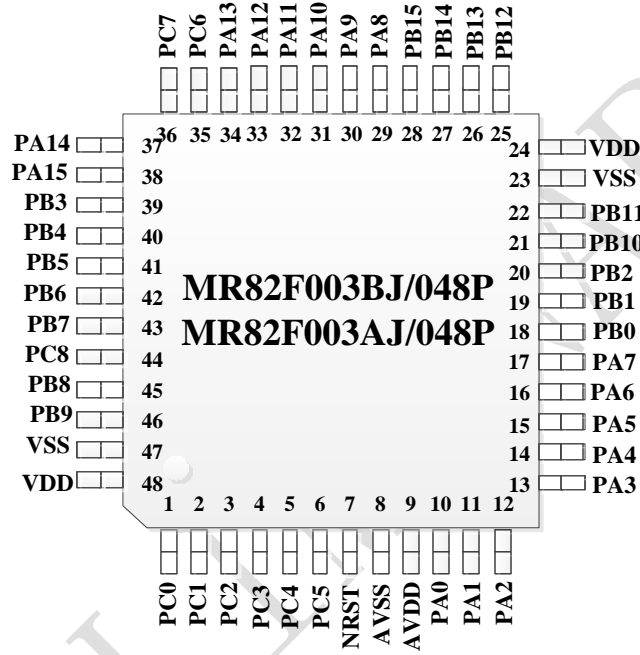


图 2 MR82F003A(B)J/048P 管脚分配图 (LQFP48)

MR82F003A(B)J/044P 管脚分配图(LQFP44)

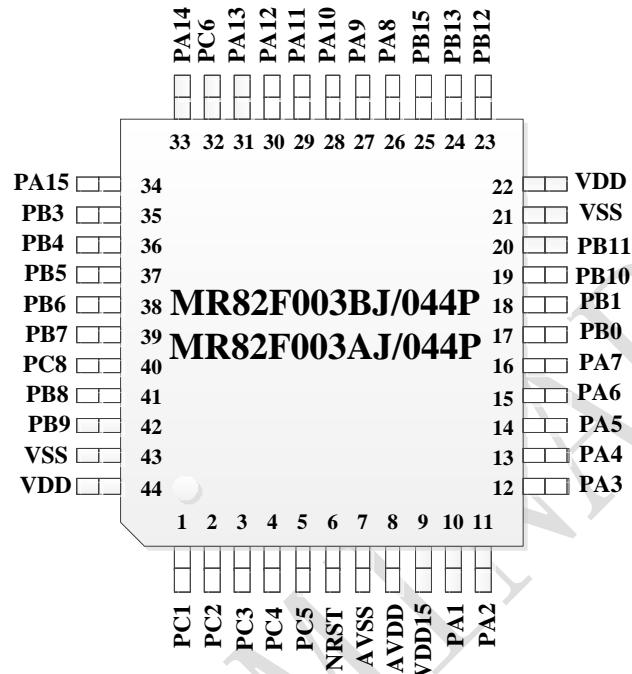


图 3 MR82F003A(B)J/044P 管脚分配图 (LQFP44)

MR82F003A(B)J/032P 管脚分配图(LQFP32)

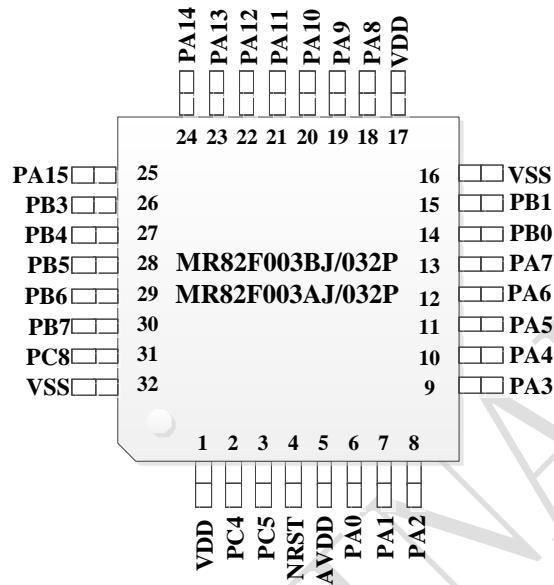


图 4 MR82F003A(B)J/032P 管脚分配图 (LQFP32)

管脚定义列表

表格 2 芯片管脚定义

GPIO	LQFP48	LQFP44	LQFP32	ANALOG	FUNC0	FUNC1	FUNC2	FUNC3	FUNC4	FUNC5	FUNC6	FUNC7
PA0	10		6	AN0	GT0_CH1	LPT_CH1	SCL0	GT0_ETR	GT3_CH1	GT2_CH1	UART1_RX	UART1_TX
PA1	11	10	7	AN1	GT0_CH2	LPT_CH2	SDA0	EVENTOUT	GT4_CH1	GT2_CH1	UART1_RX	UART1_TX
PA2	12	11	8	AN2	GT0_CH3	LPT_CH1	UART0_TX	GT2_CH1N	GT4_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA3	13	12	9	AN3	GT0_CH4	LPT_CH2	UART0_RX	GT2_CH1N	GT3_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA4	14	13	10	AN4		LPT_ETR	SPI0_SSN	GT2_CH1N	GT3_BRK	GT2_CH1	UART1_RX	UART1_TX
PA5	15	14	11	AN5	GT0_CH1	GT1_ETR	SPI0_SCK	GT0_ETR	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA6	16	15	12	AN6	GT1_CH1	ATO_BRK	SPI0_MISO	EVENTOUT	GT3_CH1	GT2_CH1	UART1_RX	UART1_TX
PA7	17	16	13	AN7	GT1_CH2	ATO_CH1N	SPI0_MOSI	EVENTOUT	GT4_CH1	GT2_CH1	UART1_RX	UART1_TX
PB0	18	17	14	AN8/VREFPE	GT1_CH3	ATO_CH2N	SCL0	EVENTOUT	GT3_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB1	19	18	15	AN9/VREFNE	GT1_CH4	ATO_CH3N	SDA0	GT1_ETR	GT4_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB2	20				GT0_CH2	LPT_ETR			GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB10	21	19			GT0_CH3	LPT_CH1	SCL0	UART0_RX	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB11	22	20			GT0_CH4	LPT_CH2	SDA0	EVENTOUT	GT3_CH1	GT2_CH1	UART1_RX	UART1_TX
	23	21	16	VSS								
	24	22	17	VDD								
PB12	25	23			UART0_TX	ATO_BRK	SPI0_SSN	EVENTOUT	UART0_RX	GT2_CH1	UART1_RX	UART1_TX
PB13	26	24			UART0_RX	ATO_CH1N	SPI0_SCK	GT2_CH1N	UART0_TX	GT2_CH1	UART1_RX	UART1_TX
PB14	27				LPT_CH1	ATO_CH2N	SPI0_MISO	ATO_BRK	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB15	28	25			LPT_CH2	ATO_CH3N	SPI0_MOSI		GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA8	29	26	18	AN10/BUFOUT	FOUT	ATO_CH1	GT3_CH1N	EVENTOUT	GT2_BRK	GT2_CH1	UART1_RX	UART1_TX
PA9	30	27	19	AN11	UART0_TX	ATO_CH2	SCL0	LPT_ETR	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA10	31	28	20	AN12	UART0_RX	ATO_CH3	SDA0	GT2_CH1N	GT4_BRK	GT2_CH1	UART1_RX	UART1_TX
PA11	32	29	21	AN13	EVENTOUT	ATO_CH4	GT1_ETR	GT2_CH1N	GT4_CH1	GT2_CH1	UART1_RX	UART1_TX
PA12	33	30	22		ATO_CH1N	ATO_ETR		EVENTOUT	GT4_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA13	34	31	23		SWIO			UART0_TX	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PC6	35	32			ATO_CH2N	LPT_CH1	SCL0	GT0_ETR	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PC7	36				ATO_CH3N	LPT_CH2	SDA0	GT2_CH1N	GT3_CH1	GT2_CH1	UART1_RX	UART1_TX
PA14	37	33	24		SWCLK			UART0_TX	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PA15	38	34	25		GT0_CH1	GT0_ETR	SPI0_SSN	UART0_RX	EVENTOUT	GT2_CH1	UART1_RX	UART1_TX
PB3	39	35	26		GT0_CH2	LPT_CH2	SPI0_SCK	LPT_ETR	EVENTOUT	GT2_CH1	UART1_RX	UART1_TX

PB4	40	36	27		GT1_CH1	LPT_CH1	SPI0_MISO	CP10UT	EVENTOUT	GT2_CH1	UART1_RX	UART1_TX
PB5	41	37	28		GT1_CH2	LPT_CH2	SPI0_MOSI	GT2_CH1N	GT3_BRK	GT2_CH1	UART1_RX	UART1_TX
PB6	42	38	29		GT1_CH3	LPT_CH1	SCL0	UART0_TX	GT3_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB7	43	39	30		GT1_CH4	LPT_CH2	SDA0	UART0_RX	GT4_CH1N	GT2_CH1	UART1_RX	UART1_TX
PC8	44	40	31			LPT_ETR	GT1_ETR		GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PB8	45	41			LPT_ETR	LPT_CH1	SCL0	GT2_CH1N	GT3_CH1	GT2_CH1	UART1_RX	UART1_TX
PB9	46	42			EVENTOUT	LPT_CH2	SDA0	UART0_TX	GT4_CH1	GT2_CH1	UART1_RX	UART1_TX
	47	43	32	VSS								
	48	44	1	VDD								
PC0	1				GT0_CH3	GT3_CH1		UART0_TX	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PC1	2	1			GT0_CH4	GT4_CH1		UART0_RX	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PC2	3	2			UART0_TX	GT4_CH1N	SCL0	GT2_CH1N	GT2_BRK	GT2_CH1	UART1_RX	UART1_TX
PC3	4	3			GT1_ETR	GT3_CH1N	SDA0	GT2_CH1N	GT4_BRK	GT2_CH1	UART1_RX	UART1_TX
PC4	5	4	2	XTAL_IN					GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
PC5	6	5	3	XTAL_OUT				GT0_ETR	GT2_CH1N	GT2_CH1	UART1_RX	UART1_TX
	7	6	4	NRST								
	8	7		AVSS								
	9	8	5	AVDD								
		9		VDD15								

备注:

4、除电源脚外和复位管脚外，所有管脚都可以用作 IO，所有 IO 都支持外部中断功能。

管脚描述

表格 3 管脚描述

管脚名称	管脚类型	描述
PA0~PA15	I/O	输入或输出口
PB0~PB15	I/O	输入或输出口
PC0~PC8	I/O	输入或输出口
SPI0_SSN	I/O	SPI0 接口, 片选脚
SPI0_SCK	I/O	SPI0 接口, 时钟脚
SPI0_MISO	I/O	SPI0 接口, 作为主机时为数据输入脚, 从机时为数据输出脚
SPI0_MOSI	I/O	SPI0 接口, 作为主机时为数据输出脚, 从机时为数据输入脚
GTx_CH1N	O	通用定时器 3 通道 1 的输出脚, x=2,3,4
GTx_CHy	I/O	通用定时器 GTIMx 的输入输出脚, x=0,1,2,3,4;y=1,2,3,4
GTx_ETR	I	通用定时器 1/2 的触发输入, x=0,1
GTx_BRK	I	通用定时器 3 刹车信号输入通道, x=2,3,4
UARTx_RX	I	UARTx 的数据接收脚, x=0,1
UARTx_TX	O	UARTx 的数据发送脚, x=0,1
XTAL_OUT	A ⁽¹⁾	外接晶振输出脚
XTAL_IN	A	外接晶振输入脚
SCL0	I/O	I2C0 接口, 时钟输入或输出脚
SDA0	I/O	I2C0 接口, 数据输入或输出脚
AT0_CHxN	O	高级定时器通道 x 输出脚, x=1,2,3
AT0_CHx	I/O	高级定时器通道 x 输入或输出脚, x=1,2,3,4
AT0_ETR	I	高级定时器触发输入
LPT_ETR	I	LPTIMER 触发输入
LPT_CHx	I/O	LPTIMER 输入输出通道, x=1,2
SWCLK	I	调试口时钟信号
SWIO	I/O	调试口数据信号
AT0_BRK	I	高级定时器刹车信号输入通道

EVENTOUT	O	CPU 内核事件输出信号
NRST	I	复位管脚，低电平复位
ADC_INx	A	ADC 输入通道 x, x=0~13
VREFNE	A	ADC 参考电压输入负端
VREFPE	A	ADC 参考电压输入正端
VDD15	P ⁽²⁾	数字内核电源，外挂电阻和电容
AVDD	P	芯片模拟电源
AVSS	P	芯片模拟地
VDD	P	芯片主电源
VSS	P	芯片地

备注：

1、A：模拟通道

2、P：电源

系统框图

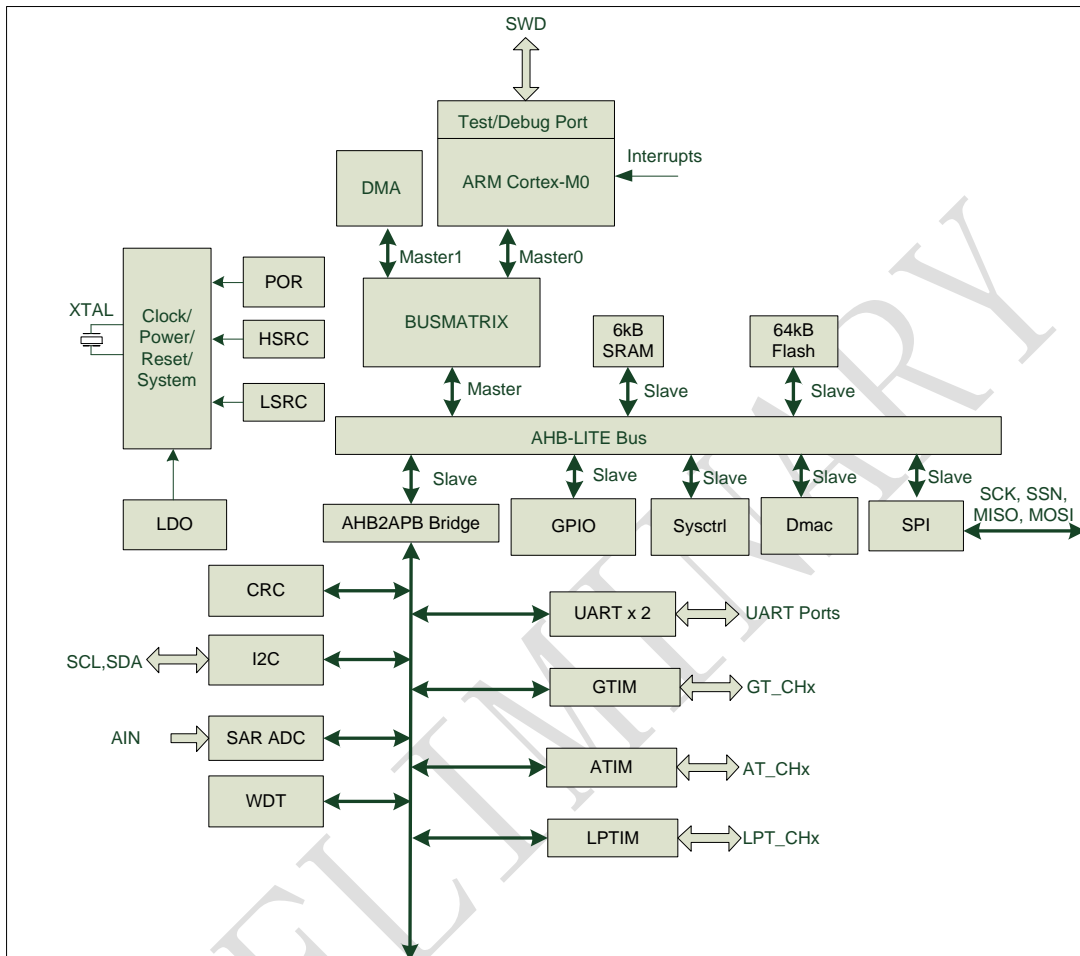


图 5 系统框图

外设资源

存储架构

本芯片的存储系统是基于 ARM Cortex-M0 处理器的存储架构定义的。内置 64 Kbytes Flash 和 6 Kbytes SRAM，采用 Little endian 编码形式，对于没有地址对齐的访问会导致 HardFault 异常中断。

表格 4 外设模块地址映射表

地址	外设
0x0000 0000 ~ 0x0000 FFFF	64 KB Flash 空间
0x0004 0000 ~ 0x1FFF EFFF	预留
0x1FFF F600 ~ 0x1FFF F7FF	NVR0
0x1FFF F800 ~ 0x1FFF F9FF	NVR1
0x1FFF FA00 ~ 0x1FFF FFFF	预留
0x2000 0000 ~ 0x2000 17FF	6 KB SRAM 空间
0x4000 0000 ~ 0x4000 FFFF	APB 总线外设
0x4001 0000 ~ 0x4001 5FFF	AHB 总线外设
0x4001 6000 ~ 0xDFFF FFFF	预留
0xE000 0000 ~ 0xE00F FFFF	内核地址空间
0xE010 0000 ~ 0xFFFF FFFF	预留

表格 5 APB 总线外设地址映射表

地址	外设
0x4000 0000 ~ 0x4000 0FFF	CRC
0x4000 1000 ~ 0x4000 1FFF	GTIM0
0x4000 2000 ~ 0x4000 2FFF	GTIM1
0x4000 3000 ~ 0x4000 3FFF	GTIM2
0x4000 4000 ~ 0x4000 4FFF	GTIM3

地址	外设
0x4000 5000 ~ 0x4000 5FFF	ATIM
0x4000 6000 ~ 0x4000 6FFF	IWDT
0x4000 7000 ~ 0x4000 7FFF	I2C
0x4000 8000 ~ 0x4000 8FFF	ADC
0x4000 9000 ~ 0x4000 9FFF	UARTx
0x4000 A000 ~ 0x4000 AFFF	预留
0x4000 B000 ~ 0x4000 BFFF	预留
0x4000 C000~ 0x4000 CFFF	预留
0x4000 D000 ~ 0x4000 DFFF	预留
0x4000 E000 ~ 0x4000 EFFF	LPTIM
0x4000 F000 ~ 0x4000 FFFF	GTIM4

表格 6 AHB 总线外设地址映射表

地址	外设
0x4001 0000 ~ 0x4001 0FFF	SYSCTRL
0x4001 1000 ~ 0x4001 1FFF	DMAC
0x4001 2000 ~ 0x4001 2FFF	SPIx
0x4001 3000~ 0x4001 3FFF	GPIO
0x4001 4000 ~ 0x4001 4FFF	FLSCTRL
0x4001 5000~ 0x4001 5FFF	预留

SRAM

SRAM 地址空间范围是 0x2000_0000~0x2000_17FF，软件可以对 SRAM 进行字节、半字、字访问，CPU 和 DMA 都可以以最大系统频率对 SRAM 实现无等待的单周期读写。CPU 也可以从 SRAM 取指执行程序，因此在对程序效率要求高的场合，可以将部分代码导入 SRAM 中，实现最高频率下无等待的执行。

FLASH

本芯片内置 64Kbytes Flash，地址空间范围是 0x0000_0000~0x0000_FFFF，系统通过 AHB 总线读取，可配置访问等待周期。支持 ICP、IAP 功能。

对于 flash 内容的保护，本芯片设计了两种保护方式：SWD 接口读保护和代码分块保护。SWD 接口读保护开启后，不能再通过 SWD 接口读取 flash 内容，SWD 接口只允许进行全片擦除动作。代码分块保护是指 CPU 只能对指定的 Flash 区域进行取指操作，不能进行读数据操作，也不能擦写，代码分块保护以 8Kbytes 为一个区块，不能从任一地址开始，需以 8Kbytes 为单位的地址对齐开始。

CRC

概述

CRC 计算单元可以用来计算生产一个 8 位或 16 位或 32 位的 CRC 值，可编程 CRC 的初值和多项式。其输入数据可以设定为按字节反转或者按半字反转或者按字执行反转或者不反转（默认值），输出结果也可以设置为位反转或者不反转（默认值）输出。

CRC 计算单元支持 DMA，在程序运行中可以实现不占用 CPU 的资源。

PRELIMINARY

中断系统

概述

本芯片基于 ARM Cortex-M0 的嵌套向量中断控制器 NVIC，有 32 个可屏蔽中断和 1 个不可屏蔽中断（NMI），4 级优先级可配。对于除复位外的异步处理，CPU 会在异常触发后继续执行当前指令，在当前指令执行完成后再进入异常处理程序。这里说的异常是指任何打断程序顺序执行的事件，即中断事件。

表格 7 是从《Cortex-M0 Devices Generic User Guide (ARM DUI 0497A)》的 "Table 2-11 Properties of the different exception types" 改编而来。

表格 7 中断向量表

事件编号	中断号	中断源	优先级	入口地址	描述
0	-16	-	-	0x00000000	堆栈初始指针值
1	-15	Reset	-3	0x00000004	复位 PC 值
2	14	NMI	-2	0x00000008	不可屏蔽中断
3	-13	HardFault	-1	0x0000000C	访问非法地址等原因导致的故障
4~10	-12~-6	预留	-	-	
11	-5	SVCall	可配	0x0000002C	通过指令调用系统服务
12~13	-4~-3	预留	-	-	
14	-2	PendSV	可配	0x00000038	可挂起的系统服务
15	-1	SysTick	可配	0x0000003C	系统滴答定时器
16	0	预留	-	0x00000040	
17	1	VD	可配	0x00000044	电源电压检测中断
18	2	LFDET	可配	0x00000048	外置晶振停振检测中

事件编号	中断号	中断源	优先级	入口地址	描述
				0048	断
19	3	Flash	可配	0x0000 004C	Flash 中断
20	4	UART0	可配	0x0000 0050	UART0 中断
21	5	UART1	可配	0x0000 0054	UART1 中断
22	6	预留	可配	0x0000 0058	
23	7	预留	可配	0x0000 005C	
24	8	ADC	可配	0x0000 0060	ADC 中断
25	9	I2C0	可配	0x0000 0064	I2C0 中断
26	10	SPI0	可配	0x0000 0068	SPI0 中断
27	11	GTIM0	可配	0x0000 006C	GTIM0 中断
28	12	GTIM1	可配	0x0000 0070	GTIM1 中断
29	13	GTIM2	可配	0x0000 0074	GTIM2 中断
30	14	GTIM3	可配	0x0000 0078	GTIM3 中断
31	15	GTIM4	可配	0x0000 007C	GTIM4 中断
32	16	ATIM_BRK_UEV_TRG_COM	可配	0x0000 0080	高级定时器刹车/更新/ 触发/COM 中断
33	17	LPTIM	可配	0x0000 0084	低功耗定时器 LPTIM 中断
34	18	ATIM_CC	可配	0x0000 0088	高级定时器通道中断
35	19	DMA_ERR	可配	0x0000 008C	DMA 地址错误中断

事件编号	中断号	中断源	优先级	入口地址	描述
36	20	DMA_CH0	可配	0x0000 0090	DMA 通道 0 中断
37	21	DMA_CH1_2	可配	0x0000 0094	DMA 通道 1~2 中断
38	22	DMA_CH3_7	可配	0x0000 0098	DMA 通道 3~7 中断
39	23	EXTIA	可配	0x0000 009C	GPIOA 外部中断
40	24	EXTIB	可配	0x0000 00A0	GPIOB 外部中断
41	25	EXTIC	可配	0x0000 00A4	GPIOC 外部中断
42	26	预留	可配	0x0000 00A8	-
43	27	预留	可配	0x0000 00AC	-
44	28	预留	可配	0x0000 00B0	-
45	29	预留	可配	0x0000 00B4	-
46	30	预留	可配	0x0000 00B8	-
47	31	预留	可配	0x0000 00BC	-

外部中断 EXTI

概述

本芯片 GPIO 共分为三组，且都具有外部中断功能，但同时最多产生 11 个外部中断信号。外部中断信号支持输入数字滤波功能，数字滤波可以由软件使能或禁止，默认关闭。数字滤波的实现方法是由 IO 采样时钟连续采样到 3 次相同电平才认为是合法电平输入。外部中断触发源可配置为上升沿、下降沿或者双边沿触发。

PRELIMINARY

电源管理

电源

本芯片采用单电源供电，主电源 VDD 工作在 2.4V~5.5V 之间，电源电压 VDD 可直接作为 ADC 模块的参考电压。

PRELIMINARY

电压检测(VD)与低压复位

本芯片设计了一个电压检测模块，内置 31 档电压点。当待检测电压低于检测点，可通过寄存器配置成是产生中断或产生系统复位。电压检测模块工作时钟源是 LSRC。

内置电压点电压范围 1.8~4.8V，每档间隔 0.1V。当检测电压点选择这 31 个档位中的一个，则实现电源电压 VDD 与检测点之间的比较。

PRELIMINARY

时钟管理

概述

芯片内共有三个独立时钟源，三个时钟源均可作为系统时钟：

- ◆ 外接 4~16MHz 晶振时钟
- ◆ 内置最高 48MHz 振荡时钟（HSRC），误差在 $\pm 1\%$ (typ)以内
- ◆ 内置 40KHz 振荡时钟（LSRC），供看门狗以及上电控制逻辑使用

PRELIMINARY

时钟树

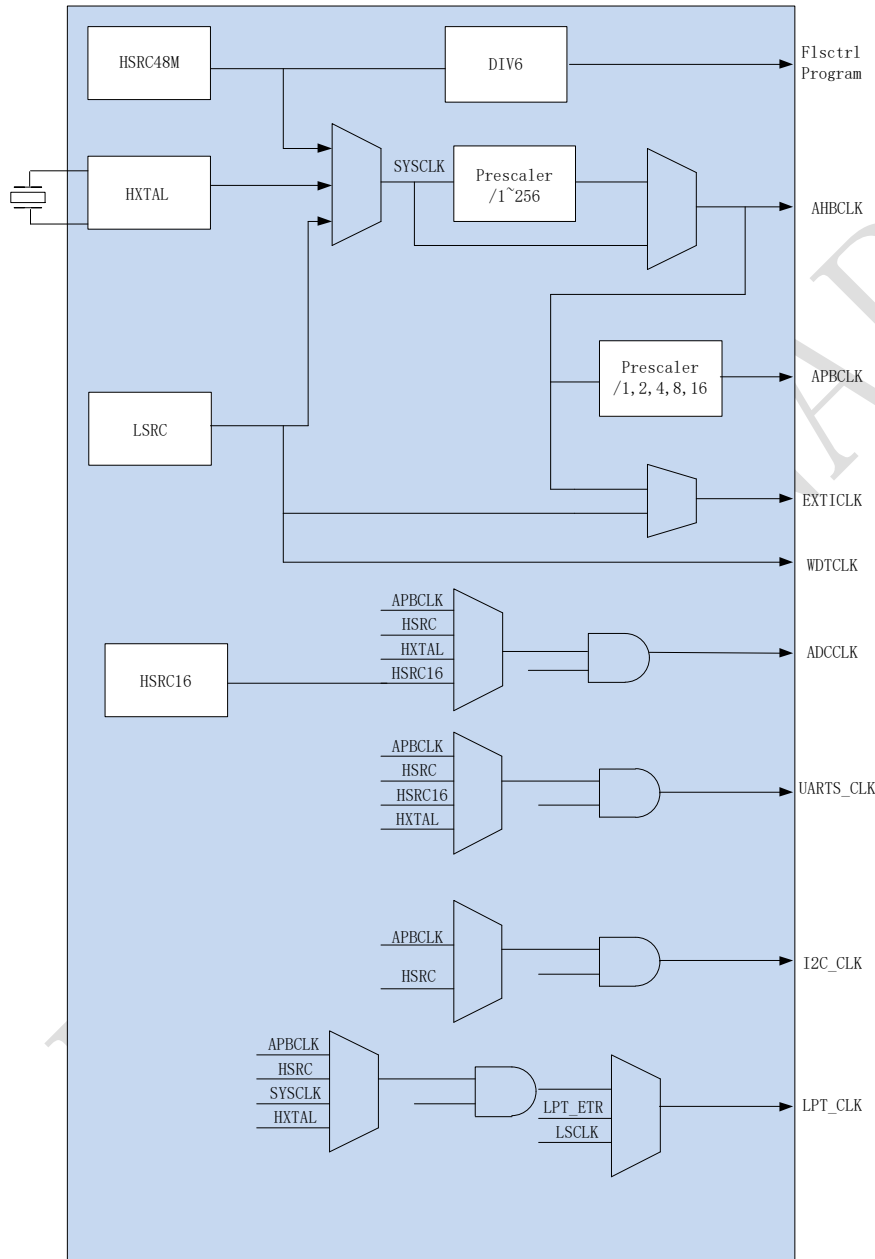


图 6 时钟树

复位管理

概述

芯片内部集成了 7 路复位源，系统复位后，可通过寄存器读出复位源标志，以此来判断是哪个复位源引起的复位。复位源有：上电复位 POR、看门狗复位、软件复位、低电压复位，外部复位 NRST、LOCKUP 复位、SYSRESETREQ 复位。

PRELIMINARY



看门狗 IWDT

概述

芯片内置独立看门狗模块,其时钟源来自内部的低频 RC 晶振,看门狗启动后,不能再关闭,当看门狗打开后,只有上电复位(POR)才能复位看门狗模块,其他复位源复位后,看门狗还是维持之前的状态。

PRELIMINARY

DMA

概述

DMA 控制器有 8 个通道，每个通道专门用来管理来自于一个或多个外设对存储器访问的请求。还有一个仲裁器来协调各个通道请求的优先权。

主要特性：

- ◆ 8 个独立可配置的通道请求
- ◆ 每个通道都直接连接硬件 DMA 请求，每个通道最多可选择 8 个外设。这些功能通过软件来配置
- ◆ 多个请求间的优先权可以通过软件编程设置(共有四级：很高、高、中等和低)，优先权设置相等时由硬件决定(请求 0 优先于请求 1，依此类推)
- ◆ 支持传输宽度(字节、半字、全字)。源和目标地址必须按数据传输宽度对齐。
- ◆ 支持循环模式和单次模式
- ◆ 可编程的数据传输数目（仅低 4K SRAM 可用于 DMA 存储数据）
- ◆ 支持全程中断和半程中断

高级定时器

概述

高级定时器包含一个 16bit 自动重载计数器及一个可编程预分频器。高级定时器可以支持多种应用，包括如捕捉、输出比较、PWM、带死区插入的互补 PWM。

其主要特性：

- ◆ 16bit 向上、向下、向上/向下自动装载计数器
- ◆ 16bit 可编程（可实时修改）预分频器，分频系数 1~65535
- ◆ 多达 4 个独立通道
 - 输入捕捉
 - 输出比较
 - PWM
 - 单脉冲输出
- ◆ 可编程死区的互补输出
- ◆ 使用外部信号控制和其他定时器级联
- ◆ 内置重复计数器，可实现定时器多个循环后更新状态
- ◆ 刹车输入信号可以将定时器输出置于复位状态或者一个已知的状态
- ◆ 以下事件发生时产生中断/DMA 请求
 - 计数器上/下溢出，计数器初始化（软件或触发）
 - 触发事件（计数器启动、停止、初始化或者由内部/外部触发计数）
 - 输入捕捉
 - 输出比较
 - 刹车信号输入
- ◆ 支持增量正交编码器和霍尔传感器
- ◆ 触发输入作为外部时钟

通用定时器 1

概述

- ◆ 16bit 向上、向下、双向自动重载计数器
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 4 个独立通道可用于输入捕捉、输出比较、PWM、单脉冲输出
- ◆ 支持与其他定时器级联
- ◆ 支持在以下事件发生时产生中断或 DMA 事件
 - 计数器上/下溢出，计数器初始化（软件或硬件 trigger）
 - Trigger 事件（计数器启动、停止、初始化、内外部触发）
 - 输入捕捉
 - 输出比较
- ◆ 支持增量正交编码器和霍尔传感器

通用定时器 2

概述

- ◆ 32bit 向上、向下、双向自动重载计数器
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 4 个独立通道可用于输入捕捉、输出比较、PWM、单脉冲输出
- ◆ 支持与其他定时器级联
- ◆ 支持在以下事件发生时产生中断或 DMA 事件
 - 计数器上/下溢出，计数器初始化（软件或硬件 trigger）
 - Trigger 事件（计数器启动、停止、初始化、内外部触发）
 - 输入捕捉
 - 输出比较
- ◆ 支持增量正交编码器和霍尔传感器

通用定时器 3

概述

- ◆ 16bit 向上自动重载计数器
- ◆ 16bit 可编程预分频器，支持实时调整计数时钟分频
- ◆ 1 个独立通道可用于输入捕捉、输出比较、PWM、单脉冲输出
- ◆ 可编程死区插入的互补输出
- ◆ 支持与其他定时器级联
- ◆ 重复计数器，支持定时器多个循环后更新状态
- ◆ 一路刹车引脚输入，刹车信号滤波和极性选择，刹车信号组合配置
- ◆ 支持在以下事件发生时产生中断或 DMA 事件
 - 计数器上溢，计数器初始化
 - 输入捕捉
 - 输出比较
 - 刹车输入

低功耗定时器

概述

LPTIM 是一个 32 位定时器，可从降低功耗的最终发展中受益。由于 LPTIM 的时钟源具有多样性，因此 LPTIM 能够在所有电源模式下保持运行状态。即使没有内部时钟源，LPTIM 也能运行，鉴于这一点，可将其用作“脉冲计数器”，这种脉冲计数器在某些应用中十分有用。此外，LPTIM 还能将系统从低功耗模式唤醒，因此非常适合实现“超时功能”，在这种功能模式下系统功耗极低。

LPTIM 引入了一个灵活的时钟方案，该方案能够提供所需的功能和性能，同时还能最大程度地降低功耗。

其主要特性：

- ◆ 32 位递增计数器
- ◆ 3 位预分频器，可采用 8 种分频系数（1、2、4、8、16、32、64 和 128）
- ◆ 可选工作时钟
- ◆ LPTIM 输入的外部时钟源，可在使用脉冲计数器应用场景中使用
- ◆ 32 位 ARR 自动重载寄存器
- ◆ 32 位比较/捕捉寄存器
- ◆ 连续/单触发模式
- ◆ PWM 输出

I2C

概述

- ◆ 1 路独立 I2C，具有主机和从机功能。
- ◆ 三个速度：
 - 标准模式 (0 ~ 100Kb/s)
 - 快速模式 ($\leq 400\text{Kb/s}$)
 - 高速模式 ($\leq 1\text{Mb/s}$)
- ◆ 7-bit 或者 10-bit 寻址
- ◆ 支持 DMA

PRELIMINARY

UART

概述

UART 串行通信模块特点如下：

- ◆ 全双工异步通信
- ◆ 2 路独立通道
- ◆ 可配置的波特率发生器
- ◆ 多个中断标志，包括数据接收，数据发送，传输结束标志等
- ◆ 可编程数据长度，支持 7、8、9 位
- ◆ 可编程的停止位，支持 1 个或 2 个停止位
- ◆ 支持 DMA 传输功能
- ◆ 错误标志提示

SPI

概述

串行外设接口（Serial Peripheral Interface, SPI）是外部设备通过 3/4 线交换数据的串行同步通讯手段。芯片提供了一个 SPI 接口模块，可配置为主设备或从设备，实现与外部的 SPI 通信。

其特点：

- ◆ 全双工 3 或 4 线串行同步传输
- ◆ 主从机操作
- ◆ 8 种可编程时钟频率
- ◆ 极性相位编程的串行时钟
- ◆ 写入冲突标准
- ◆ 可选择 LSB 或 MSB 传输

GPIO

概述

I/O 端口的的主要功能特性:

- ◆ 所有 GPIO 数字输入有施密特特性
- ◆ 所有 GPIO 可配置为上拉输入、下拉输入、浮空输入、开漏输出、推挽输出
- ◆ 所有 GPIO 都具有外部中断功能

PRELIMINARY

ADC

概述

本芯片内置 12bit SAR-ADC，其主要特点为：

- ◆ 输入信号幅度 0~VREF（ADC 参考电压）
- ◆ 最高采样率 2Msps
- ◆ 最多 16 个输入通道
- ◆ 8 个可以配置为单端或差分模式
- ◆ 可配置的采样保持时间
- ◆ 支持单次转换和连续转换
- ◆ 支持 DMA
- ◆ 支持过采样硬件平均

PRELIMINARY

调试接口 SWD

概述

本芯片集成了串行调试接口(SWD)。这是标准的 ARM CoreSight 调试接口，串行调试接口 (SW-DP)为 AHP-AP 模块提供 2 针(时钟+数据)接口。

表格 8 SWD 管脚分配

SW-DP	SW 端口描述	类型	分配引脚
SWIO	串行数据输入输出	I/O	PA13
SWCLK	串行时钟口	I	PA14

128 BIT 芯片唯一标识码

概述

每一颗芯片在出厂时都会写入一个 128bit 的唯一编码（一次性写入，不能更改），用户可以通过应用程序直接读取，方便在后续方案做到追溯。

PRELIMINARY

极限参数

表格 9 极限参数表

参数	符号	值	单位
电源电压	VDD	-0.3~6.0	V
输入电压	V _{in}	-0.3~VDD+0.3	V
总灌电流	ΣI_{OL}	100	mA
总拉电流	ΣI_{OH}	-100	mA
储存温度	T _{STG}	-40~+125	°C
工作温度	T _{OPR}	-40~+105	°C

电气参数（除非特指，典型值在 25°C 下获取）

工作电压及电流

表格 10 工作电压

符号	说明	测试条件	最小值	典型值	最大值	单位
VDD/AVDD	工作电压		2.4		5.5	V

表格 11 工作电流

符号	说明	时钟源	主频(MHz)	工作电压 (V)	最小值	典型值	最大值	单位
I _{RUN}	工作电流@ (-40~105°C)	内置 RC HSRC	8	5.0		2.57		mA
				3.3		2.56		mA
			16	5.0		4.67		mA
				3.3		4.65		mA
			24	5.0		6.68		mA
				3.3		6.64		mA
		48	5.0		8.15		mA	
			3.3		8.12		mA	
		外接晶振	8	5.0		3.8		mA
				3.3		3.11		mA
			16	5.0		5.85		mA
				3.3		5.15		mA
		内置 RC LSRC	0.04	5.0		0.88		mA
				3.3		0.8		mA

IO 特性

表格 12 IO 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
典型值是在环境温度为 25°C 下测得						
V _{IH}	高电平输入电压	VDD=5.0V	3.5			V
		VDD=3.3V	2			V
V _{IL}	低电平输入电压	VDD=5.0V			1.5	V
		VDD=3.3V			0.8	V
V _{OH}	输出高电平	VDD=5.0V, I _{SOURCE} =8mA DREN=1	4.2			V
		VDD=5.0V, I _{SOURCE} =21mA DREN=0	4.2			V
V _{OL}	输出低电平	VDD=5.0V, I _{SINK} =8mA DREN=1			0.5	V
		VDD=5.0V, I _{SINK} =16mA DREN=0			0.5	V
R _{I_{PU}}	内置上拉电阻	VDD=5V	20	50	100	kΩ
		VDD=3.3V				
R _{I_{PD}}	内置下拉电阻	VDD=5V	20	50	100	kΩ
		VDD=3.3V				
I _{IH}	输入高漏电流	VDD=5V, IO 浮空输入			1	uA
		VDD=3.3V, IO 浮空输入				
I _{IL}	输入低漏电流	VDD=5V, IO 浮空输入	-1			uA
		VDD=3.3V, IO 浮空输入				

上电复位及电压检测

表格 13 电压检测档位表

符号	说明	测试条件	最小值	典型值	最大值	单位
V _{PVD}	可编程电压检测	下降沿		1.8		V
				1.9		V
				2.0		V
				2.1		V
				2.2		V
				2.3		V
				2.4		V
				2.5		V
				2.6		V
				2.7		V
				2.8		V
				2.9		V
				3.0		V
				3.1		V
				3.2		V
				3.3		V
				3.4		V
	3.5		V			
	3.6		V			
	3.7		V			
	3.8		V			
	3.9		V			
	4.0		V			
	4.1		V			
	4.2		V			

符号	说明	测试条件	最小值	典型值	最大值	单位	
V _{PVD}	可编程电压检测			4.3		V	
				4.4		V	
				4.5		V	
				4.6		V	
		下降沿		4.7		V	
				4.8		V	
			上升沿	-	-	-	-
					1.9		V
					2.0		V
					2.1		V
					2.2		V
					2.3		V
					2.4		V
					2.5		V
					2.6		V
					2.7		V
					2.8		V
					2.9		V
					3.0		V
					3.1		V
	3.2		V				
	3.3		V				
	3.4		V				
	3.5		V				
	3.6		V				
	3.7		V				
	3.8		V				
	3.9		V				

符号	说明	测试条件	最小值	典型值	最大值	单位
				4.0		V
				4.1		V
				4.2		V
				4.3		V
				4.4		V
				4.5		V
				4.6		V
				4.7		V
V_{PVD}	可编程电压检测	上升沿		4.8		V
$V_{PVDHYST}$	PVD 迟滞电压	-		100		mV
V_{POR}	上电掉电复位电压	上升沿		1.85		V
		下降沿		1.8		V
$V_{PORHYST}$	上电复位迟滞电压	-		50		mV

时钟特性

表格 14 内部 RC 时钟特性

符号	说明	测试条件	最小值	典型值	最大值	单位
所有数据是在 VDD=5.0V (±10%) 取得						
f_{HSRC}	内部高频 RC 振荡频率	-40~105°C	47.52	48	48.48	MHz
f_{LSRC}	内部低频 RC 振荡频率	-40~105°C	20	40	60	KHz
$t_{HSRCSTR}$	内部高频 RC 起振时间	-		150		us
$T_{LSRCSTR}$	内部低频 RC 起振时间	-		1000		us

ADC 特性

表格 15 ADC 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
典型值是在 25°C 下取得						
NR	分辨率		-	12	-	Bit
V _{DD}	工作电压范围	-	2.4		5.5	V
I _{ADC}	工作电流			0.55		mA
V _{REF}	参考电压		2.4		V _{DD}	V
V _{ADIN}	模拟通道输入电压		0		V _{REF}	V
C _{ADIN}	采样保持电容			15		pF
R _{ADIN}	模拟通道输入阻抗			1		MΩ
f _{CONV}	转换速率				2	MSPS
DNL	微分非线性误差			2.5		LSB
INL	积分非线性误差			3		LSB
E _{OF}	失调误差			2		LSB
E _{GAIN}	增益误差			4		LSB

FLASH 特性

表格 16 FLASH 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
	擦写次数	-40~105°C	20000			次
		25°C	100000			次
T _{RETENTION}	数据保存时间	25°C		30		年
		105°C		20		年
T _{SE}	扇区擦写时间	-40~105°C		5		ms
T _{WP}	每个 WORD 烧写时间	-40~105°C		60		us
T _{BP}	每个 Byte 烧写时间	-40~105°C		40		us
V _P	擦写时的工作电压	-		VDD		V

ESD/LATCHUP 特性

表格 17 ESD/LATCHUP 特性

符号	说明	测试条件	最小值	典型值	最大值	单位
V_{ESDHBM}	ESD @ Human Body Mode			5		KV
$I_{LATCHUP}$	Latchup Current			200		mA

PRELIMINARY

封装图纸

LQFP48 封装信息

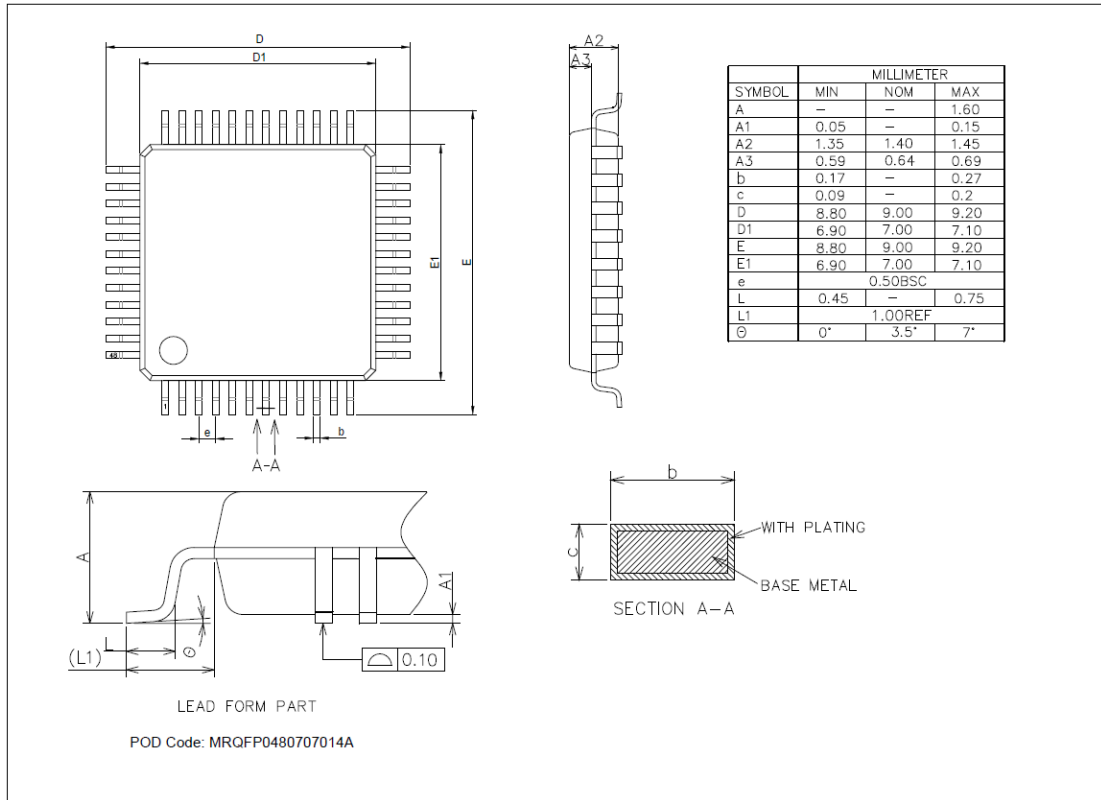


图 7 LQFP48 封装图

LQFP44 封装信息

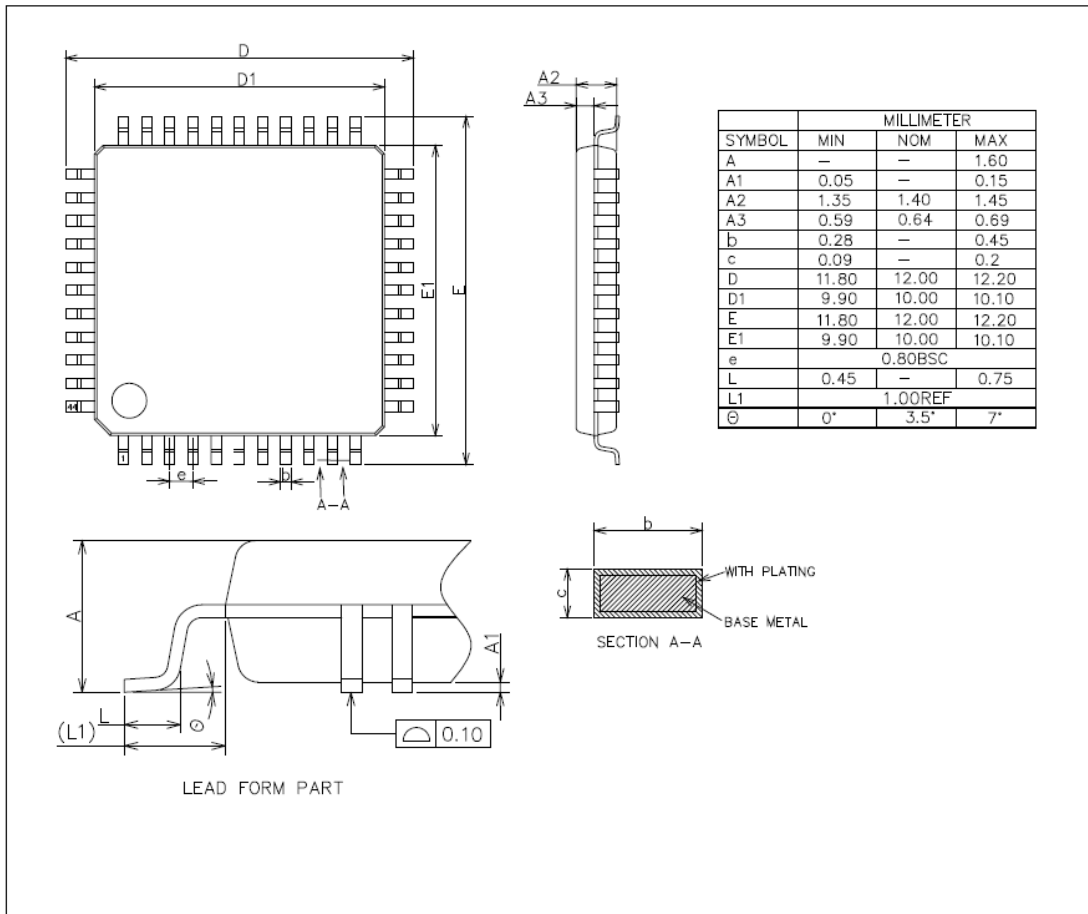


图 8 LQFP44 封装图

LQFP32 封装信息

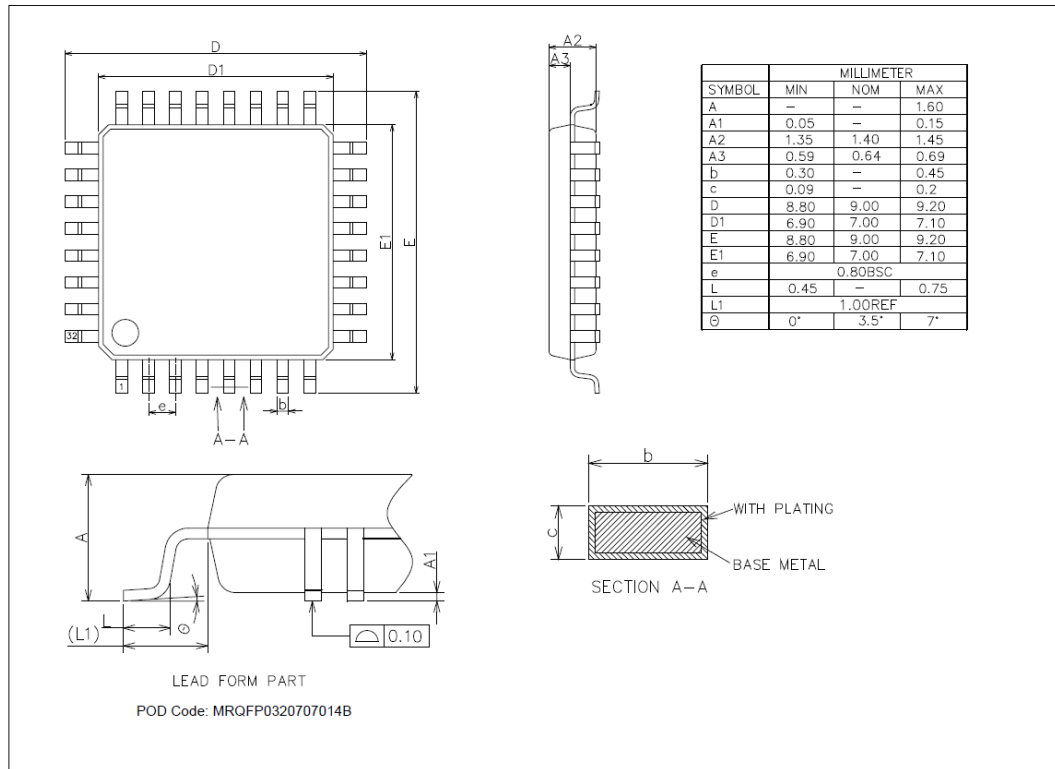
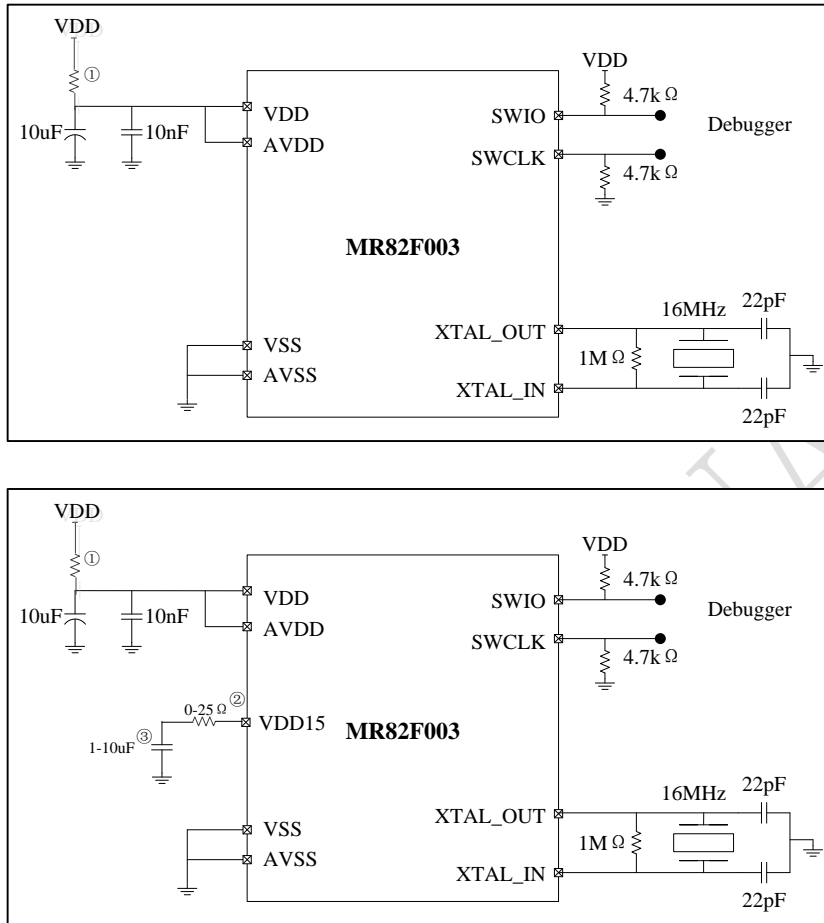


图 9 LQFP32 封装图

典型应用图



注①：此器件为电阻或者电感。当为电阻时，数值为1~5 欧姆；当为电感时，数值为10uH~500uH。

注②：电阻值建议为 0-25 欧姆，典型值为 10 欧姆。

（正常情况下不需要串此电阻，串电阻是为了提升抗干扰性能，具体阻值依照系统板级调试来定）

注③：电容值 1-10uF，典型值 4.7uF/10uF

图 10 典型应用图

修改记录

表格 18 文档版本修改记录

日期	版本	内容
2019.11.25	0	初稿
2020.07.07	1.0.0	IO 参数呈现方式 32 pin 管脚图 版本号细化, 芯片管脚图标签
2022.04.21	1.0.1	1: 删除 EVD 管脚描述和 XTAL 的多余描述 2: 概述中添加通用定时器的英文简称 3: UART 章节里把 4 路改成 2 路 4: 修改 LATCHUP 指标, 编程时间等电气参数 5: 修改资源列表里的数据 6: 修改时钟树图中 uart 的时钟源
2022.06.06	1.0.1	1: 修改 XTAL 频率范围为 4~16MHz
2022.06.09	1.0.2	1: 添加 LQFP44 封装相关信息
2022.07.27	1.0.3	1: 修改典型应用图
2022.09.3	1.0.4	1: 修改典型应用图
2022.09.16	1.0.5	1: 修改管脚描述里面的 GTx_CHy
2022.09.28	1.0.6	1: 修改 ADC 特性里的工作电压范围
2022.10.9	1.0.7	添加 AJ 型号

免责声明

- 1、此文档中的信息可以在不通知用户时进行修改及更新
- 2、上海美仁半导体有限公司将竭尽最大的努力保证本公司产品的高质量与高稳定性。尽管如此，由于一般半导体器件的电气敏感性及其易受到外部物理伤害等固有特点，本公司产品有可能在这些情况下出现故障或失效。当使用本公司产品时，使用者有责任遵从安全规则来设计一个安全及稳定的系统环境。在用户使用该产品时，请遵从本公司最新说明书上规定的操作步骤来使用该产品。
- 3、在此文档中的上海美仁半导体有限公司的产品是为一般电气应用（电脑、个人工具、办公工具、测量工具、工业机械器件、家用电器等）所设计的。本公司该产品不能及禁止应用在一些需要极高稳定性及质量的特殊设备上，以免导致人员伤亡等意外发生。产品不能应用范围包括原子能控制设备、飞机及航空器件、运输设备、交通信号设备、燃烧控制设备、医药设备以及所有安全性设备等等。使用者在以上列举的非产品应用范围内使用时造成的损失与伤害，本公司概不负责。